

Digitaltechnik

Wintersemester 2017/2018

9. Übung



TECHNISCHE
UNIVERSITÄT
DARMSTADT

Andreas Engel, Raad Bahmani

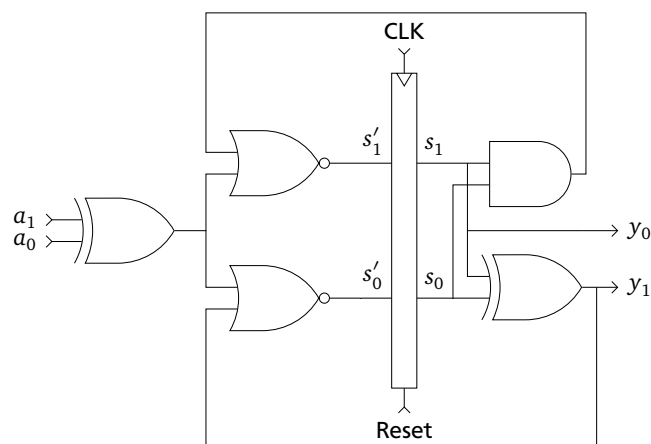
KW51

Die Präsenzübungen werden in Kleingruppen während der wöchentlichen Übungsstunde bearbeitet. Bei Fragen hilft Ihnen Ihr Tutor gerne weiter. Mit der angegebenen Bearbeitungszeit für die einzelnen Aufgaben können Sie Ihren Leistungsstand besser einschätzen.

Übung 9.1 Endliche Automaten - Wiederholung

[15 min]

Gegeben ist folgendes Schaltwerk eines endlichen Automaten:



- Handelt es sich um einen Mealy- oder Moore-Automaten?
- Erstellen Sie die Zustandsübergangs- und Ausgabetafeln

c) Zeichnen Sie das FSM-Diagramm. Verwenden Sie dabei die Minterme der Zustandskodierung als Zustandsnamen.

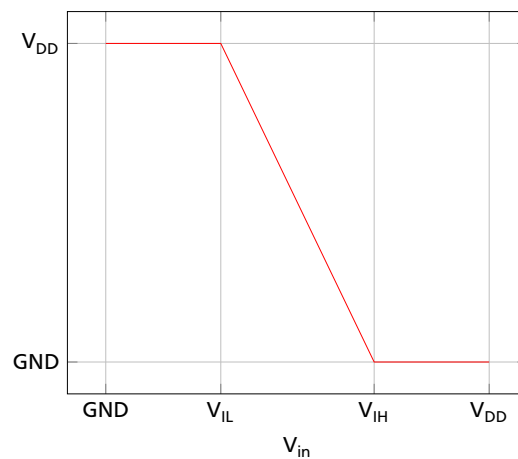
d) Beschreiben Sie kurz das funktionale Verhalten des Automaten.

Übung 9.2 Metastabilität

[15 min]

Das Schaltverhalten eines Inverters kann durch folgende Transferfunktion (stark vereinfacht) beschrieben werden:

$$V_{\text{out}} = \begin{cases} V_{\text{DD}} & \text{für } V_{\text{in}} \leq V_{\text{IL}} \\ (V_{\text{IH}} - V_{\text{in}}) \cdot \frac{V_{\text{DD}}}{V_{\text{IH}} - V_{\text{IL}}} & \text{für } V_{\text{IL}} < V_{\text{in}} < V_{\text{IH}} \\ \text{GND} & \text{für } V_{\text{in}} \geq V_{\text{IH}} \end{cases}$$

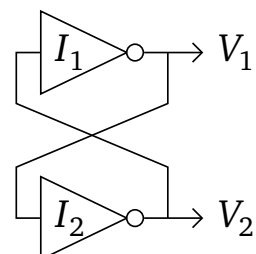


Im folgenden seien V_1 und V_2 die Ausgangsspannungen der beiden Inverter der bistabilen Grundsaltung mit

$$V_{\text{DD}} = 5 \text{ V}$$

$$V_{\text{IL}} = 1 \text{ V}$$

$$V_{\text{IH}} = 2 \text{ V}$$



a) Geben Sie V_1 und V_2 für die beiden *stabilen* Zustände der bistabilen Grundsaltung an.

b) Geben Sie V_1 und V_2 für den *metastabilen* Zustand der bistabilen Grundsaltung an.

c) Erläutern Sie anhand der Transferfunktion des Inverters den qualitativen Unterschied zwischen stabilen und metastabilen Zuständen.

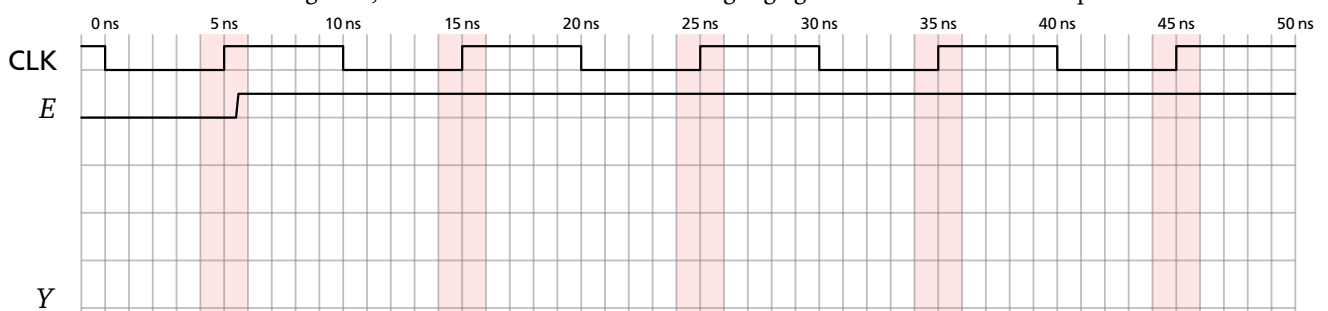
Übung 9.3 Asynchrone Eingänge

[10 min]

Das Erkennen von Umschaltvorgängen asynchroner Signale (bspw. von externen Tastern) wird als „edge detection“ bezeichnet. Dadurch können bestimmte Vorgänge in einer synchronen sequentiellen Schaltung durch einen externen Trigger genau einmal ausgelöst werden, auch wenn dieser Trigger sehr viel länger als eine Taktphase aktiv ist. Das wesentliche Problem bei einer solchen Flankenerkennung ist, dass das asynchrone Triggersignal auch unmittelbar vor oder nach der steigenden Taktflanke der synchronen Schaltung umschalten kann. Dadurch kann das Einhalten von Setup- und Hold-Zeiten nicht garantiert werden.

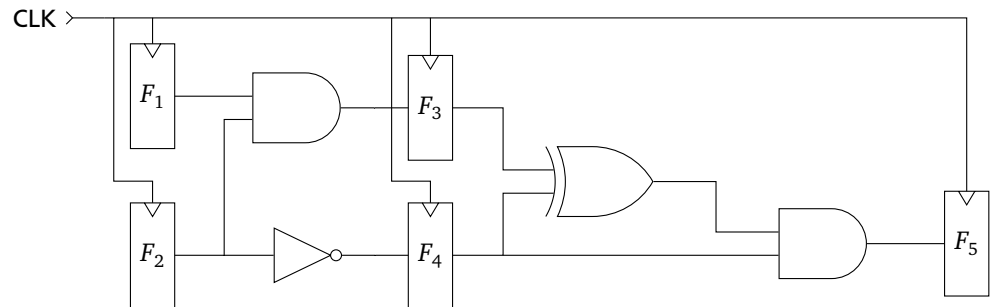
a) Entwerfen Sie eine synchrone sequentielle Schaltung mit einem asynchronen Eingang E , einem Taktsignal CLK und einem synchronen Ausgang Y . Nach jeder *steigenden* Flanke an E soll Y für *genau* einen CLK-Zyklus High, und ansonsten Low sein.

b) Ergänzen Sie folgendes Timing-Diagramm für Ihre Schaltung mit $t_{pcq} = t_{ccq} = t_{pd} = t_{cd} = 2\text{ ns}$ für alle Gatter sowie $t_{\text{setup}} = t_{\text{hold}} = 1\text{ ns}$. Gehen Sie dabei davon aus, dass metastabile Zustände von Flip-Flops nach 6 ns in den stabilen Zustand übergehen, der dem Zustand des Dateneingangs genau zur Taktflanke entspricht.



Gegeben ist folgendes synchrones Schaltnetz inkl. Timing-Charakteristiken:

$t_{cd,NOT} = 10 \text{ ps}$
 $t_{pd,NOT} = 20 \text{ ps}$
 $t_{cd,AND} = 20 \text{ ps}$
 $t_{pd,AND} = 40 \text{ ps}$
 $t_{cd,XOR} = 30 \text{ ps}$
 $t_{pd,XOR} = 50 \text{ ps}$
 $t_{ccq} = 5 \text{ ps}$
 $t_{pcq} = 10 \text{ ps}$
 $t_{setup} = 20 \text{ ps}$
 $t_{hold} = 10 \text{ ps}$



- Nutzt diese Schaltung zeitliche oder räumliche Parallelität? Was wäre notwendig, um das andere Parallelitätsprinzip auszunutzen?
- Geben Sie die minimale Latenz der Schaltung in Takten und Pikosekunden an. Wie groß kann der Durchsatz ohne Modifikation der Schaltung maximal werden?
- Wie groß kann der Durchsatz durch Modifikation der Schaltung maximal werden. Dafür stehen ausschließlich Flip-Flops sowie NOT und XOR Gatter zur Verfügung. Wie wirkt sich diese Modifikation auf die Latenz der Schaltung (in Takten und Pikosekunden) aus?