

Основные особенности

- 12 разрядов;
- 8 каналов;
- Максимальная частота дискретизации 500 кВыб/с;
- DNL (типовое) 0,7 МЗР;
- INL (типовое) 2,0 МЗР;
- Диапазон входных аналоговых напряжений от 0 В до 2,5 В;
- КМОП цифровой выход данных (прямой бинарный код);
- Выход с Z-состоянием;
- Напряжение питания 5,0 В ± 5%;
- Ток потребления 4,0 мА;
- Температурный диапазон от -60°C до +125°C.

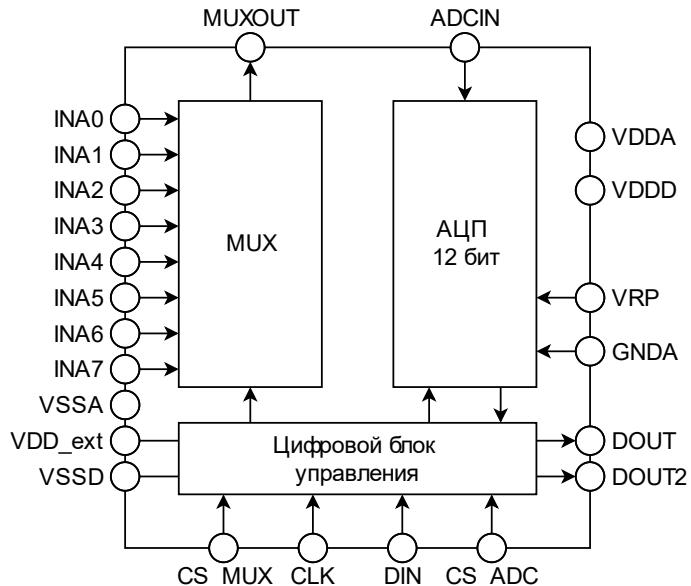


Рисунок 1. Структурная схема



ГГ – год выпуска
НН – неделя выпуска

Рисунок 2. Внешний вид
микросхемы 5400TP045A-014

Общее описание

Микросхема 5400TP045A-014 – 8-ми канальным 12-ти разрядным АЦП последовательного приближения с последовательным интерфейсом выходных данных. Микросхема выполнена на базе радиационно-стойкого аналого-цифрового БМК 5400TP04 по технологии КНИ.

Уровни цифровых управляющих сигналов («DIN», «CS_MUX», «CS_ADC», «CLK») и выходных сигналов («DOUT», «DOUT2») определяются напряжением на выводе VDD_ext в диапазоне от 2,4 В до 5,0 В.

В микросхеме доступно 2 КМОП-выхода, один из которых с Z-состоянием. Выходные данные представлены в прямом бинарном коде.

Микросхема 5400TP045A-014 – функциональный аналог LTC1598 (ф. Linear Technology).

Микросхема выполнена в 28-ми выводном металлокерамическом корпусе MK 5123.28-1.01.

Электрические параметры микросхемы

Таблица 1. Электрические характеристики (температурный диапазон от -60°C до $+125^{\circ}\text{C}$)

Параметр, единица измерения	Норма параметра		
	не менее	типовое	не более
Разрядность, бит		12	
Максимальная частота выборок (Fs), кВыб/с	500		
Дифференциальная нелинейность (DNL), МЗР	-0,99	$\pm 0,7$	2,0
Интегральная нелинейность (INL), МЗР	-8,0	$\pm 2,0$	8,0
Отсутствие пропусков кода	Гарантировано		
Погрешность биполярного нуля, мВ	-20	5,8	20
Размах полной шкалы (VRP – GNDA), В	2,3	2,5	2,7
Напряжение высокого уровня выходных цифровых сигналов (DOUT, DOUT2), В	2,4	VDD_ext	
Напряжение низкого уровня выходных цифровых сигналов (DOUT, DOUT2), В		0	0,8
Ток потребления, мА		4,0	10

Электростатическая защита

Микросхема имеет встроенную защиту от электростатического разряда до 2000 В по модели человеческого тела. Требует мер предосторожности.

Предельно-допустимые и предельные режимы эксплуатации

Таблица 2. Предельно-допустимые и предельные режимы эксплуатации

Параметр, единица измерения	Предельно-допустимый режим		Предельный режим	
	не менее	не более	не менее	не более
Напряжение аналогового питания VDDA, В	4,75	5,25	-0,3	5,5
Напряжение цифрового питания VDDD, В	4,75	5,25	-0,3	5,5
Напряжение питания периферийной части VDD_ext, В	2,4	5,25	-0,3	5,5
Напряжение низкого уровня входных цифровых сигналов (CLK, CS_ADC, CS_MUX, DIN), В	0	0,8	-0,3	VDD_ext
Напряжение высокого уровня входных цифровых сигналов (CLK, CS_ADC, CS_MUX, DIN), В	2,4	VDD_ext	-0,3	VDD_ext
Напряжение опорного уровня (VRP), В	2,3	2,7	-0,3	5,5
Входное аналоговое напряжение (INA0...INA7), В	0	VRP	-0,3	5,5
Выходные токи, мА	-	1,5	-	5,0
Температура эксплуатации, $^{\circ}\text{C}$	-60	+125	-60	+150

Конфигурация и функциональное описание выводов

Таблица 3. Функциональное описание выводов

№ вывода	Тип вывода	Наименование вывода	Назначение вывода
1	DI	CLK	Вход тактовый частоты
2	DI	CS_ADC	Выход запуска АЦП
3	DI	CS_MUX	Выход выбора канала мультиплексора
4	DI	DIN	Вход адреса мультиплексора
5	PWR	VDD_ext	Выход положительного напряжения питания периферийной части
6	DO	DOUT2	Выход данных АЦП
7 – 10	–	NC	Выход не используется
11	AI	INA0	Вход мультиплексора канал №0
12	AI	INA1	Вход мультиплексора канал №1
13	AI	INA2	Вход мультиплексора канал №2
14	AI	INA3	Вход мультиплексора канал №3
15	AI	INA4	Вход мультиплексора канал №4
16	AI	INA5	Вход мультиплексора канал №5
17	AI	INA6	Вход мультиплексора канал №6
18	AI	INA7	Вход мультиплексора канал №7
19, 25	PWR	VSSA	Выход отрицательного напряжения питания аналоговой части, общий вывод
20	PWR	VDDA	Выход положительного напряжения питания аналоговой части
21	AO	MUXOUT	Выход мультиплексора
22	AI	ADCIN	Вход АЦП
23	PWR	GNDA	Вход нижнего опорного уровня, общий вывод
24	AI	VRP	Вход верхнего опорного уровня
26	PWR	VSSD	Выход отрицательного напряжения питания цифровой части, общий вывод
27	PWR	VDAA	Выход положительного напряжения питания цифровой части
28	DO	DOUT	Выход данных АЦП (с Z-состоянием)

Примечание:

AI – аналоговый вход;
 AO – аналоговый выход;
 DI – цифровой вход;
 DO – цифровой выход;
 PWR – вывод напряжения питания.

Эквивалентные схемы

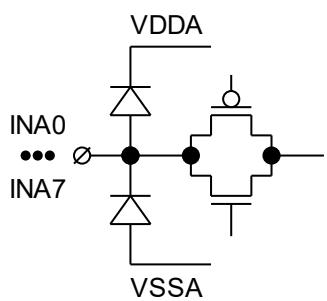


Рисунок 3. Аналоговые входы мультиплексора
INA0...INA7

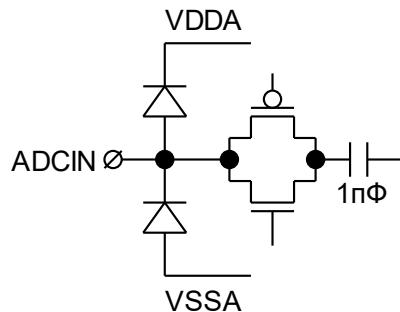


Рисунок 4. Вход АЦП ADCIN

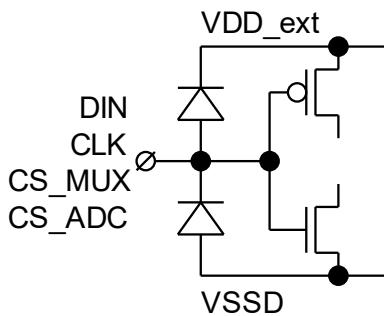


Рисунок 5. Цифровые входы DIN, CLK,
CS_MUX, CS_ADC

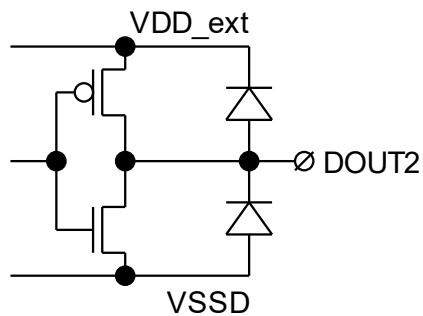


Рисунок 6. Цифровой выход DOUT

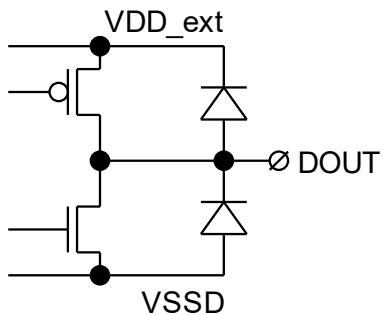


Рисунок 7. Цифровой выход DOUT2

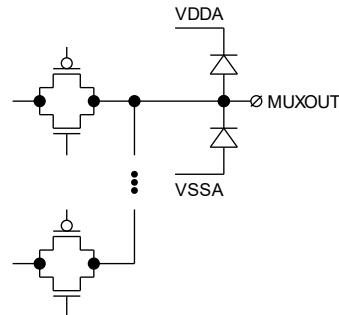


Рисунок 8. Выход мультиплексора MUXOUT

Временные диаграммы

Взаимодействие с микросхемой осуществляется через последовательный интерфейс. Выбор канала осуществляется при высоком уровне сигнала «CS_MUX».

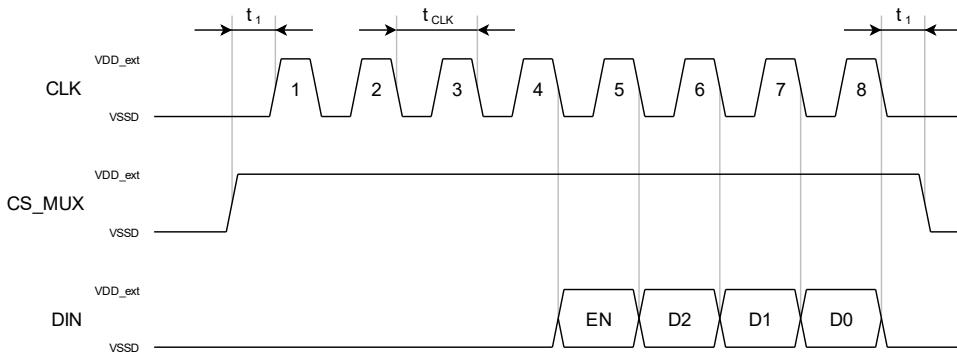


Рисунок 9. Структура входной команды для выбора канала

«EN» – сигнал разрешения выбора канала.

«D2», «D1», «D0» – адрес канала.

Таблица 4. Соответствие адреса и номера канала для преобразования

EN	D2	D1	D0	Выбранный канал
0	X	X	X	Все каналы закрыты
1	0	0	0	INA0 (канал №0)
1	0	0	1	INA1 (канал №1)
1	0	1	0	INA2 (канал №2)
1	0	1	1	INA3 (канал №3)
1	1	0	0	INA4 (канал №4)
1	1	0	1	INA5 (канал №5)
1	1	1	0	INA6 (канал №6)
1	1	1	1	INA7 (канал №7)

После выбора канала необходимо запустить процедуру преобразования.

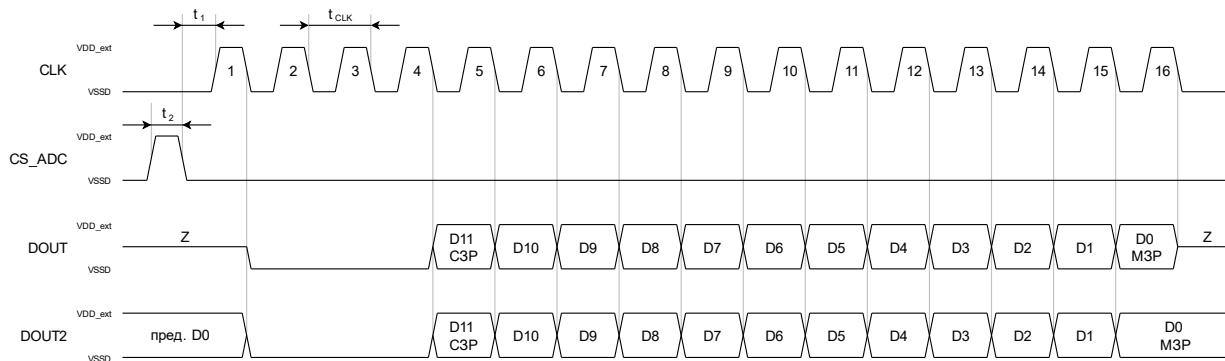


Рисунок 10. Временная диаграмма работы АЦП

По срезу сигнала CS_ADC начинается фактическая процедура преобразования, включающая в себя задержку на установление УВХ и последовательное формирование выходного кода.

Общее время преобразования не превышает 16 периодов тактового сигнала CLK. Данные выдаются по срезу тактового сигнала CLK и могут быть считаны по его следующему фронту. По завершению процедуры преобразования на выводе DOUT формируется Z-состояние, на выводе DOUT2 удерживается младший разряд до начала следующего преобразования.

При необходимости преобразования каждый раз нового канала выводы «CS_ADC» и «CS_MUX» можно объединить. Процедура преобразования начинается по срезу сигнала «CS_ADC» и включает в себя задержку на установление УВХ и последовательное формирование выходного кода.

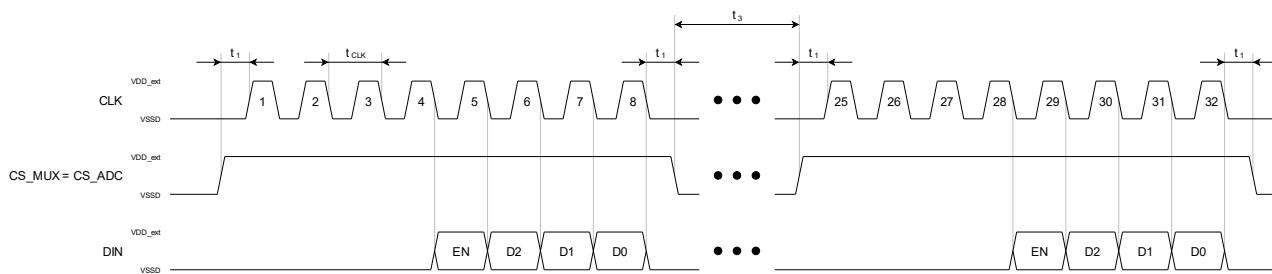


Рисунок 11. Структура входной команды для выбора канала с последующим преобразованием

Таблица 5. Справочные данные

Параметр, единица измерения	Норма параметра		
	не менее	типовое	не более
Период тактового сигнала (t _{CLK}), нс	125		
Коэффициент заполнения тактового сигнала, %	40	50	60
Время t ₁ , нс	t _{CLK} /6		
Длительность сигнала CS_ADC (t ₂), нс	250		
Время преобразования входного сигнала t ₃ , нс (временная диаграмма на рисунке 10)	16*t _{CLK}		
Конвейерная задержка, такты CLK		4	

Конвейерная задержка – задержка выходных данных, соответствующих выбранному входному сигналу в тактах входной частоты.

Таблица 6. Формат выходных данных

Входное напряжение (ADCIN – VSSA)	Выходной код
>+VRP	1111 1111 1111
+VRP	1111 1111 1111
+VRP/2	1000 0000 0000
0	0000 0000 0000
<0	0000 0000 0000

Типовые характеристики

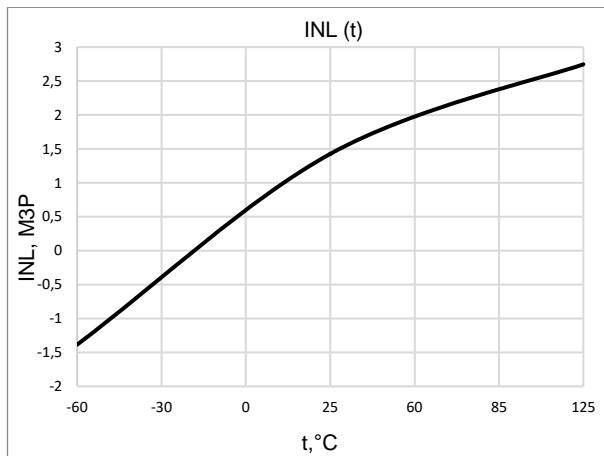


Рисунок 12. Зависимость интегральной нелинейности от температуры

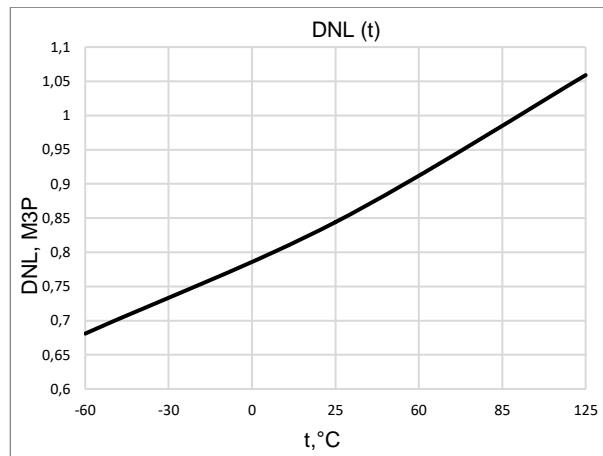


Рисунок 13. Зависимость дифференциальной нелинейности от температуры

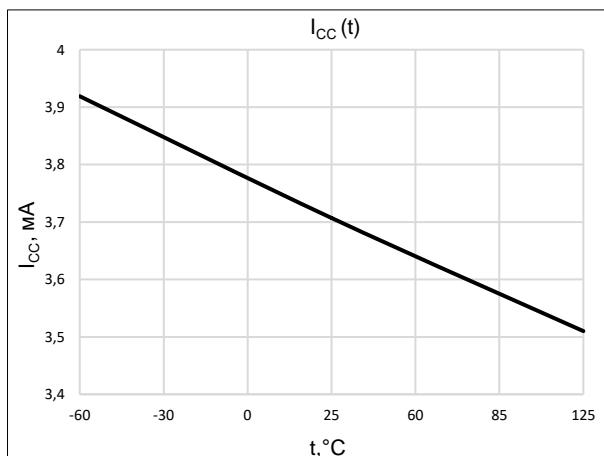


Рисунок 14. Зависимость тока потребления от температуры

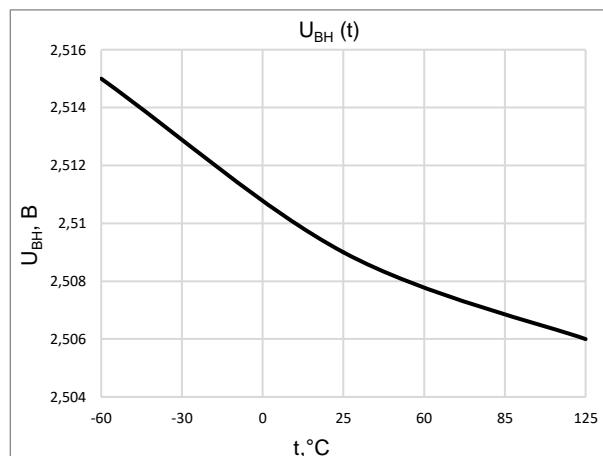


Рисунок 15. Зависимость напряжения полной шкалы от температуры

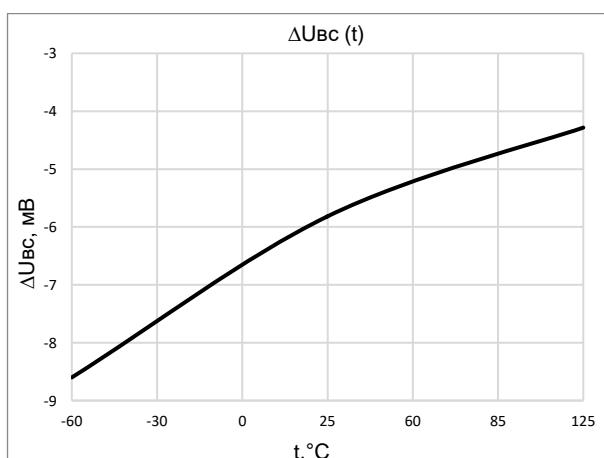


Рисунок 16. Зависимость погрешности биполярного нуля от температуры

Обращаем внимание, документация носит ознакомительный характер.

При разработке аппаратуры необходимо руководствоваться КД: технические условия АЕНВ.431260.237ТУ, карта заказа КФЦС.431260.003-014Д16.

Рекомендуемая схема применения

Таблица 7. Таблица внешних компонентов

Компонент	Номинал
C1	10 пФ
C2, C3, C4	1 мкФ
C5	10 нФ (опционально)
R1	100 Ом

Конденсаторы либо высокочастотные керамические, либо сдвоенные. В случае сдвоенных конденсаторов, один из них обязательно должен быть высокочастотный керамический емкостью не менее 10 нФ.

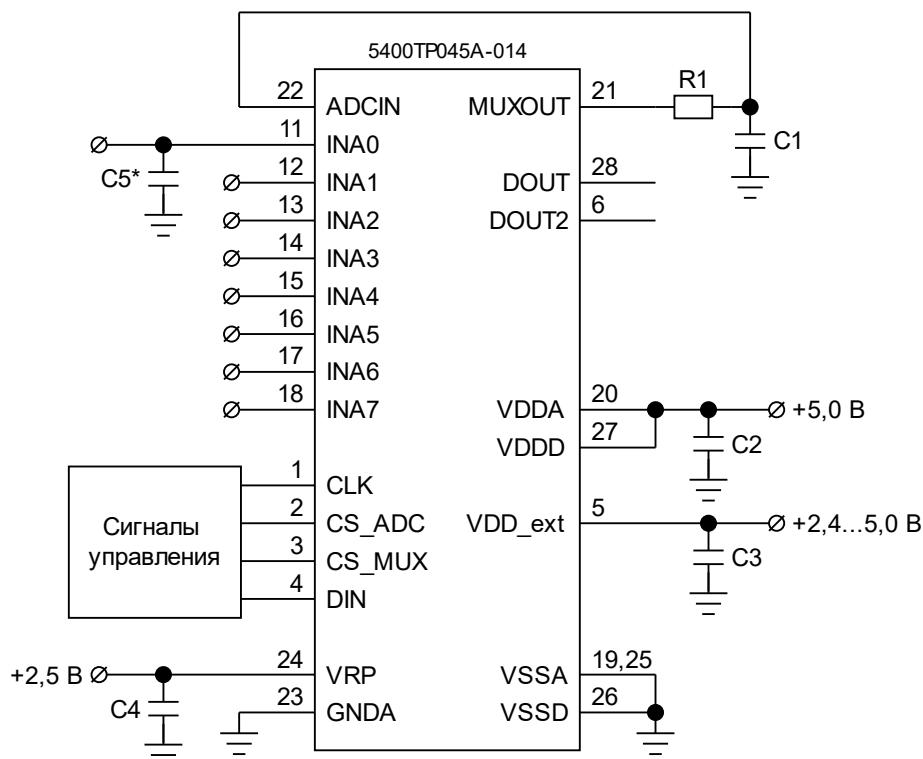


Рисунок 17. Рекомендуемая схема применения

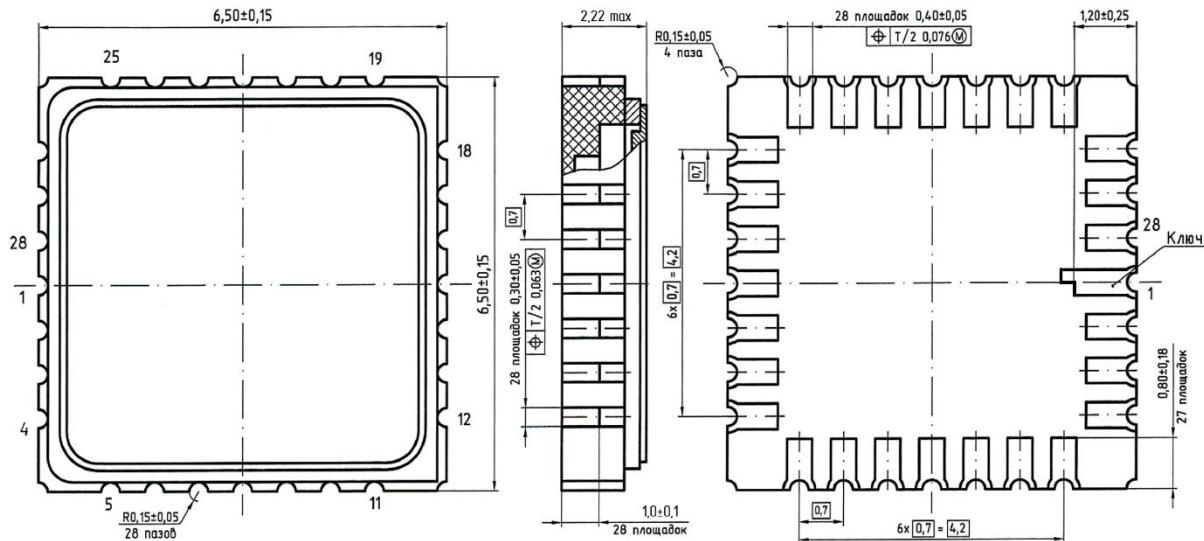
Примечание:

R1, C1 – опциональный RC-фильтр.

C5 – шунтирующий конденсатор по входам мультиплексора для улучшения результатов преобразования. Устанавливается только на используемые входы.

Неиспользуемые выводы мультиплексора необходимо подключить к «общему» выводу VSSA (19, 25).

Габаритный чертеж



1. * Размеры для справок.
2. Нумерация выводных площадок показана условно.

Рисунок 18. Габаритный чертеж корпуса МК 5123.28-1.01 (размеры в мм)

Информация для заказа

Обозначение	Маркировка	Корпус	Температурный диапазон
5400TP045A-014 АЕНВ.431260.237ТУ карта заказа КФЦС.431260.003-014Д16	045A-014	МК 5123.28-1.01	-60°C ...+125°C

Микросхемы категории качества «ВП» маркируются ромбом.

Обращаем внимание, документация носит ознакомительный характер.
При разработке аппаратуры необходимо руководствоваться КД: технические условия АЕНВ.431260.237ТУ, карта заказа КФЦС.431260.003-014Д16.

Лист регистрации изменений

Дата	Версия	Изменения
09.10.2019	1.0	Исходная версия
22.05.2020	1.1	<p>Обновлен пункт «Электрические параметры микросхемы»:</p> <ul style="list-style-type: none"> – обновлена таблица 1. <p>Обновлен пункт «Предельно-допустимые и предельные режимы эксплуатации»:</p> <ul style="list-style-type: none"> – обновлена таблица 2. <p>Обновлен пункт «Временные диаграммы»:</p> <ul style="list-style-type: none"> – обновлен рисунок 9; – обновлена таблица 4. <p>Добавлен пункт «Типовые характеристики»:</p> <ul style="list-style-type: none"> – добавлены рисунки 10 – 14. <p>Обновлен пункт «Рекомендуемая схема применения»:</p> <ul style="list-style-type: none"> – обновлен рисунок 15; – обновлена таблица 5. <p>Обновлен пункт «Функциональное описание микросхемы»:</p> <ul style="list-style-type: none"> – обновлена таблица 6.
12.08.2021	1.2	<p>Обновлен пункт «Основные особенности», «Общее описание».</p> <p>Обновлен пункт «Электрические параметры микросхемы»:</p> <ul style="list-style-type: none"> – обновлена таблица 1. <p>Обновлен пункт «Предельно-допустимые и предельные режимы эксплуатации»:</p> <ul style="list-style-type: none"> – обновлена таблица 2. <p>Обновлен пункт «Конфигурация и функциональное описание выводов»:</p> <ul style="list-style-type: none"> – обновлена таблица 3. <p>Обновлен пункт «Эквивалентные схемы»:</p> <ul style="list-style-type: none"> – обновлены рисунки 5 – 7. <p>Обновлен пункт «Временные диаграммы»:</p> <ul style="list-style-type: none"> – обновлен рисунок 9; – обновлена таблица 4; – добавлена таблица 5. <p>Обновлен пункт «Рекомендуемая схема применения»:</p> <ul style="list-style-type: none"> – обновлен рисунок 15; – обновлена таблица 6. <p>Обновлен пункт «Функциональное описание микросхемы»:</p> <ul style="list-style-type: none"> – добавлен рисунок 16.
13.05.2024	2.0	<p>Обновлен пункт «Электрические параметры микросхемы»:</p> <ul style="list-style-type: none"> – обновлена таблица 1. <p>Обновлен пункт «Предельно-допустимые и предельные режимы эксплуатации»:</p> <ul style="list-style-type: none"> – обновлена таблица 2. <p>Обновлен пункт «Конфигурация и функциональное описание выводов»:</p> <ul style="list-style-type: none"> – обновлена таблица 3. <p>Обновлен пункт «Эквивалентные схемы»:</p> <ul style="list-style-type: none"> – обновлены рисунки 3 – 8. <p>Обновлен пункт «Временные диаграммы».</p> <p>Обновлен пункт «Типовые характеристики»:</p> <ul style="list-style-type: none"> – обновлены рисунки 12 – 16.