МИНИСТЕРСТВО НАУКИ И ВЫСШЕГО ОБРАЗОВАНИЯ

РОССИЙСКОЙ ФЕДЕРАЦИИ

ФЕДЕРАЛЬНОЕ ГОСУДАРСТВЕННОЕ БЮДЖЕТНОЕ

ОБРАЗОВАТЕЛЬНОЕ УЧРЕЖДЕНИЕ ВЫСШЕГО ОБРАЗОВАНИЯ

«ОРЛОВСКИЙ ГОСУДАРСТВЕННЫЙ УНИВЕРСИТЕТ

ИМЕНИ И.С. ТУРГЕНЕВА»

Кафедра программной инженерии

**ОТЧЕТ**

по лабораторной работе №6

по дисциплине: «Программирование микроконтроллеров»

вариант 1

Выполнил: Евдокимов Н.А.

Институт приборостроения, автоматизации и информационных технологий

Направление: 09.03.04 «Программная инженерия»

Группа: 71-ПГ

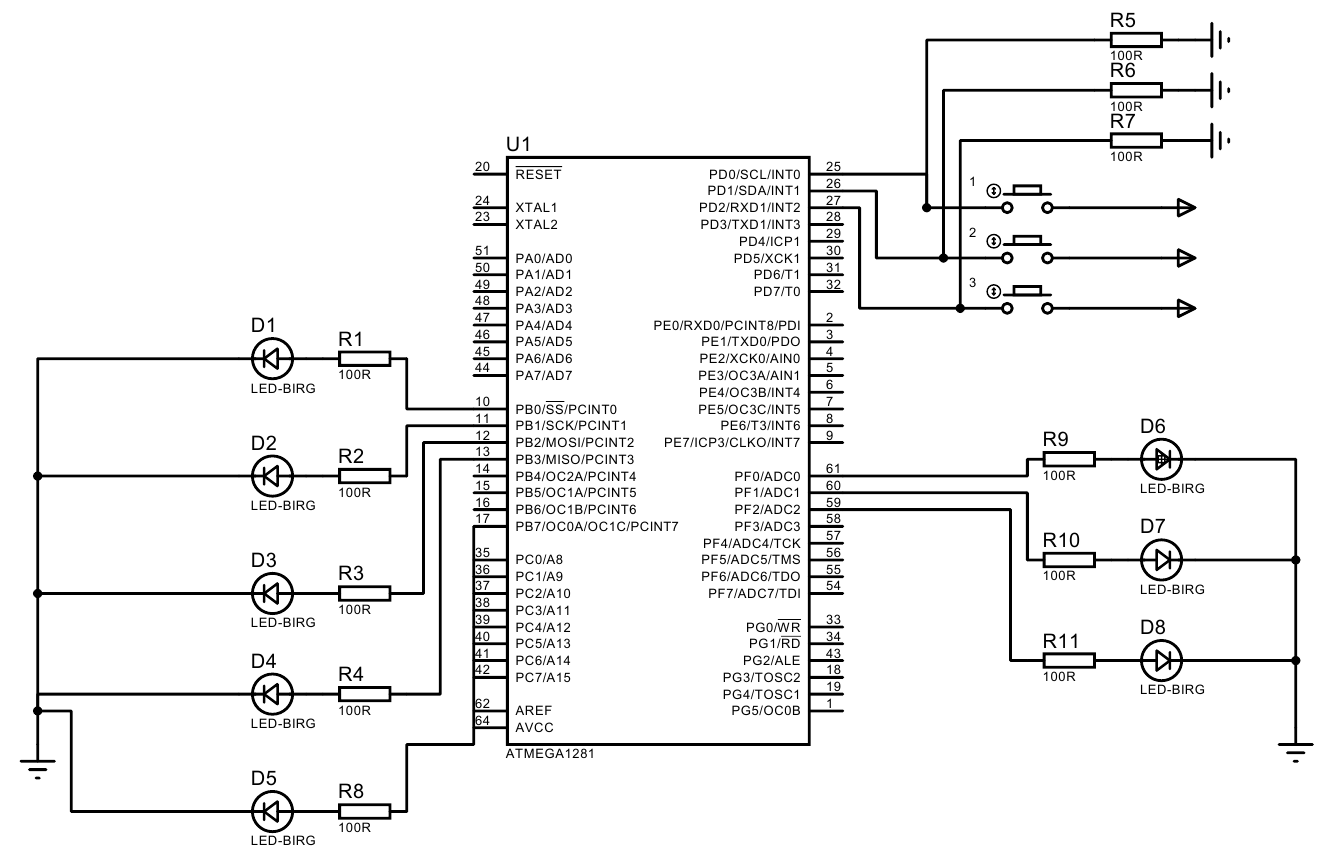
Проверили: Захарова О.В., Раков В.И.

Отметка о зачете:

Дата: «\_\_\_\_» \_\_\_\_\_\_\_\_\_\_ 2020 г.

Орёл, 2020

**Схема**

****

**Код**

;

; lab6.asm

;

; Created: 26.04.2020 18:10:32

; Author : Nikita

;

.include "m1281def.inc"

.def shouldRunReg = r16

.def modeReg = r17

.def tmp = r18

.def delayReg = r19

.def lightStateReg = r20

.cseg

.org 0 jmp START

.org $0002 jmp INT0\_VEC

.org $0004 jmp INT1\_VEC

.org $0006 jmp INT2\_VEC

START:

rcall init

MAIN\_LOOP:

in tmp, TCNT0

cpi tmp, 0

breq main\_loop\_tick

jmp MAIN\_LOOP

main\_loop\_tick:

call make\_tick

rjmp MAIN\_LOOP

init:

sei

ser tmp

out DDRB, tmp

out DDRF, tmp

ldi tmp, 0b00111111

sts EICRA, tmp

ldi tmp, 0b00000111

out EIMSK, tmp

ldi tmp, 1

out PORTF, tmp

ldi delayReg, 250

out OCR0A, delayReg

ldi tmp, 0x02

out TCCR0A, tmp

ldi tmp, 0x05

out TCCR0B, tmp

ldi shouldRunReg, 1

ldi lightStateReg, 0xff

out PORTB, lightStateReg

ret

make\_tick:

cpi shouldRunReg, 1

breq tick

;; Shut down

clr tmp

out PORTB, tmp

ret

;; Make tick

tick:

cpi modeReg, 0

breq mode\_0

cpi modeReg, 1

breq mode\_1

cpi modeReg, 2

breq mode\_2

mode\_0:

com lightStateReg

out PORTB, lightStateReg

ret

mode\_1:

ser lightStateReg

out PORTB, lightStateReg

ret

mode\_2:

com lightStateReg

out PORTB, lightStateReg

ret

ret

INT0\_VEC:

cli

cpi shouldRunReg, 0

breq turn\_on

;; If we here, then light is turned on. Need to turn off

ldi shouldRunReg, 0

sei

reti

turn\_on:

ldi shouldRunReg, 1

sei

reti

INT1\_VEC:

cli

inc modeReg

cpi modeReg, 3

breq reset\_mode

jmp set\_mode

reset\_mode:

clr modeReg

set\_mode:

cpi modeReg, 0

breq set\_mode\_0

cpi modeReg, 1

breq set\_mode\_1

cpi modeReg, 2

breq set\_mode\_2

set\_mode\_0:

ldi tmp, 2

out TCCR0A, tmp

ldi tmp, 5

out TCCR0B, tmp

ldi lightStateReg, 0xff

out PORTB, lightStateReg

ldi tmp, 1

out PORTF, tmp

sei

reti

set\_mode\_1:

ldi tmp, 0x40

out TCCR0A, tmp

ldi tmp, 5

out TCCR0B, tmp

ldi lightStateReg, 0xff

out PORTB, lightStateReg

ldi tmp, 2

out PORTF, tmp

sei

reti

set\_mode\_2:

ldi tmp, 0b01000011

out TCCR0A, tmp

ldi tmp, 0b00001101

out TCCR0B, tmp

ldi lightStateReg, 0b10101010

out PORTB, lightStateReg

ldi tmp, 4

out PORTF, tmp

sei

reti

sei

reti

INT2\_VEC:

cli

cpi delayReg, 250

breq reset\_delay

jmp increase\_delay

reset\_delay:

ldi delayReg, 0

increase\_delay:

ldi tmp, 50

add delayReg, tmp

out OCR0A, delayReg

sei

reti