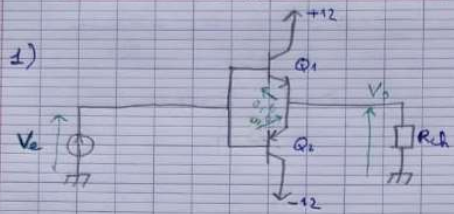


## Compte Rendu BE Electronique (Séance 9)

BELEC  
TP5

### 1.1 - Analyse des tensions

1) 

2)  $Q_1$  conducteur,  $Q_2$  bloqué  
 $Q_1$  conducteur,  $Q_2$  bloqué  
 si  $v_e > 0.6$ :  $v_o = f(v_e)$   
 $v_o = v_e - v_{be}$   
 si  $v_e < 0.6$ :  $v_o = g(v_e)$   
 $v_o = v_e + v_{be}$   
 si  $v_e \in [0.6; +0.6]$  alors  $v_o = 0$

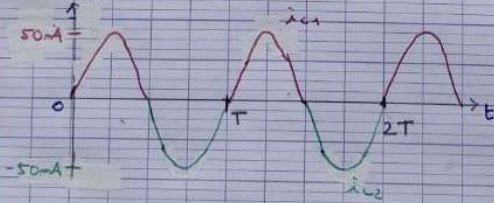
3) alternance positive:  $Q_1$  va pousser le courant vers la masse  
 alternance négative:  $Q_2$  va tirer le courant vers la masse

3) Etage suiveur car  $Q_1$  &  $Q_2$  sont en mode collecteur commun.  
 (avec  $v_{be}$  négligeable, on a  $v_o = v_e$  ce qui correspond à un montage suiveur)

4) Si  $v_e \in [-0.6; +0.6]$  alors les transistors sont bloqués  $\Rightarrow v_o = 0$   
 si  $v_e > 0.6$  alors  $v_o = v_e - 0.6$   
 si  $v_e < -0.6$  alors  $v_o = v_e + 0.6$

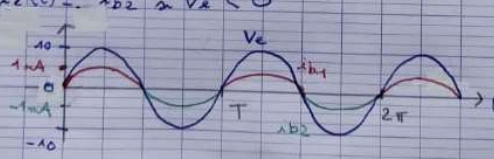
5) On a alors  $v_o = v_e$

8)  $i_{Q1}(t) = \frac{v_o}{R_{ch}} = \frac{10}{200} = 50 \text{ mA}$

9) 

(on prend  $i_{Q2}$  entrant)

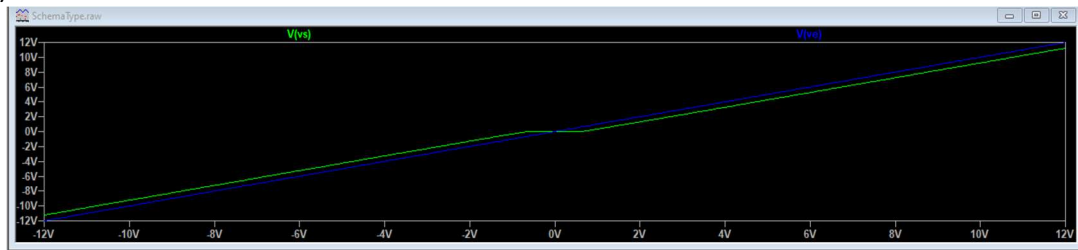
10)  $i_{Q1}(t) = i_{b1}$  si  $v_e > 0$  avec  $i_{b1} = i_{b2} = \frac{i_{Q1}}{\beta}$   
 $i_{Q2}(t) = -i_{b2}$  si  $v_e < 0$



11) On a  $v_e = v_o$  et  $i_e = \frac{i_o}{\beta}$   
 $R_{in} = \frac{v_e}{i_e} = \frac{v_o}{i_o} \times \beta = R_{ch} \times \beta = 10 \text{ k}\Omega$

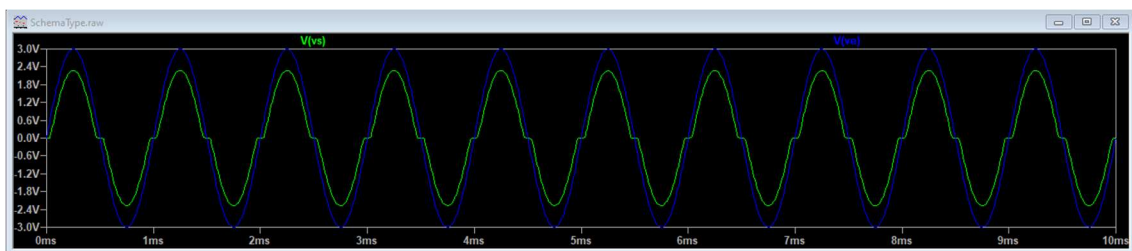
Questions concernant la simulation sous LTSpice :

6)

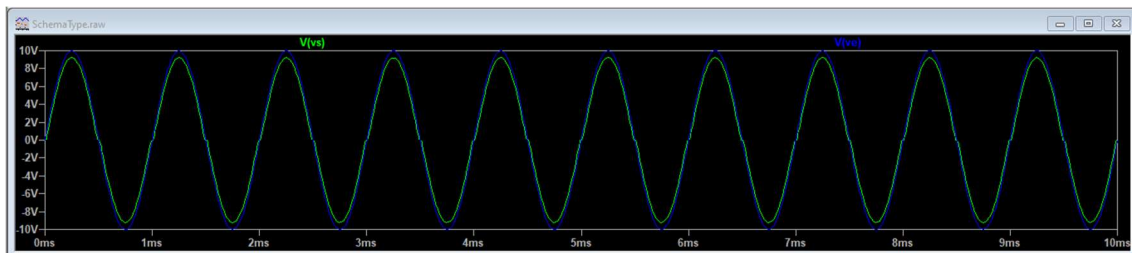


On observe une distorsion du signal de sortie lorsque  $V_e$  est entre -0.6V et 0.6V, qui provient du blocage des deux transistors à la fois.

7)  $\hat{E}=3V$

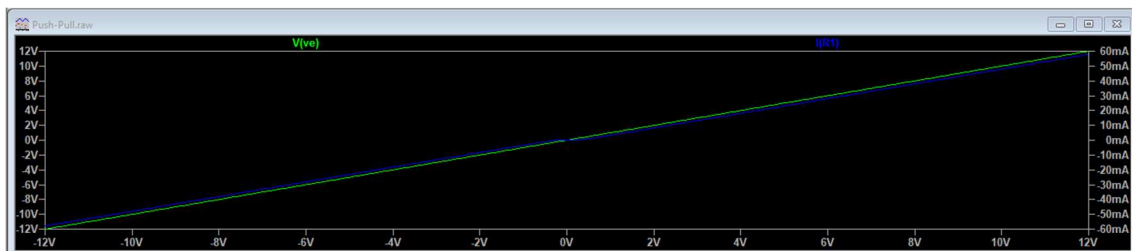


$\hat{E}=10V$



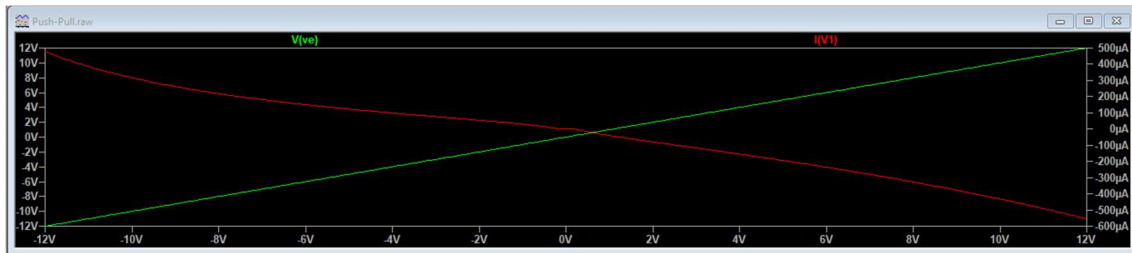
On voit une distorsion de croisement lorsqu'on réduit l'amplitude de  $V_e$ . Plus on augmente  $\hat{E}$ , plus  $V_s$  sera proche de  $V_e$ , puisque l'on pourra négliger  $V_{be1}$  &  $V_{be2}$  davantage.

12)



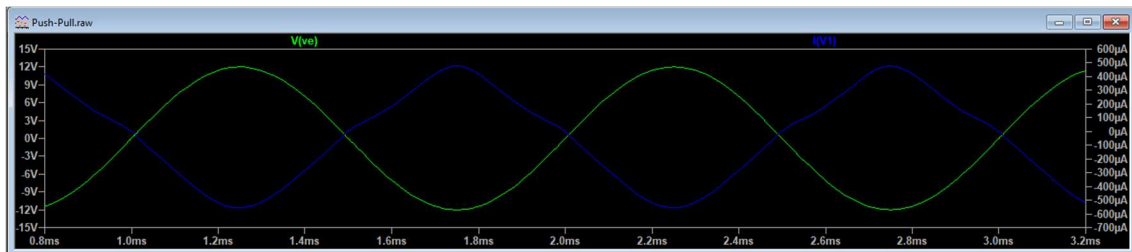
On observe que la courbe est plus ou moins linéaire. Elle est symétrique par rapport à (0;0).

13)



Cette courbe n'est ni linéaire, ni symétrique. Cela veut dire que l'impédance d'entrée est variable.

14)



15) D'après la question 13), le courant entrant  $i_e$  n'est pas linéaire par rapport à  $V_e$ , donc on ne peut pas considérer que le montage se comporte comme une résistance.

16) Ce montage ne peut pas s'étudier par la théorie des schémas équivalents dynamiques, car il n'est pas linéaire. Dans un montage push-pull, chaque transistor va se bloquer périodiquement, ce qui entraîne une distorsion de croisement qui n'est pas linéaire. Il est alors impossible d'utiliser un schéma équivalent dynamique.

17) On utilise ce montage pour augmenter la puissance  $P = U^2/R$ . On diminue la résistance (de 10k $\Omega$  à 200 $\Omega$ ) tout en gardant la même tension ( $V_s \approx V_e$ ), ce qui résulte en une augmentation de la puissance.