
	Politechnika Bydgoska im. J.J. Śniadeckich w Bydgoszczy Wydział Telekomunikacji, Informatyki i Elektrotechniki Zakład Informatyki Stosowanej i Inżynierii Systemów			
Przedmiot	Układy cyfrowe		Kierunek/ Tryb	IS / ST
Temat	Układ potęgujący			
Imię i nazwisko:	Nikodem Gębicki			
Numer lab.	5	Data oddania sprawozdania:	06.06.2023	

Przebieg

Wykonaj układ, który potęguje x , $x \in \{1,2,3,4,5,6,7,8,9,10,11\}$. Zrealizuj funkcję na bramkach logicznych NAND.

Wejścia i wyjścia

Układ wymaga czterech wejść (0-15 gdzie MAX $x = 11$) i 7 wyjść (0-127 gdzie MAX $y=121$) + 1 wyjście kontrolne YK.

Tabela prawdy

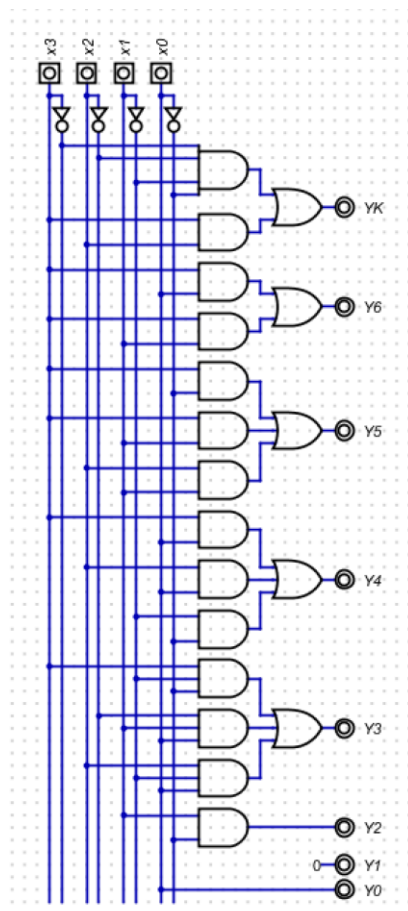
Lp.	x3	x2	x1	x0	yk	y6 [64]	y5 [32]	y4 [16]	y3 [8]	y2 [4]	y1 [2]	y0 [1]
0	0	0	0	0	1	x	x	x	x	x	x	x
1	0	0	0	1	0	0	0	0	0	0	0	1
2	0	0	1	0	0	0	0	0	0	1	0	0
3	0	0	1	1	0	0	0	0	1	0	0	1
4	0	1	0	0	0	0	0	1	0	0	0	0
5	0	1	0	1	0	0	0	1	1	0	0	1
6	0	1	1	0	0	0	1	0	0	1	0	0
7	0	1	1	1	0	0	1	1	0	0	0	1
8	1	0	0	0	0	0	1	1	1	0	0	0
9	1	0	0	1	0	1	0	1	0	0	0	1
10	1	0	1	0	0	1	1	0	0	1	0	0
11	1	0	1	1	0	1	1	1	1	0	0	1
12	1	1	0	0	1	x	x	x	x	x	x	x
13	1	1	0	1	1	x	x	x	x	x	x	x
14	1	1	1	0	1	x	x	x	x	x	x	x
15	1	1	1	1	1	x	x	x	x	x	x	x

Tabelki Karnaugh i postać zoptymalizowana

		x2,x3			
x0,x1	yk	00	01	11	10
	00	1	0	0	0
	01	0	0	0	0
	11	1	1	1	1
	10	0	0	0	0
$\neg x_0 \neg x_1 \neg x_2 \neg x_3 + x_0 x_1$					
		x2,x3			
x0,x1	y6	00	01	11	10
	00	x	0	0	0
	01	0	0	0	0
	11	x	x	x	x
	10	0	1	1	1
$x_0 x_3 + x_0 x_2$					
		x2,x3			
x0,x1	y5	00	01	11	10
	00	x			
	01		0	1	1
	11	x	x	x	x
	10	1	0	1	1
$x_0 \neg x_3 + x_1 x_2 + x_0 x_2$					
		x2,x3			
x0,x1	y4	00	01	11	10
	00	x			
	01	1	1	1	
	11	x	x	x	x
	10	1	1	1	
$\neg x_2 \neg x_3 + x_1 x_3 + x_0 x_3$					

		x2,x3			
x0,x1	y3	00	01	11	10
	00	x		1	
	01		1		
	11	x	x	x	x
	10	1		1	
$x_0 \neg x_2 \neg x_3 + \neg x_1 x_2 x_3 + x_1 \neg x_2 x_3$					
		x2,x3			
x0,x1	y2	00	01	11	10
	00	x			1
	01				1
	11	x	x	x	x
	10				1
$x_2 \neg x_3$					
		x2,x3			
x0,x1	y1	00	01	11	10
	00	x			
	01				
	11	x	x	x	x
	10				
0					
		x2,x3			
x0,x1	y0	00	01	11	10
	00	x	1	1	
	01		1	1	
	11	x	x	x	x
	10		1	1	
x_3					

Układ



Testy (Analiza układu wykonana przez program Digital)

Table ×											
File New Edit Create K-Map											
x3	x2	x1	x0	YK	Y6	Y5	Y4	Y3	Y2	Y1	Y0
0	0	0	0	1	0	0	1	0	0	0	0
0	0	0	1	0	0	0	0	0	0	0	1
0	0	1	0	0	0	0	0	0	1	0	0
0	0	1	1	0	0	0	0	1	0	0	1
0	1	0	0	0	0	0	1	0	0	0	0
0	1	0	1	0	0	0	1	1	0	0	1
0	1	1	0	0	0	1	0	0	1	0	0
0	1	1	1	0	0	1	1	0	0	0	1
1	0	0	0	0	0	1	1	1	0	0	0
1	0	0	1	0	1	0	1	0	0	0	1
1	0	1	0	0	1	1	0	0	1	0	0
1	0	1	1	0	1	1	1	1	0	0	1
1	1	0	0	1	0	1	1	1	0	0	0
1	1	0	1	1	1	0	1	1	0	0	1
1	1	1	0	1	1	1	0	0	1	0	0
1	1	1	1	1	1	1	1	0	0	0	1

Tabela zgodna z tabelą prawdy.

Wnioski

Za pomocą prostego układu logicznego można zrealizować układ potęgujący. Do wykluczenia niektórych kombinacji wejść stosuje się wyjście kontrolne.

Wykonanie zadania nie sprawiło problemów.