

# Ηλεκτρονική III Εργασία Τελεστικού Ενισχυτή

ΟΝΟΜΑΤΕΠΩΝΥΜΟ: Γιαννόπουλος Νικόλαος

A.E.M.: **9629** 

Email: ngiannop@ece.auth.gr

Στην παρούσα εργασία θα παρουσιαστεί η μελέτη της σχεδίασης ενός τελεστικού ενισχυτή με τη χρήση τρανζίστορ MOSFET, δοθέντων ορισμένων προδιαγραφών.

## Προδιαγραφές και σταθερές

Πρώτα από όλα πρέπει να υπολογίσουμε τις τιμές του παρακάτω πίνακα όπου το ΑΕΜ μου είναι 9629 αρά ξ = 29.

Στην παρούσα εργασία ζητείται ο σχεδιασμός ενός τελεστικού ενισχυτή σε τεχνολογία MOS 0.35 μm, σύμφωνα με τις παρακάτω προδιαγραφές

ΠΡΟΔΙΑΓΡΑΦΉ	ΤΙΜΕΣ
CL	2.29 pF
SR	>18.29 V/µs
$V_{DD}$	1.887 V
Vss	-1.887 V
GB	>7.29 MHz
A	>20.29 dB
P	<50.29 mW

Δίνεται επίσης ότι θα χρησιμοποιηθεί τεχνολογία MOSFET 0.35, χρησιμοποιούνται όμως transistor με μήκος L=1 μm.

Χρησιμοποιούνται επιπλέον οι παρακάτω σταθερές:

K' <sub>P</sub>	$60 \frac{\mu A}{V^2}$
Vt (PMOS)	-0.6 V
λ <sub>P</sub>	$0.15 \frac{1}{V}$
Vt(NMOS)  K'N	0.5
K' <sub>N</sub>	$175 \frac{\mu A}{V^2}$
λ <sub>N</sub>	$0.05 \frac{1}{V}$
Cox	$\frac{4.6fF}{\mu m^2}$
$V_{in(max)}$	0.1 V
$V_{in(min)}$	-0.1 V

### Αρχική Φάση

Θα εισαγάγουμε στο script calculator.m τις παραπάνω προδιαγραφές για να μας δώσει τα απαιτούμενα μεγέθη για κάθε ένα τρανζίστορ ξεχωριστά.

#### To script:

```
%const values
L = 1E-6 % ?m
Cox = 4.6E-15 % fF/?M^2
kn = 175E-6 % ??/V^2
kp = 60E-6
             % ??/V^2
           % V
VTN = 0.5
VTP = -0.6
            용 V
C1 = 2.29E-12
VDD = 1.887
VSS = -1.887
Cc = 1E-12
             % pF
           % V/?S
SR = 20E6
S3 = 1
S4 = S3
W3 = L * S3 % ?m
GB = 10E6
             % MHz
lamda p = 0.15
lamda n = 0.05
I5 = SR * Cc % current I5
Iref = I5
Cqs3 = 0.667 * L*W3 * Cox
Cgs4 = Cgs3
Id3 = I5/2
Vov = sqrt((2*Id3)/(kn*S3))
gm3 = (2*Id3)/Vov
gm4 = gm3
% Input Stage
gm1 = GB* Cc * 2 * 3.14
qm2 = qm1
S1 = gm1/(kp*I5) * 10^{(-4)}
S2 = S1
Vin min = -0.1
Vin max = 0.1
Vds5 sat = Vin min - VSS - sqrt(I5/(kp*S1)) - VTP
if (Vds5 sat > 0.1)
   S5 = (2*I5)/(kp * Vds5 sat^2)
   if S5 < 1
      S5 = 1
   end
   S8 = S5
else
   fprint("Problem on VDS5 SAT!")
% Output stage
```

```
gm6 = 2.2 * gm2 * (C1/Cc)
S6 = 2*S4
I6 = gm6^2 / (2*kn*S6)
S7 = S5
% The final W
W1 = S1*L
W2 = S2*L
W3 = S3*L
W4 = S4*L
W5 = S5*L
W6 = S6*L
W7 = S7 * L
W8 = S8 *L
A = (2 * gm2 * gm6) / ((I5 * (lamda_n + lamda_p) * I6 * (lamda_n + lamda_p)))
Pdiss = (\overline{15} + \overline{16}) * (VDD + abs(VSS))
```

### Και προέκυψαν τα εξής αποτελέσματα:

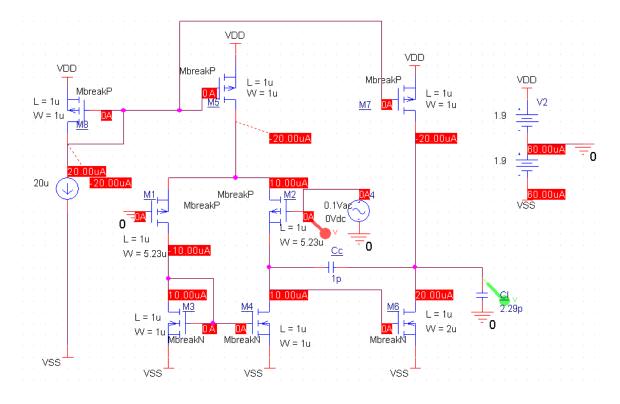
l <sub>5</sub>	20 μΑ
S <sub>1</sub>	5.23
S <sub>2</sub>	5.23
S <sub>3</sub>	1
S <sub>4</sub>	1
<b>S</b> <sub>5</sub>	1
S <sub>6</sub>	2
S <sub>7</sub>	1
S <sub>8</sub>	1

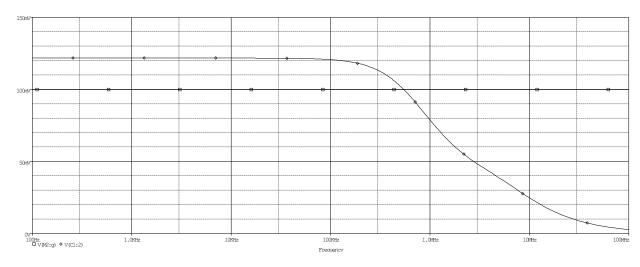
### Όπου L = 1 μm:

$W_1$	5.23 μm
W <sub>2</sub>	5.23 μm
W <sub>3</sub>	1 µm
W <sub>4</sub>	1 µm
$W_5$	1 µm
W <sub>6</sub>	2 μm
W <sub>7</sub>	1 µm
W <sub>8</sub>	1µm
Av	50 dB
Poiss	6.4 mW

# Προσομοίωση

Για κάθε τρανζίστορ, κάνοντας τώρα την ανάλυση στο PSPICE να δούμε αν οι προδιαγραφές τηρούνται



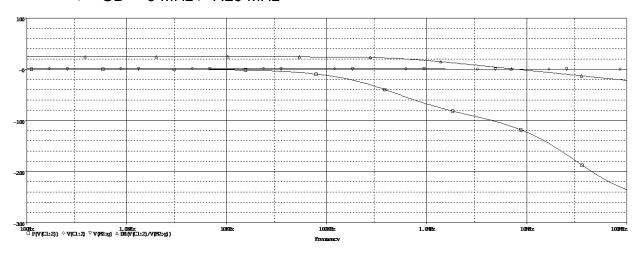


Κάνοντας την ανάλυση για να δούμε αν ισχύουν οι προδιαγραφές κάποια από αυτές δεν πληροί καμία από τις αναφερόμενες αλλά τα ρεύματα είναι κοντά στα επιθυμητά και για αυτό συνεχίζουμε την ανάλυση

# Μικρορυθμίσεις

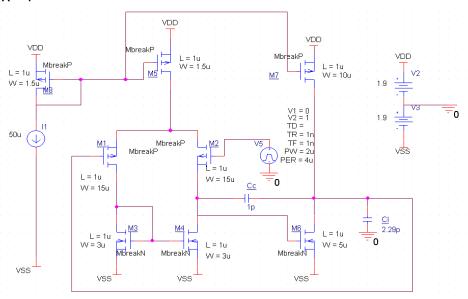
Αυξάνουμε το ρεύμα από IREF = 20 μΑ σε IREF = 50 μΑ και αλλάζουμε τα

- $V W_1 = W_2 = 15 \,\mu m$
- $V W_3 = W_4 = 3 \mu m$
- $V W_5 = 1.5 \, \mu m$
- $> W_6 = 5 \mu m$
- $V W_7 = 10 \, \mu m$
- $V W_8 = 1.5 \, \mu m$
- $\rightarrow$   $A_V \approx 25 dB$
- ➤ GB = 9 MHz > 7.29 MHz

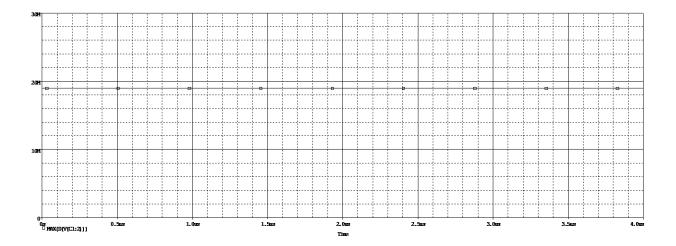


Περιθώριο Φάσης Φ<sub>M</sub> = 65<sup>O</sup>

### Για το SR έχουμε



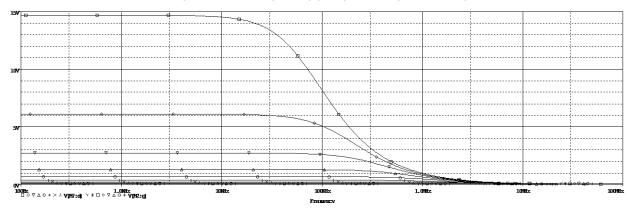
# SR≈19 V/µS



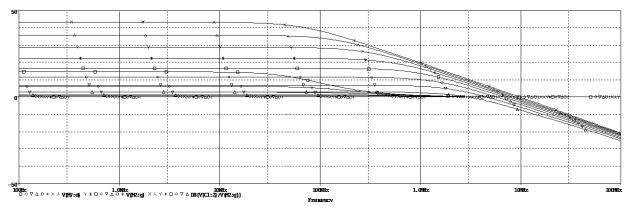
 $I_5$  = 42.93 μA και  $I_6$  = 323.8 μA

To  $P_{DISS}$  = (I $_5$  + I $_6$ ) \* 3.774 = 366.73 \* 3.774  $\mu W$  = 1384.032 \* 10 $^{\text{-}3}$   $\,$  mW = 1.38  $\,$  mW < 50  $\,$  mW.

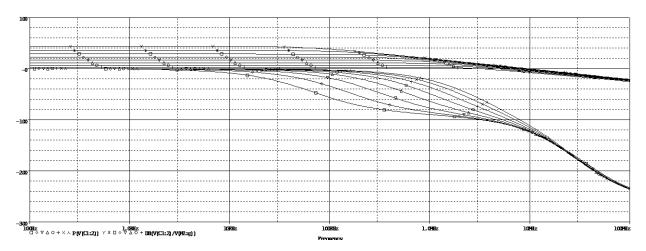
Τώρα θα κάνουμε θερμοκρασιακή ανάλυση



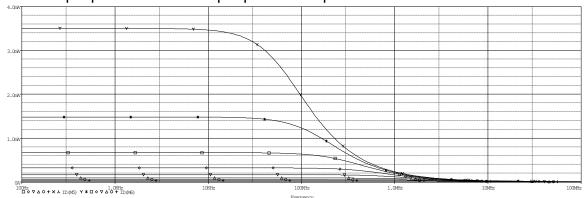
Όσον αφορά το κέρδος  $A_V$  παρατηρούμε ότι από την θερμοκρασία τον 0  $^{\rm O}$ C έως 30  $^{\rm O}$ C οι τιμές του κέρδους είναι μεταξύ των τιμών 44 έως 23 dB έπειτα πέφτει καθώς αυξάνει η θερμοκρασία έως και 70  $^{\rm O}$ C.



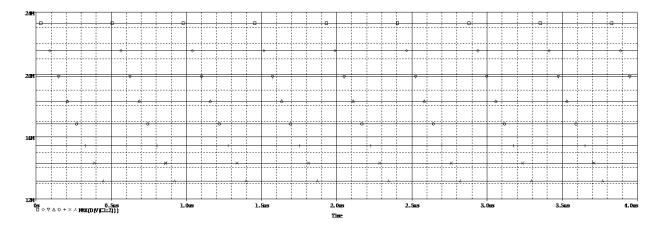
Για το περιθώριο φάσης βλέπουμε ότι για 70  $^{\rm O}$ C έχουμε περιθώριο φάση 48 $^{\rm O}$  και καθώς μειώνεται η θερμοκρασία αυξάνεται το περιθώριο φάσης δηλαδή για 30  $^{\rm O}$ C έχουμε περιθώριο φάσης 109 $^{\rm O}$ .



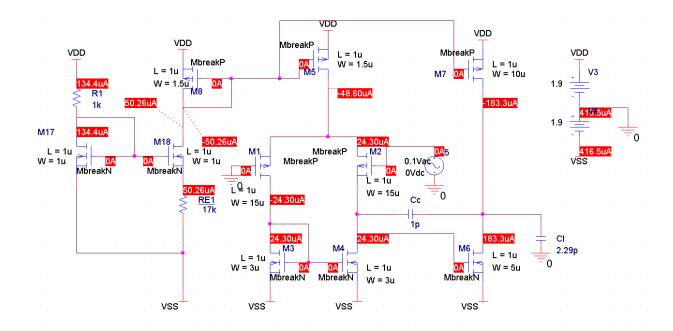
Τώρα παρατηρώντας τα ρεύματα  $I_5$   $I_6$  καθώς οι θερμοκρασίες είναι από 0  $^{\rm O}$ C έως 70  $^{\rm O}$ C τα ρεύματα από καποια pA γίνονται σε μA



Για το SR βλέπουμε ότι από 0  $^{\rm O}$ C έως 20  $^{\rm O}$ C ξεκινάει από 24 V/μs έως 19 V/μs και μετά να μειώνεται περισσότερο φτάνοντας 13 V/μs



#### Τελικό κύκλωμα με το κύκλωμα αναφοράς ως πηγή ρεύματος Widlar



#### Συμπεράσματα και Παρατηρήσεις

Η διαδικασία σχεδίασης του τελεστικού ενισχυτή και την φιλοσοφία σχεδίασης οποιουδήποτε κυκλώματος θέλει αρκετό χρόνο και υπομονή θεωρητική ανάλυση από αυτή της προσομοίωσης απέχει αρκετά, γιατί καθώς ο αλγόριθμος σχεδίασης σου προτείνει τις διάφορες διαστάσεις με τις ανάλογες προδιαγραφές όμως αυτό απέχει και σχεδόν ποτέ δεν μπορείς να πιάσεις όλες της προδιαγραφές. Χρειάζεται όμως το θεωρητικό υπόβαθρο ώστε να γνωρίζεις με ποια παράμετρο μπορείς να επηρεάσεις το αποτέλεσμα του κυκλώματος. Γενικότερα για την εργασία τώρα ήταν ενδιαφέρουσα και διασκεδαστική.

#### Προβλήματα/Δυσκολίες

Δυστυχώς δεν μπόρεσα να κάνω το περιθώριο φάσης μεταξύ των ορίων από 40  $^{\circ}$  έως  $60^{\circ}$  προσπαθώντας να το κάνω αυτό δίνοντας μεγαλύτερη τιμή στον πυκνωτή  $C_{c}$  αλλά επηρέαζε τα ρεύματα και μετέπειτα το κέρδος.