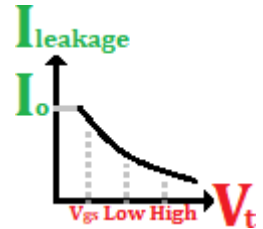


ΜΙΚΡΟΕΠΕΞΕΡΓΑΣΤΕΣ – ΑΣΚΗΣΕΙΣ

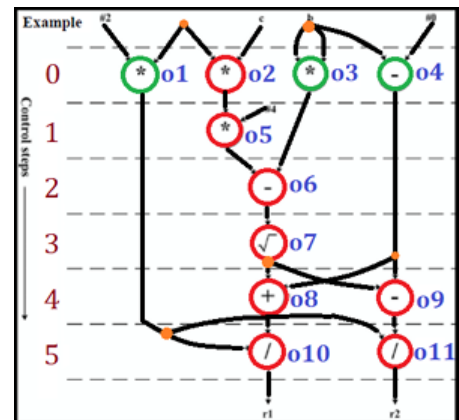
(Million Instructions per Second)	
$\text{MIPS} = \frac{\text{Instruction Count}}{\text{Execution Time} * 10^6} = \frac{\text{Clock Rate}}{\text{CPI} * 10^6}$	$\text{Time} = \frac{\text{Seconds}}{\text{Program}} = \text{Instruction} * \text{CPI} * \text{ClockRate}$

Subthreshold Leakage (Διαρροή Υποκατωφλίου)		
όταν $V_{gs} < V_t$ (Gate Voltage < Threshold Voltage) (Τάση Πύλης < Τάση Κατωφλίου)		
$P_{\text{leakage}} \approx V_{dd} * I_{\text{leakage}}$	$I_{\text{leakage}} \approx I_0 * e^{\left(\frac{V_{gs} - V_t}{n * V_T}\right)}$	$I_0 = \mu_0 * C_{ox} * \frac{W}{L} * (n-1) * V_T^2$



Μονοπάτι Μονάδας	V_{dd}	λόγω
Κρίσιμο (Critical)	Υψιστο	Χρονικοί Περιορισμοί
Μη-Κρίσιμο	Ελάχιστο	Μείωση Ενέργειας

Καθυστέρηση Ψηφιακού Κυκλώματος: $D = \frac{K_{dd} * V_{dd}}{(V_{dd} - V_t)^2}$	
Kd	Σταθερά
D	Λειτουργική Καθυστέρηση Μονάδας
Vdd	Τάση Τροφοδοσίας
Vt	Κατώφλι Τάσης της Λειτουργικής Μονάδας



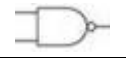

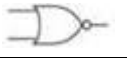




πχ.: Έστω: $V_{dd}=2.2V$, $V_t=0.5V$, $FUsDelay=10ns$			
Κρίσιμο Μονοπάτι			
Operations (Λειτουργίες)	o2,o5,o6,o7, o8,o9,o10,o11	Length (Μήκος)	10+10+10+10+10+10 =60ns
Multi-Cycled FUs Candidates	o1, o3, o4	Delay of Multi-Cycled	o1=50ns, o3=20ns, o4=40ns

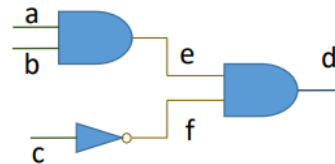
SWITCHING ACTIVITY = πόσες φορές bit 0→1 or 1→0	
Με πίνακα τιμών	$Esw = \frac{\# \text{ of switches observed}}{\# \text{ of maximum possible switches}}$
Με πιθανότητες	$Esw = 2 * P_{out} * (1 - P_{out})$

πχ.: Digital Waveform					
Time	t ₁	t ₂	t ₃	t ₄	t ₅
Input1	0	1	0	1	1
Input2	1	1	0	0	1
Output	0	1	0	0	1
⇒ Esw=3/4					

AND			OR		
In1	In2	Out	In1	In2	Out
0	0	0	0	0	0
0	1	0	0	1	1
1	0	0	1	0	1
1	1	1	1	1	1
Esw = 0.5*0.5 = 1/4			Esw = 0.5*0.5+(10.5)*(10.5) = 3/4		

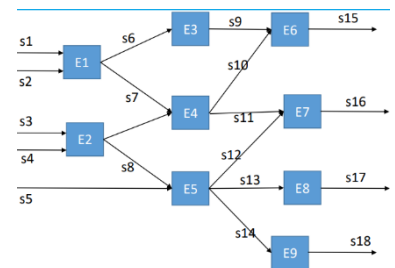
NOT	AND	NAND	OR	NOR	XOR	XNOR
\bar{A}	$A * B$	$\bar{A} * \bar{B}$	$A + B$	$\bar{A} + \bar{B}$	$A \oplus B$	$\bar{A} \oplus \bar{B}$
						
A X	B A X	B A X	B A X	B A X	B A X	B A X
0 1	0 0 0	0 0 1	0 0 0	0 0 1	0 0 0	0 0 1
1 0	0 1 0	0 1 1	0 1 1	0 1 0	0 1 1	0 1 0
	1 0 0	1 0 1	1 0 1	1 0 0	1 0 1	1 0 0
	1 1 2	1 1 0	1 1 1	1 1 0	1 1 0	1 1 1

ΠΧ.: Με Γνωστό Φόρτο Εργασίας							
	a	b	c	e	f	d	
t1	0	1	0	0	1	0	
t2	1	1	0	1	1	1	
t3	1	0	0	0	1	0	
t4	0	0	1	0	0	0	
Esw				2/3	1/3		2/3

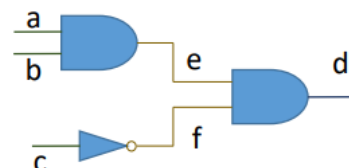


$Pd = V_{dd}^2 * F_{clk} * C_L * E_{sw} * 0.5$	F_{clk}	Clock Frequency
	C_L	Capacitance Seen by Gate
$P_{dynamic(circuit)} = Pd(e) + Pd(f) + Pd(d)$	E_{sw}	Gate Switching Activity (0↔1)

Προσομοίωση Κυκλωμάτων – Ταξινόμηση Πίνακα		
Μαρκάρουμε τα αρχικά Element, και σταδιακά τις επόμενους εξόδους		
ΠΧ.	ElementsTableSorted =	$\{\} \rightarrow \{E1, E2\} \rightarrow \{E1, E2, E3, E4, E5\} \rightarrow \{E1, E2, E3, E4, E5, E6, E7, E8, E9\}$



Περιγραφή Κυκλώματος – Σε Κώδικα	
SignalsTable = {0,0,0,0,0,0} // a,b,c,d,e,f	
E1.type = 'AND'; E1.inputs = [1,2]; E1.output = 5;	
E2.type = 'NOT'; E2.inputs = [3]; E2.output = 6;	
E3.type = 'AND'; E3.inputs = [5,6]; E3.output = 4;	
ElementsTable = {E1,E2,E3}	
for i : size(ElementsTable)	
process(ElementsTable[i])	



function process(element)
if (element.type == 'AND')
SignalsTable [element.output] = spAND (SignalsTable [element.input[1]] , SignalsTable [element.input[2]])
elseif
SignalsTable [element.output] = spNOT (SignalsTable [element.input[1]])

ΥΠΟΛΟΓΙΣΜΟΣ ΜΕΓΙΣΤΗΣ ΔΥΝΑΜΙΚΗΣ ΚΑΤΑΝΑΛΩΣΗΣ

ΒΗΜΑ

1	Αρχικός Πληθυσμός	L	Μέγεθος Χρονοσειράς – Πλήθος Διανυσμάτων Εισόδου
		N	Πλήθος Ξεχωριστών Φόρτων Εργασίας
	Ξεκινάμε με N Individual Workload (IW) , που το καθένα είναι χρονοσειρά μήκους L		

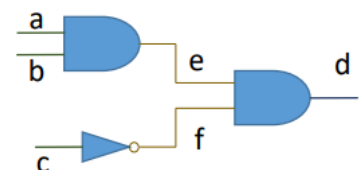
2	Μέτρηση Κατανάλωσης	Υπολογίζουμε:	Switching Activity (SI) του κάθε IW
---	---------------------	---------------	-------------------------------------

3	Φυσική Επιλογή	Επιλέγουμε:	Γονείς:	Τα 2 IW με το μεγαλύτερο SI
---	----------------	-------------	---------	-----------------------------

4	Διασταύρωση	Παράγουμε:	Νέο Πληθυσμό:	Αρχικά οι γονείς
			παιδιά με τυχαία πρόσμιξη με διαίρεση	
		R	Τυχαία Γραμμή Διαχωρισμού	Από 1 έως L-1
			Για κάθε παιδί (IW) οι πρώτες R γραμμές του από τον ένα γονέα, και οι υπόλοιπες από τον άλλο γονέα	
		C	Ρίψη Νομίσματος	Για αλλαγή 1 ^{ου} γονέα

5	Μετάλλαξη	m	Συντελεστής Μετάλλαξης (mutation rate) (πολύ μικρό)	
			Η πιθανότητα να αλλάξουν bit των παιδιών της διαίρεσης	

πχ.: Αρχικός Πληθυσμός για L=3 και N=4												
1 st Generation												
	IW 1			IW 2			IW 3			IW 4		
t	a	b	c	a	b	c	a	b	c	a	b	c
t1	1	1	1	0	0	1	0	1	1	1	1	1
t2	0	0	1	0	1	0	1	1	1	0	0	0
t3	1	1	0	1	0	1	0	0	1	1	0	1



2 nd Generation												
	Γονέας 1			Γονέας 2			Παιδί 1			Παιδί 2		
							C=1, R=2			C=2, R=1		
	IW 1			IW 2			IW 3			IW 4		
t	a	b	c	a	b	c	a	b	c	a	b	c
t1	0	0	1	0	1	1	0	1	1	1	1	1
t2	0	1	0	1	1	1	1	1	1	0	0	0
t3	1	0	1	0	0	1	0	0	1	1	0	1