

ΚΑΤΗΓΟΡΙΕΣ ΕΦΑΡΜΟΓΩΝ

1	Servers	(Υψηλής Απόδοσης)
2	Συσκευές	Φορητές (κινητό τηλέφωνο)
		Ενσωματωμένες (πλυντήριο)
		με Δίκτυο (IOT)
3	(αφορούν την) Ασφάλεια	(αεροπλάνο)

ABSTRACTION – ΕΡΓΑΛΕΙΑ ΣΥΝΘΕΣΗΣ

1	Ταχύτερη – Φθηνότερη Παραγωγή
2	Λειτουργικότητα
3	Επαναχρησιμοποίηση Σχεδίων
4	Έλεγχος Απαιτήσεων
5	Διαφοροποίηση Εφαρμογής

ΜΕΙΩΣΗ ΔΙΑΡΡΟΗΣ ΙΣΧΥΟΣ

1	Technology Level
2	Stacking Effect
3	Body Bias
4	Adaptive Bias
5	Sleep Transistors

ΠΡΟΒΛΗΜΑΤΑ ΠΥΚΝΟΤΗΤΑΣ-ΙΣΧΥΟΣ

1	Αντοχή Μπαταρίας
2	Κόστος Ψύξης
3	Αξιοπιστία Συστήματος

(προγράμματα) STRESS TESTS

	ΜΕΓΙΣΤΟΠΟΙΕΙ (ποιοτικό δείκτη)	ΥΠΟΛΟΓΙΖΕΙ
1	Θόρυβο	Τάση
2	Θερμοκρασία	Ψύξη
3	Ενέργεια	Τροφοδοσία

SWITCHING ACTIVITY με ΑΓΝΩΣΤΟ WORKLOAD

1	Monte - Carlo	Θέλω Δειγματικές Τιμές για Σενάρια
2	Signal Probabilities	Θέτω Πιθανότητες στις Εισόδους

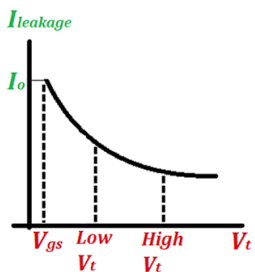
ΔΙΟΧΕΤΕΥΣΗ ΣΤΑΔΙΩΝ

1	IF	Instruction Fetch
2	ID	Instruction Decoding
3	EXE	Execute Instruction
4	MEM	Memory Access
5	WB	WriteBack Register

ΣΤΑΤΙΚΗ ΙΣΧΥΣ (ΔΙΑΡΡΟΗ ΕΝΕΡΓΕΙΑΣ) SUB-THRESHOLD CURRENT

$$V_{gs} < V_t$$

Gate Voltage < Transistor Threshold Voltage



ΤΕΧΝΙΚΕΣ ΜΕΙΩΣΗΣ ΚΑΤΑΝΑΛΩΣΗΣ ΔΥΝΑΜΙΚΗΣ ΕΝΕΡΓΕΙΑΣ

	ΕΠΙΠΕΔΟ	ΜΕΙΩΣΗ
1	Φυσικό	Μήκος Σύνδεσης
2	Τρανζίστορ	W
3	Αρχιτεκτονική	Clock gating – Vdd

VERILOG LEVELS

1	Behavioral	Αλγόριθμοι
2	Register - Transfer	Μεταφορά Δεδομένων
3	Gate	Σήματα (0,1,x,z) – Elements (AND,OR)

ΕΠΙΠΕΔΑ

1	Αρχιτεκτονική
2	Καταχωρητής
3	Λογικό
4	Τρανζίστορ
5	Φυσικό

ΔΙΑΓΡΑΜΜΑ ΡΟΗΣ

1	Specification	Βασικοί Παράμετροι
2	High Level Design	Διαχωρισμός σε Δομικά Τμήματα
3	Low Level Design	Περιγραφή Υλοποίησης κάθε Τμήματος
4	RTL Coding	Μετατροπή Micro Design σε Verilog κώδικα
5	Simulation	Προσομοίωση
6	Synthesis	Παραγωγή Σχεδίου
7	Place and Route	Τοποθέτηση Gates και Flip-Flops
8	Post Silicon Validation	Έλεγχος σε Πραγματικές Συνθήκες