## ΜΙΚΡΟΕΠΕΞΕΡΓΑΣΤΕΣ - ΘΕΩΡΙΑ

ΚΑΤΗΓΟΡΙΕΣ ΕΦΑΡΜΟΓΩΝ			
1	Servers		(Υψηλής Απόδοσης)
	Συσκευές	Φορητές	(κινητό τηλέφωνο)
2		Ενσωματωμένες	(πλυντήριο)
		με <b>Δίκτυο</b>	(IOT)
3	(αφορούν την) Ασφάλεια		(αεροπλάνο)

ΕΠΙΠΕΔΑ	
1	Αρχιτεκτονική
2	Καταχωρητής
3	Λογικό
4	Τρανζίστορ
5	Φυσικό

ΜΕΙΩΣΗ ΔΙΑΡΡΟΗΣ ΙΣΧΥΟΣ		
1		
2	Stacking Effect	
3	Body Bias	
4	Adaptive Bias	
5	Sleep Transistors	

	SWITCHING ACTIVITY με ΑΓΝΩΣΤΟ WORKLOAD		
1	Monte - Carlo	Θέλω <b>Δειγματικές Τιμές</b> για Σενάρια	
2	Signal Probabilities	Θέτω <b>Πιθάνοτητες</b> στις Εισόδους	

ΠΡΟΒΛΗΜΑΤΑ ΠΥΚΝΟΤΗΤΑΣ-ΙΣΧΥΟΣ		
1	Αντοχή Μπαταρίας	
2	Κόστος Ψύξης	
3	Αξιοπιστία Συστήματος	

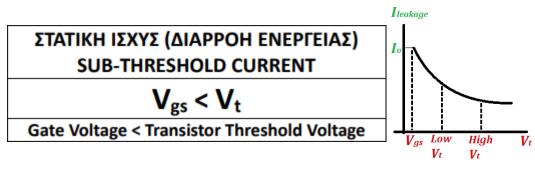
AE	ABSTRACTION – ΕΡΓΑΛΕΙΑ ΣΥΝΘΕΣΗΣ		
1	Ταχύτερη – Φθηνότερη Παραγωγή		
2	Λειτουργικότητα		
3	Επαναχρησιμοποίηση Σχεδίων		
4	Έλεγχος Απαιτήσεων		
5	Διαφοροποίηση Εφαρμογής		

ΤΕΧΝΙΚΕΣ ΜΕΙΩΣΗΣ ΚΑΤΑΝΑΛΩΣΗΣ			
	ΔΥΝΑΜΙΚΗΣ ΕΝΕΡΓΕΙΑΣ		
	ΕΠΙΠΕΔΟ	ΜΕΙΩΣΗ	
1	Φυσικό	Μήκος Σύνδεσης	
2	Τρανζίστορ	W	
3	Αρχιτεκτονική	Clock gating – Vdd	

(προγράμματα) STRESS TESTS		
	ΜΕΓΙΣΤΟΠΟΙΕΙ	ΥΠΟΛΟΓΙΖΕΙ
	(ποιοτικό δείκτη)	
1	Θόρυβο	Τάση
2	Θερμοκρασία	Ψύξη
3	Ενέργεια	Τροφοδοσία

	VERILOG LEVELS		
1	Behavioral	Αλγόριθμοι	
2	Register - Transfer	Μεταφορά Δεδομένων	
3	Gate	Σήματα (0,1,x,z) – Elements (AND,OR)	

ΔΙΟΧΕΤΕΥΣΗ ΣΤΑΔΙΩΝ		
1	IF	Instruction Fetch
2	ID	Instruction Decoding
3	EXE	<b>Execute Instruction</b>
4	MEM	Memory Access
5	WB	WriteBack Register



	ΔΙΑΓΡΑΜΜΑ ΡΟΗΣ		
1	Specification	Βασικοί Παράμετροι	
2	High Level Design	Διαχωρισμός σε Δομικά Τμήματα	
3	Low Level Design	Περιγραφή Υλοποίησης κάθε Τμήματος	
4	RTL Coding	Μετατροπή Micro Design σε Verilog κώδικα	
5	Simulation	Προσομοίωση	
6	Synthesis	Παραγωγή Σχεδίου	
7	Place and Route	Τοποθέτηση Gates και Flip-Flops	
8	Post Silicon Validation	Έλεγχος σε Πραγματικές Συνθηκες	