



Министерство науки и высшего образования Российской Федерации
Федеральное государственное бюджетное образовательное учреждение
высшего образования
«Московский государственный технический университет
имени Н.Э. Баумана
(национальный исследовательский университет)»
(МГТУ им. Н.Э. Баумана)

ФАКУЛЬТЕТ ИНФОРМАТИКА И СИСТЕМЫ УПРАВЛЕНИЯ

КАФЕДРА КОМПЬЮТЕРНЫЕ СИСТЕМЫ И СЕТИ (ИУ6)

НАПРАВЛЕНИЕ ПОДГОТОВКИ 09.03.04 ПРОГРАММНОЕ ОБЕСПЕЧЕНИЕ ЭВМ И
ИНФОРМАЦИОННЫЕ ТЕХНОЛОГИИ. (ИУ7)

О Т Ч Е Т

по лабораторной работе № 2

Название: Исследование дешифраторов

Дисциплина: Архитектура ЭВМ

Студент

ИУ7-43Б

(Группа)

(Подпись, дата)

А. Н. Паламарчук

(И.О. Фамилия)

Преподаватель

(Подпись, дата)

А. Ю. Попов

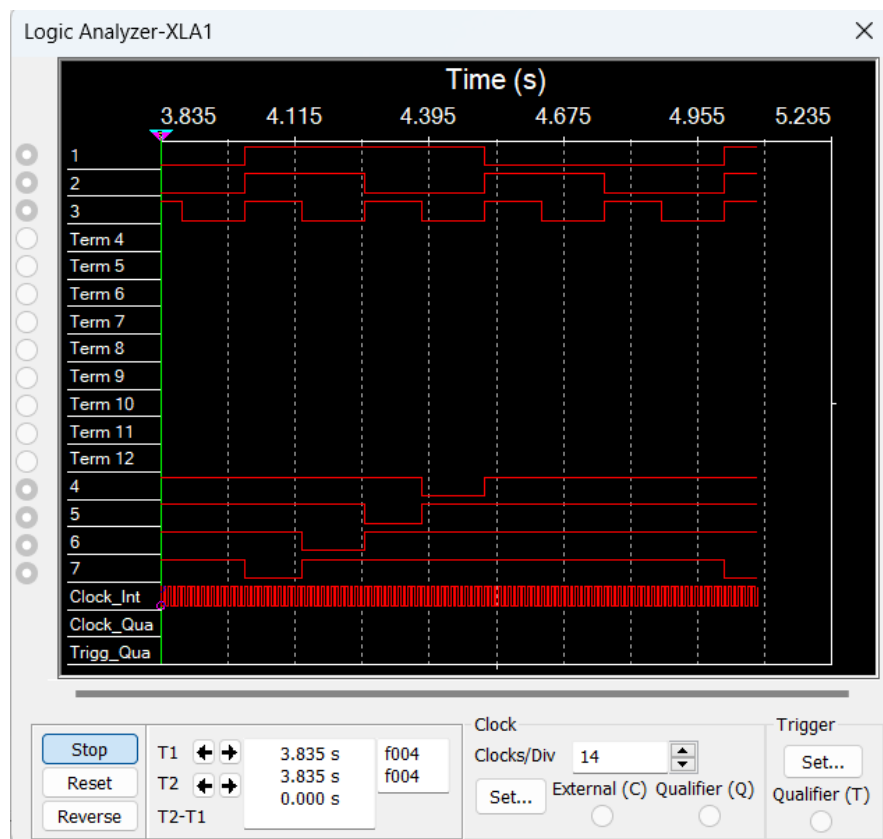
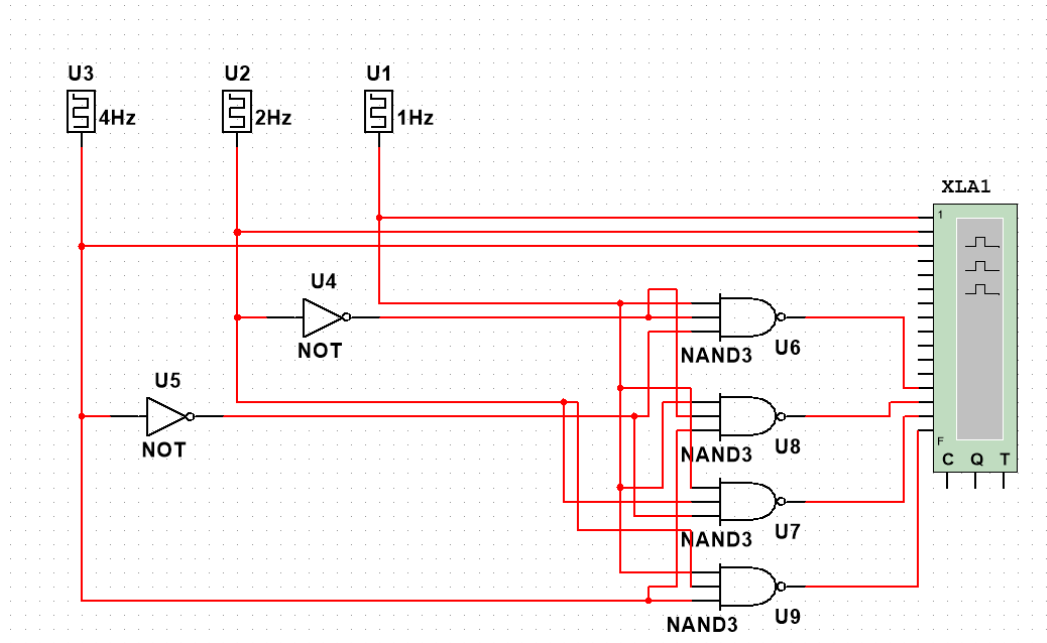
(И.О. Фамилия)

Москва 2024

Цель работы

Изучение принципов построения и методов синтеза дешифраторов; макетирование и экспериментальное исследование дешифраторов.

1) Исследование линейного двухвходового дешифратора с инверсными выходами



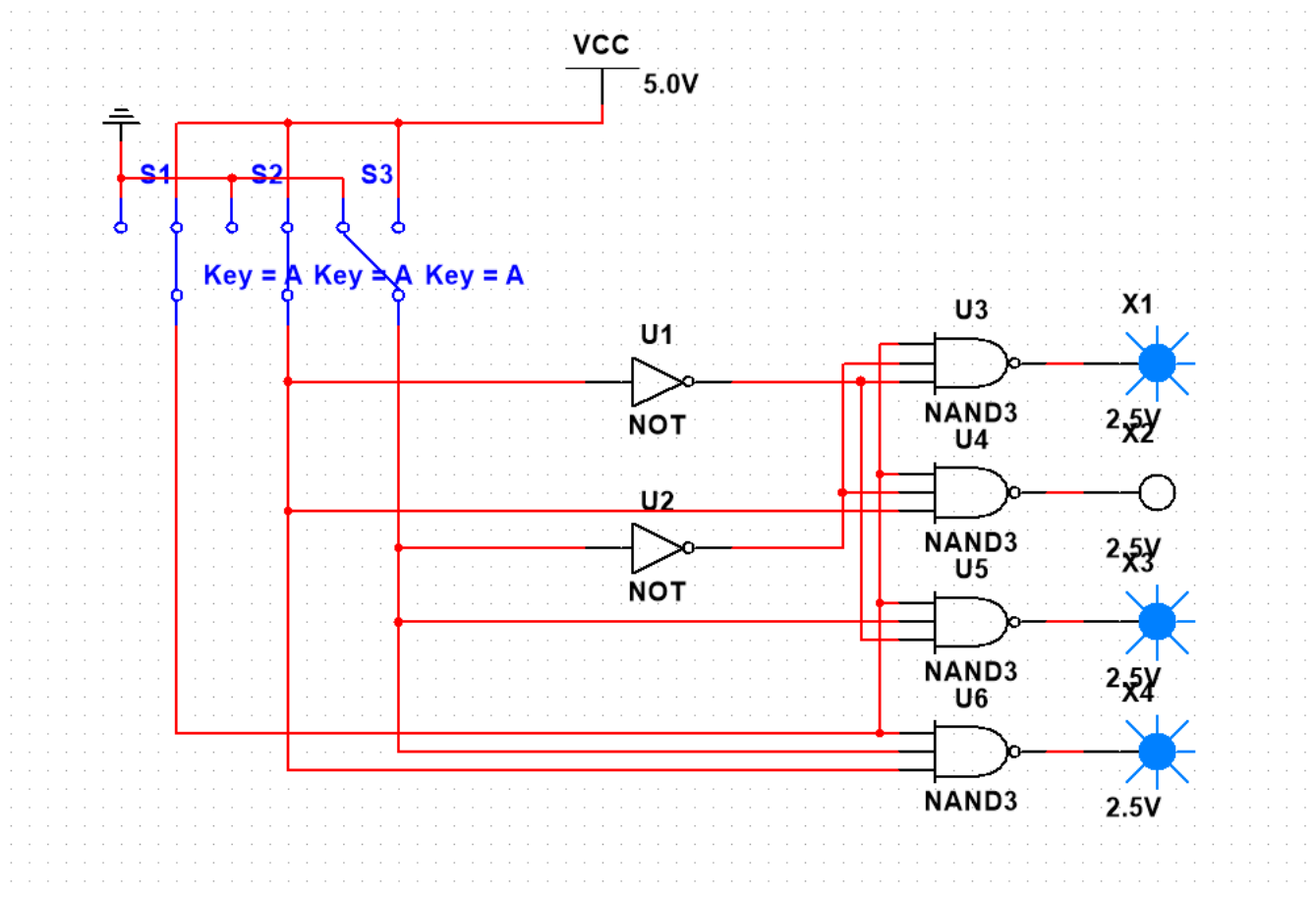
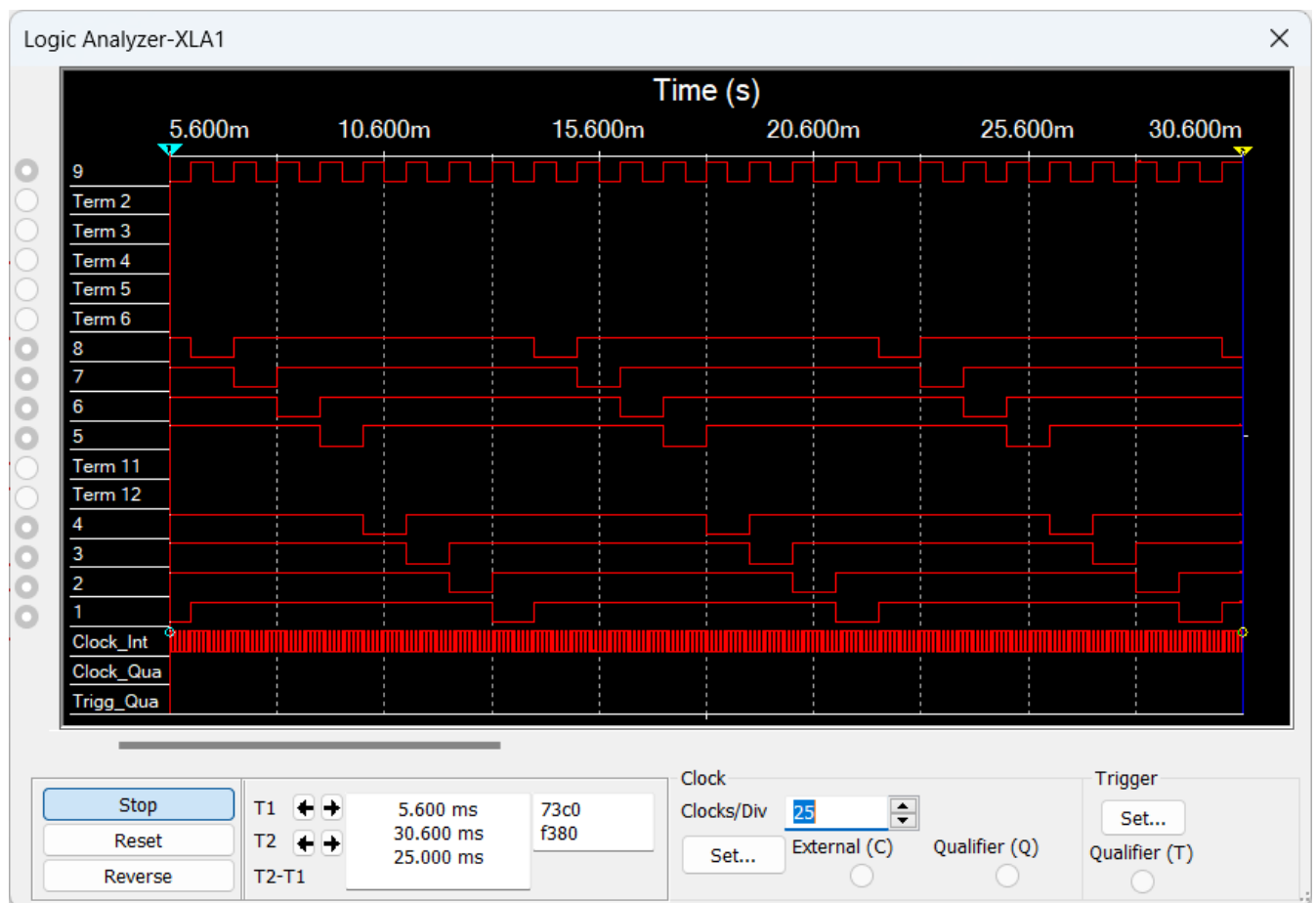
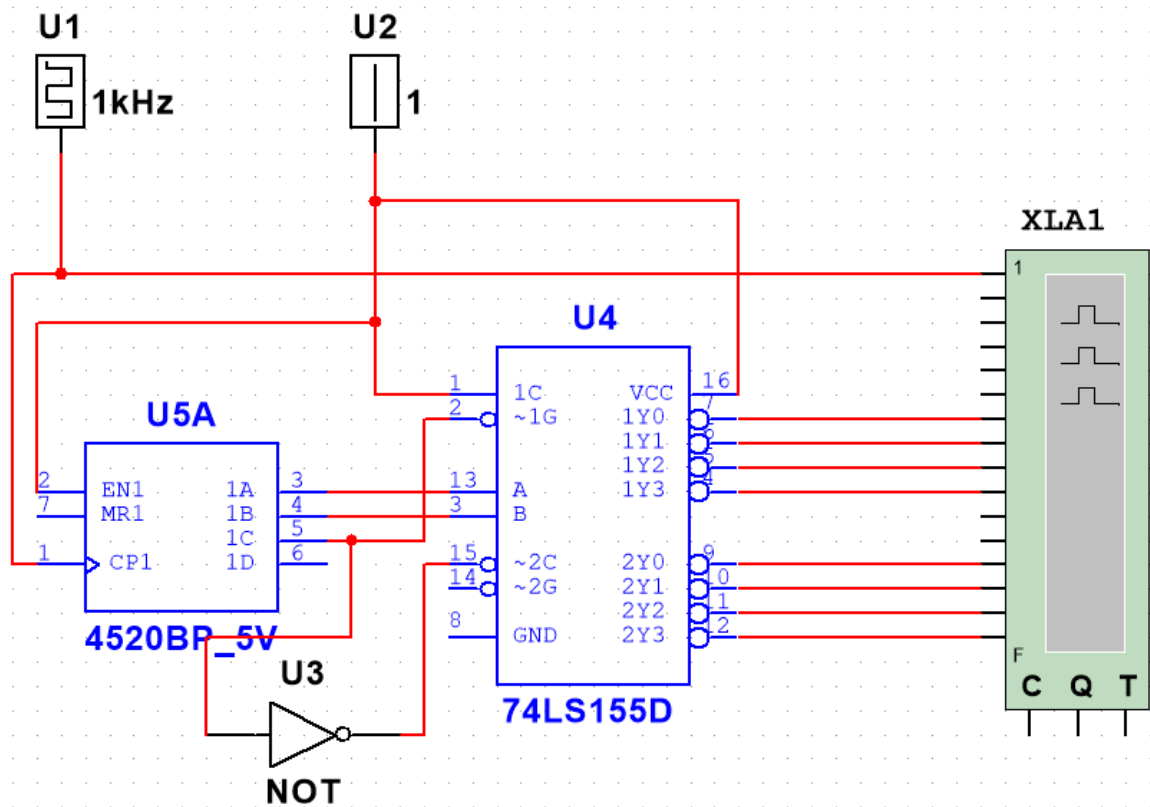


Таблица истинности

E	A1	A2	F1	F2	F3	F4
0	*	*	1	1	1	1
1	0	0	0	1	1	1
1	0	1	1	0	1	1
1	1	0	1	1	0	1
1	1	1	1	1	1	0

2) Исследование дешифраторов ИС К155ИД4 (74LS155)



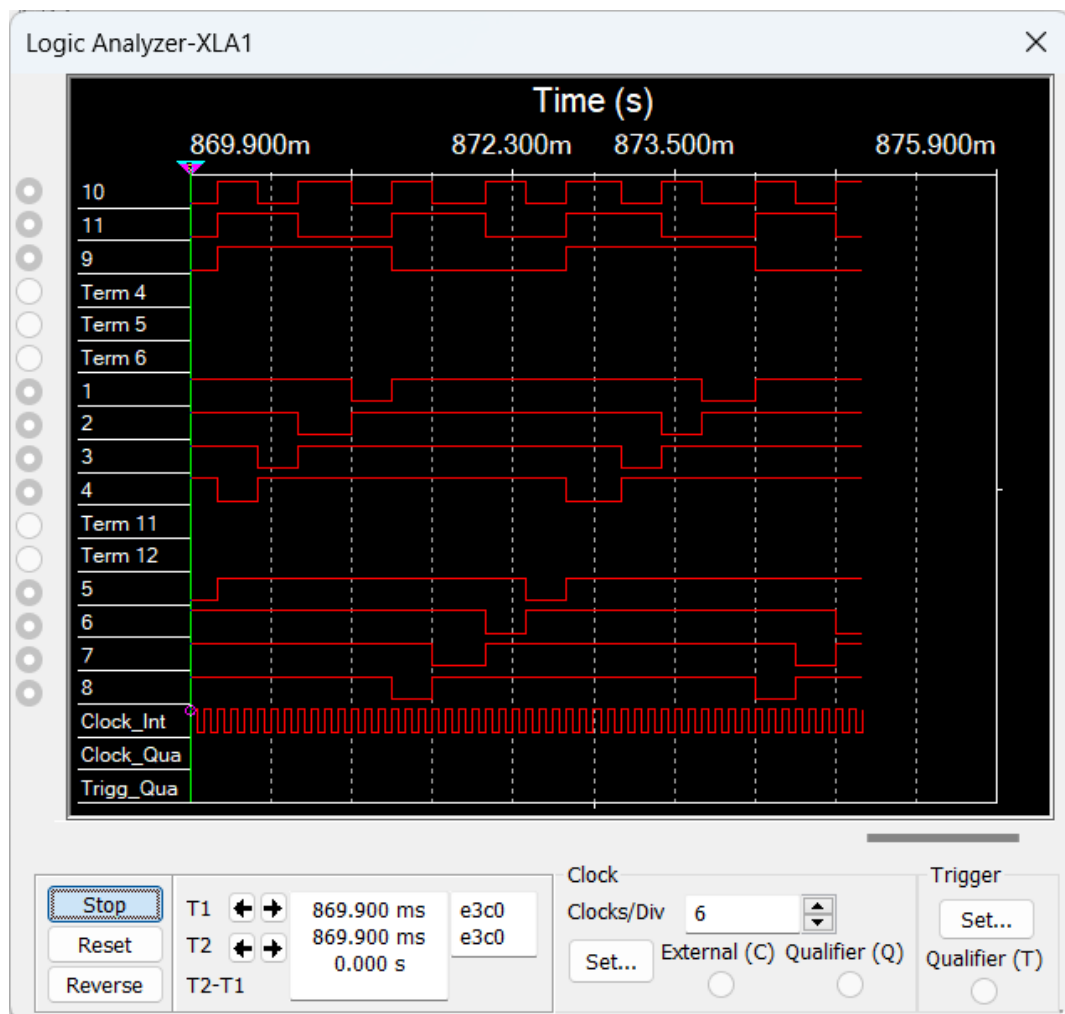
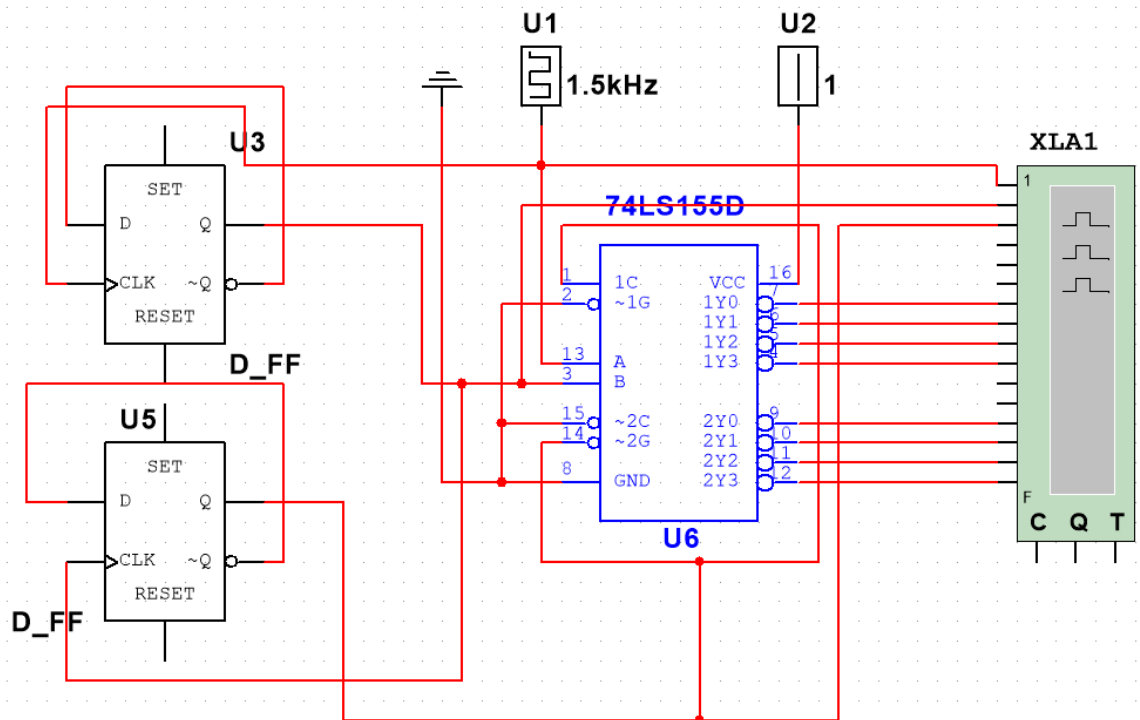
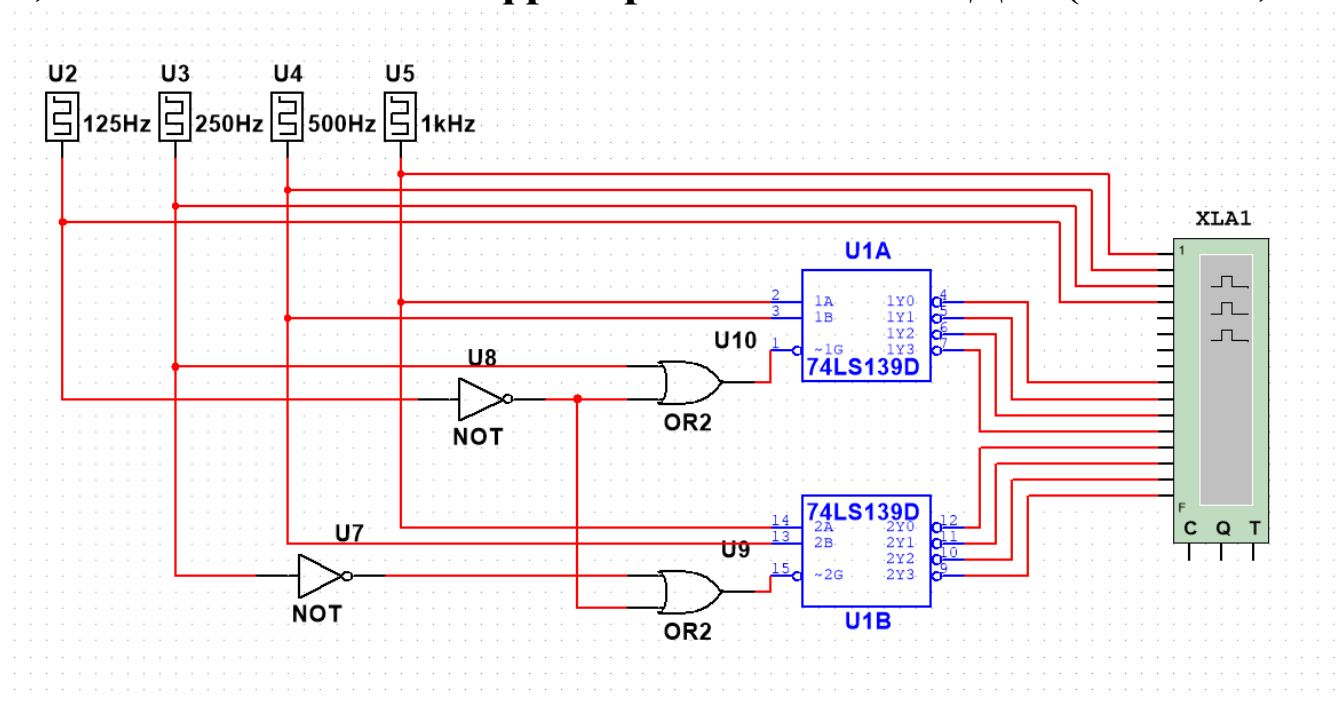
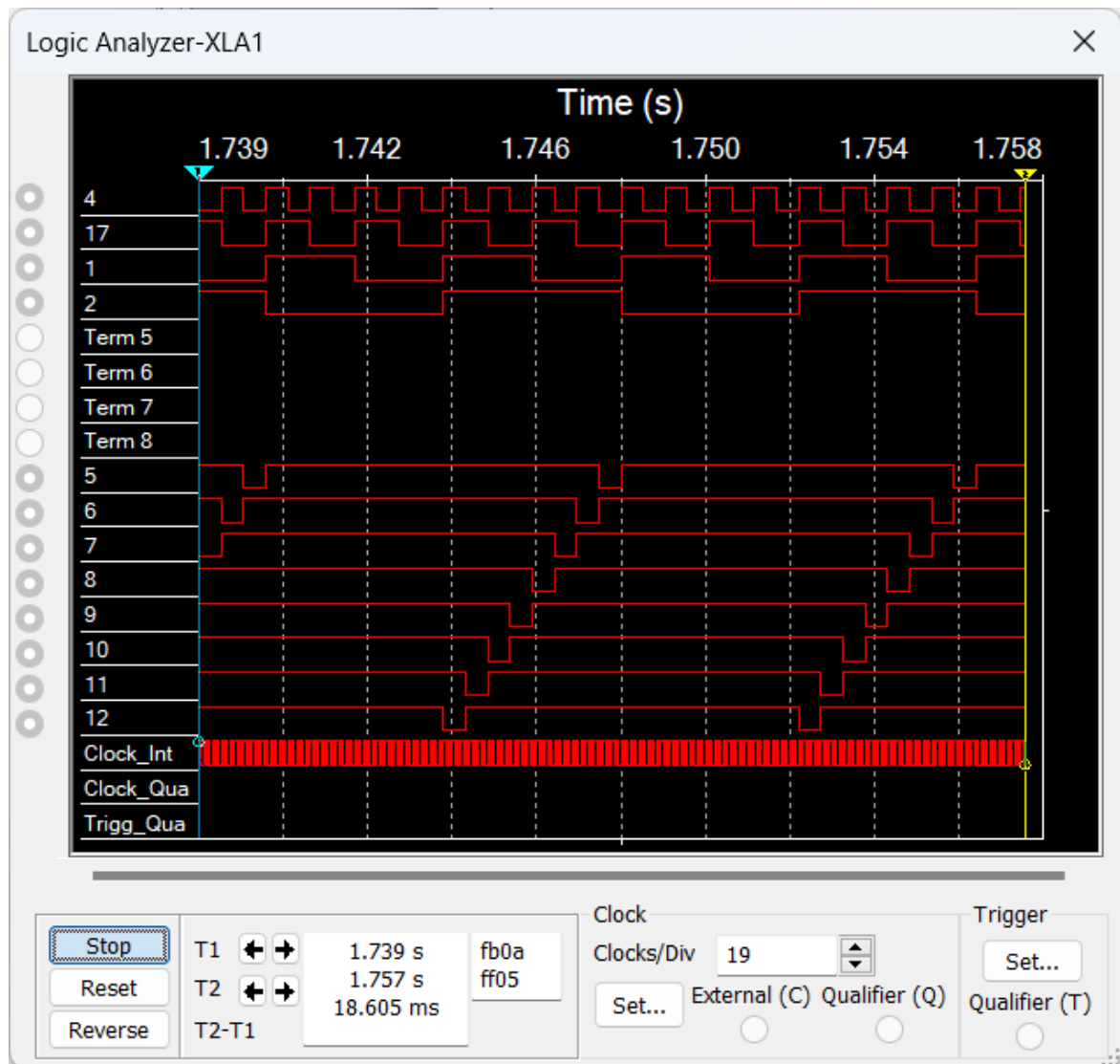


Таблица истинности

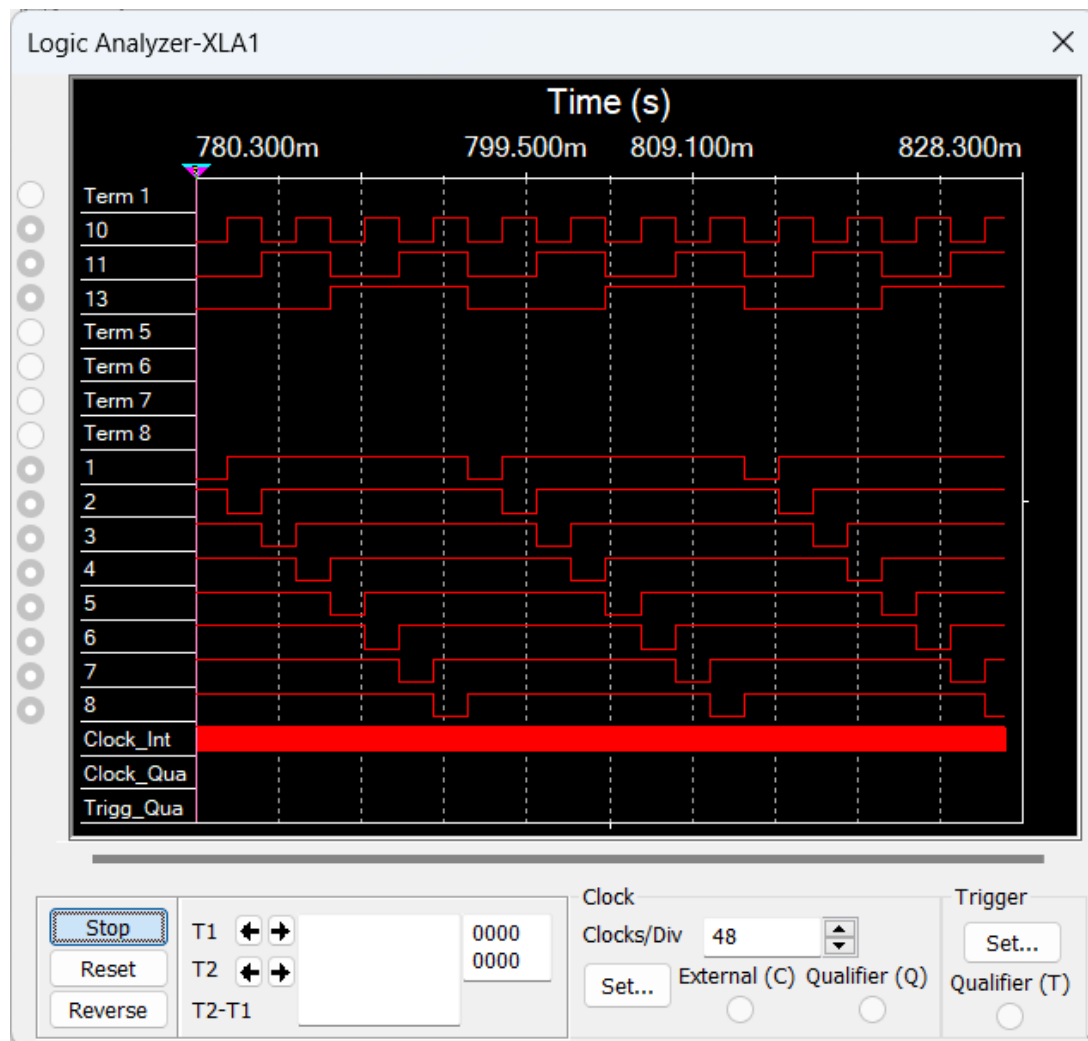
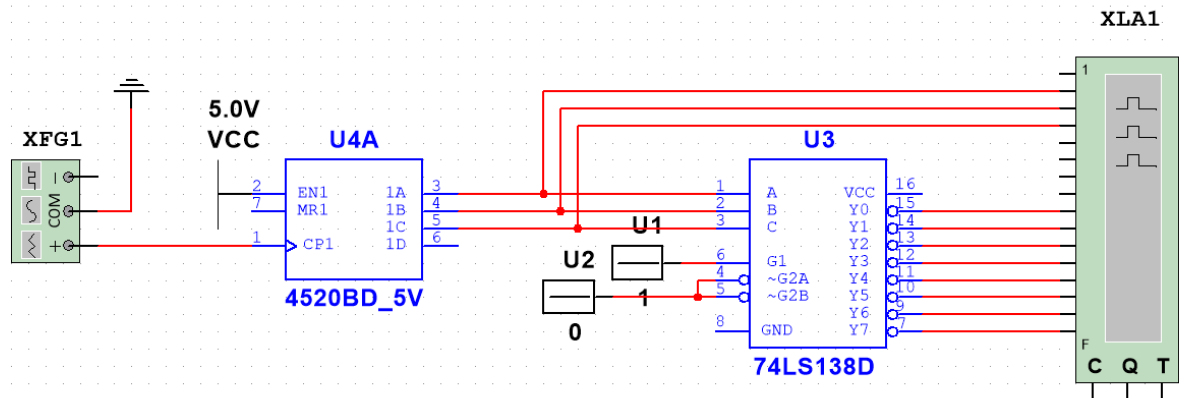
A1	A2	A3	F1	F2	F3	F4	F5	F6	F7	F8
0	0	0	0	1	1	1	1	1	1	1
0	0	1	1	0	1	1	1	1	1	1
0	1	0	1	1	0	1	1	1	1	1
0	1	1	1	1	1	0	1	1	1	1
1	0	0	1	1	1	1	0	1	1	1
1	0	1	1	1	1	1	1	0	1	1
1	1	0	1	1	1	1	1	1	0	1
1	1	1	1	1	1	1	1	1	1	0

3) Исследование дешифраторов ИС КР531ИД14 (74LS139)





4) Исследовать работоспособность дешифраторов ИС 533ИД7 (74LS138)



Вывод

При выполнении этой лабораторной работы я изучил принципы построения и методы синтеза дешифраторов, при этом экспериментально изучив дешифраторы.

Контрольные вопросы

1. Что называется дешифратором?

Дешифратор – комбинационный узел с n входами и N выходами, преобразующий каждый набор двоичных сигналов в активный сигнал на выходе, соответствующий этому набору.

2. Какой дешифратор называется полным (неполным)?

Дешифратор, имеющий $2n$ выходов, называется полным, при меньшем числе выходов – неполным.

3. Определите закон функционирования дешифратора аналитически и таблично.

Функционирование дешифратора DC n - N определяется таблицей истинности (табл. 1).

Таблица истинности дешифратора DC n - N

Таблица 1

Входы							Выходы					
EN	A_{n-1}	A_{n-2}	A_{n-3}	...	A_1	A_0	F_0	F_1	F_2	...	F_{N-2}	F_{N-1}

вызываемых гонками). Стробящий сигнал на этом входе не должен быть активным во время переходных процессов в дешифраторе.

6. Каковы способы наращивания дешифраторов по количеству входов и выходов и как они реализуются схемотехнически?

Пусть для построения сложного дешифратора $DC\ n - N$ используются простые дешифраторы $DC\ n_1 - N_1$, причем $n_1 \ll n$, следовательно и $N_1 \ll N$.

1. Число каскадов равно n/n_1 . Если K – целое число, то во всех каскадах используются полные дешифраторы $DC\ n_1 - N_1$. Если – правильная или смешанная дробь, то во входном каскаде используется неполный дешифратор $DC\ n_1 - N_1$.

2. Количество простых дешифраторов $DC\ n_1 - N_1$ в выходном каскаде равно N/N_1 , в предвыходном - N/N_2 , в пред предвыходном - N/N_3 и т.д.; во входном каскаде - N/N_1 . Если N/N_1 – правильная дробь, то это означает, что во входном каскаде используется неполный простой дешифратор.

3. В выходном каскаде дешифрируются n_1 младших разрядов адреса сложного дешифратора, в предвыходном – следующие n_1 младших разрядов адреса сложного дешифратора и т.д. Во входном каскаде дешифрируется полная или неполная группа старших разрядов адреса. Поэтому n_1 младших разрядов адреса сложного дешифратора подаются параллельно на адресные входы всех дешифраторов выходного каскада, следующие n_1 младших разрядов адреса – на адресные входы всех дешифраторов предвыходного каскада и т.д.; группа старших разрядов адреса подается на адресные входы дешифратора.

4. Выходы дешифраторов предвыходного каскада соединяются с входами разрешения простых дешифраторов выходного каскада, выходы дешифраторов пред предвыходного каскада – с входами разрешения простых дешифраторов предвыходного каскада и т.д.