

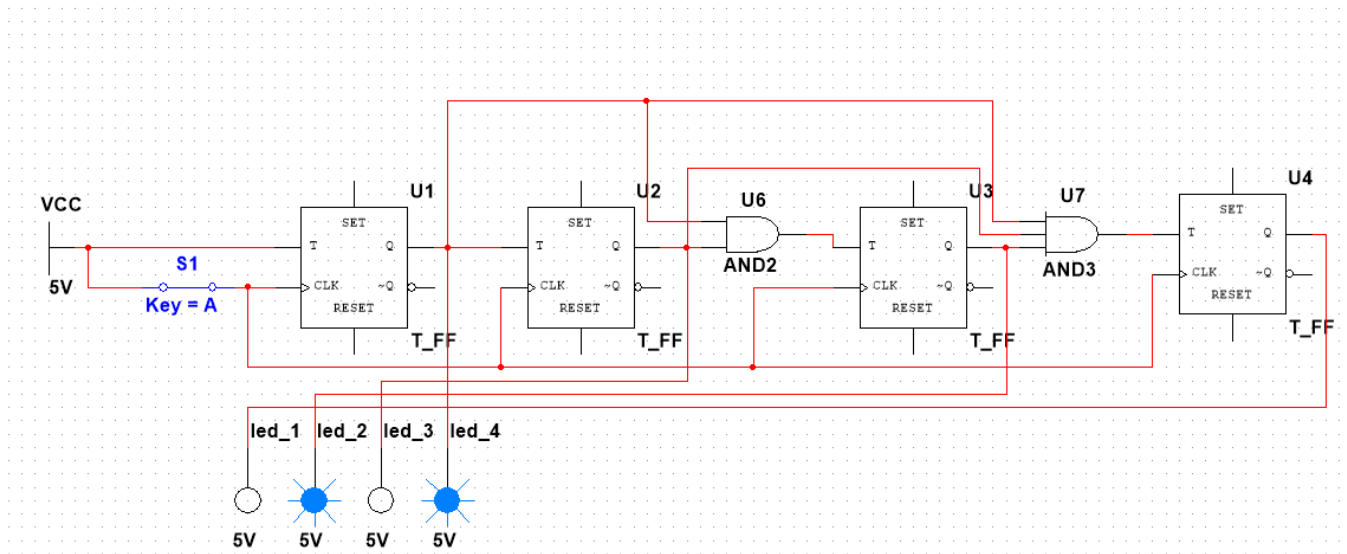
Москва 2024

1. Цель работы

Изучение принципов построения счётчиков, овладение методом синтеза синхронных счетчиков, экспериментальная оценка динамических параметров счётчиков, изучение способов наращивания разрядности синхронных счётчиков.

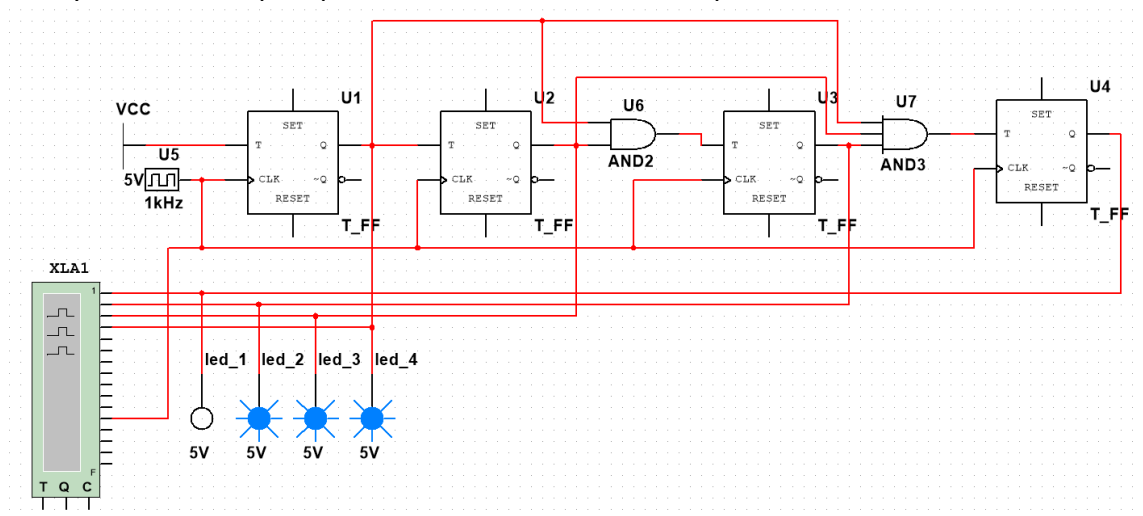
2. Исследование четырёхразрядного синхронного суммирующего счётчика с параллельным переносом на Т-триггерах.

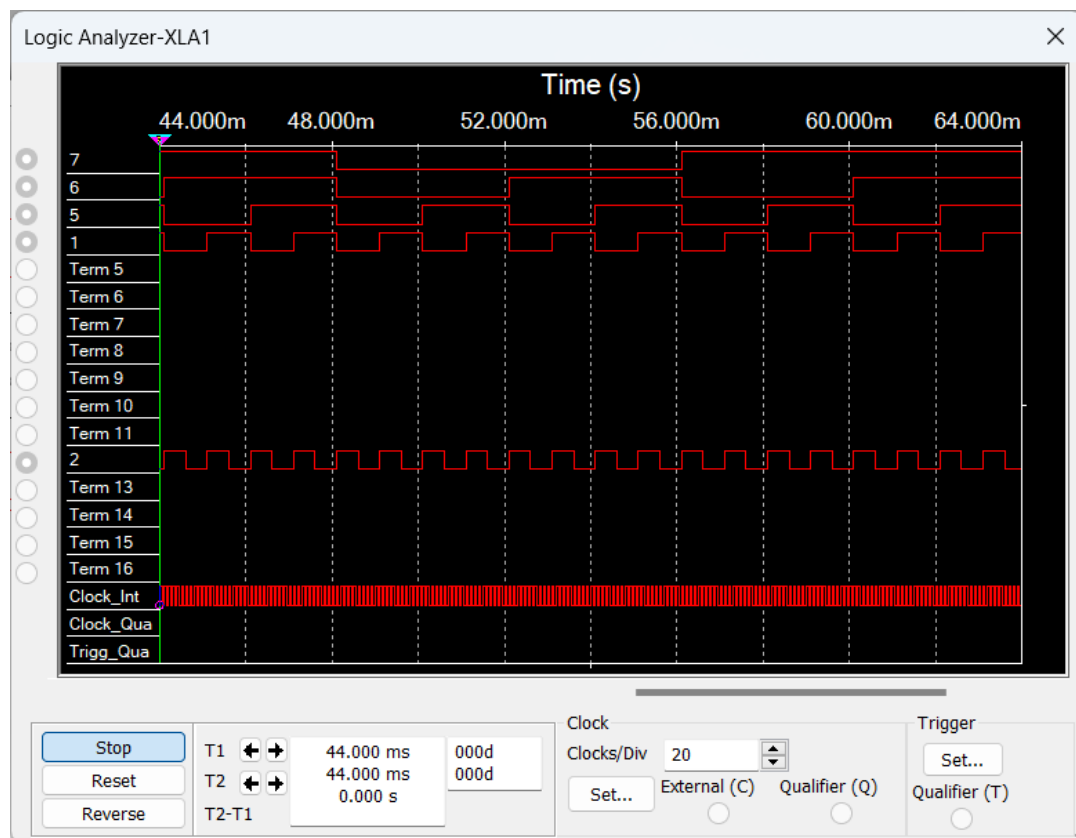
Схема четырёхразрядного счётчика на Т-триггерах:



На лампочках всегда видно двоичное представление числа счётчика. При каждом замыкании-размыкании счётчик увеличивается на один.

Схема с импульсным генератором и логическим анализатором сигналов





Собрал четырехразрядный счётчик, на выходе получаем сигналы которые равные числам от 0 до 15. Комбинируя разное кол-во триггеров, можно получать счётчики разной разрядности.

3. Синтезировать двоично-десятичный счётчик с заданной последовательностью состояний.

Вариант №12 (0,1,2,3,7,8,12,13,14,15)

Минимизация и таблица:

N	Q3	Q2	Q1	Q0	Q3*	Q2*	Q1*	Q0*	J3	K3	J2	K2	J1	K1	J0	K0
0	0	0	0	0	0	0	0	1	0	x	0	x	0	x	1	x
1	0	0	0	1	0	0	1	0	0	x	0	x	1	x	x	1
2	0	0	1	0	0	0	1	1	0	x	0	x	x	0	1	x
3	0	0	1	1	0	1	1	1	0	x	1	x	x	0	x	0
7	0	1	1	1	1	0	0	0	1	x	x	1	x	1	x	1
8	1	0	0	0	1	1	0	0	x	0	1	x	0	x	0	x
12	1	1	0	0	1	1	0	1	x	0	x	0	0	x	1	x
13	1	1	0	1	1	1	1	0	x	0	x	0	1	x	x	1
14	1	1	1	0	1	1	1	1	x	0	x	0	x	0	1	x
15	1	1	1	1	0	0	0	0	x	1	x	1	x	1	x	1

J3

Q3Q2\Q1Q0	00	01	11	10
00	0	-	a	a
01	0	-	a	-
11	0	1	a	-
10	0	-	a	-
Q2				

J2

Q3Q2\Q1Q0	00	01	11	10
00	0	-	a	1
01	0	-	a	-
11	1	a	a	-
10	0	-	a	-
Q1&Q0 Q3				

J1

Q3Q2\Q1Q0	00	01	11	10
00	0	-	0	0
01	1	-	1	-
11	a	a	a	-
10	a	-	a	-
Q0				

J0

Q3Q2\Q1Q0	00	01	11	10
00	1	-	1	0
01	a	-	a	-
11	a	a	a	-
10	1	-	1	-
-Q3 Q2				

K3

Q3Q2\Q1Q0	00	01	11	10
00	a	-	0	0
01	a	-	0	-
11	a	a	1	-
10	a	-	0	-
Q1&Q0				

K2

Q3Q2\Q1Q0	00	01	11	10
00	a	-	0	a

01	a	-	0	-
11	a	1	1	-
10	a	-	0	-
Q1&Q0				

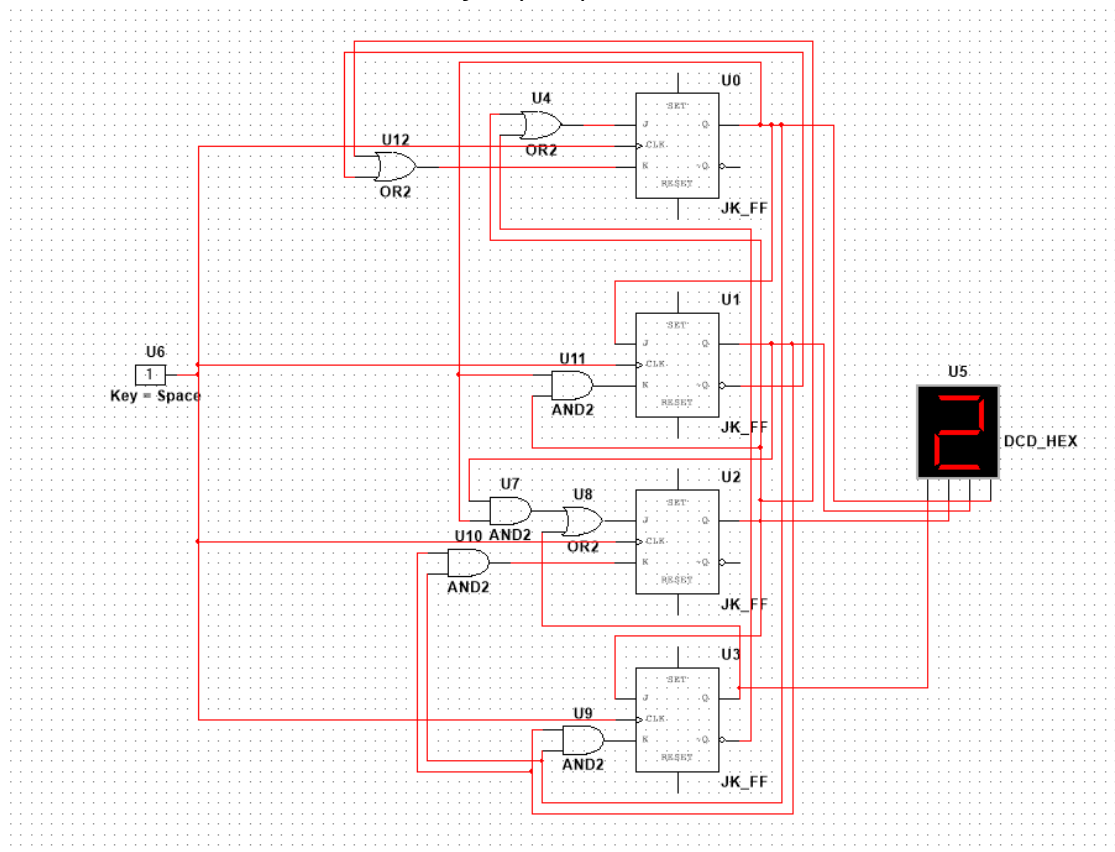
K1

Q3Q2\Q1Q0	00	01	11	10
00	a	-	a	a
01	a	-	a	-
11	0	1	1	-
10	0	-	0	-
Q2&Q0				

K0

Q3Q2\Q1Q0	00	01	11	10
00	a	-	a	a
01	1	-	1	-
11	0	1	1	-
10	a	-	a	-
-Q1 Q2				

Схема на логических элементах и *JK*-триггерах:



4. Собрать десятичный счётчик, используя элементную базу приложения Multisim или учебного макета

Минимизация и таблица:

N	Q3	Q2	Q1	Q0	Q3*	Q2*	Q1*	Q0*	J3	K3	J2	K2	J1	K1	J0	K0
0	0	0	0	0	0	0	0	1	0	x	0	x	0	x	1	x
1	0	0	0	1	0	0	1	0	0	x	0	x	1	x	x	1
2	0	0	1	0	0	0	1	1	0	x	0	x	x	0	1	x
3	0	0	1	1	0	1	0	0	0	x	1	x	x	1	x	1
4	0	1	0	0	0	1	0	1	0	x	x	0	0	x	1	x
5	0	1	0	1	0	1	1	0	0	x	x	0	1	x	x	1
6	0	1	1	0	0	1	1	1	0	x	x	0	x	0	1	x
7	0	1	1	1	1	0	0	0	1	x	x	1	x	1	x	1
8	1	0	0	0	1	0	0	1	x	0	0	x	0	x	1	x
9	1	0	0	1	0	0	0	0	x	1	0	x	0	x	x	1

J3

Q3Q2\Q1Q0	00	01	11	10
00	0	0	-	a
01	0	0	-	a
11	0	1	-	-
10	0	0	-	-
Q2&Q1&Q0				

J2

Q3Q2\Q1Q0	00	01	11	10
00	0	a	-	0
01	0	a	-	0
11	1	a	-	-
10	0	a	-	-
Q1&Q0				

J1

Q3Q2\Q1Q0	00	01	11	10
00	0	0	-	0
01	1	1	-	0
11	a	a	-	-
10	a	a	-	-
-Q3&Q0				

J0

Q3Q2\Q1Q0	00	01	11	10
00	1	1	-	1

01	a	a	-	a
11	a	a	-	-
10	1	1	-	-
1				

K3

Q3Q2\Q1Q0	00	01	11	10
00	a	a	-	0
01	a	a	-	1
11	a	a	-	-
10	a	a	-	-
Q0				

K2

Q3Q2\Q1Q0	00	01	11	10
00	a	0	-	a
01	a	0	-	a
11	a	1	-	-
10	a	0	-	-
Q1&Q0				

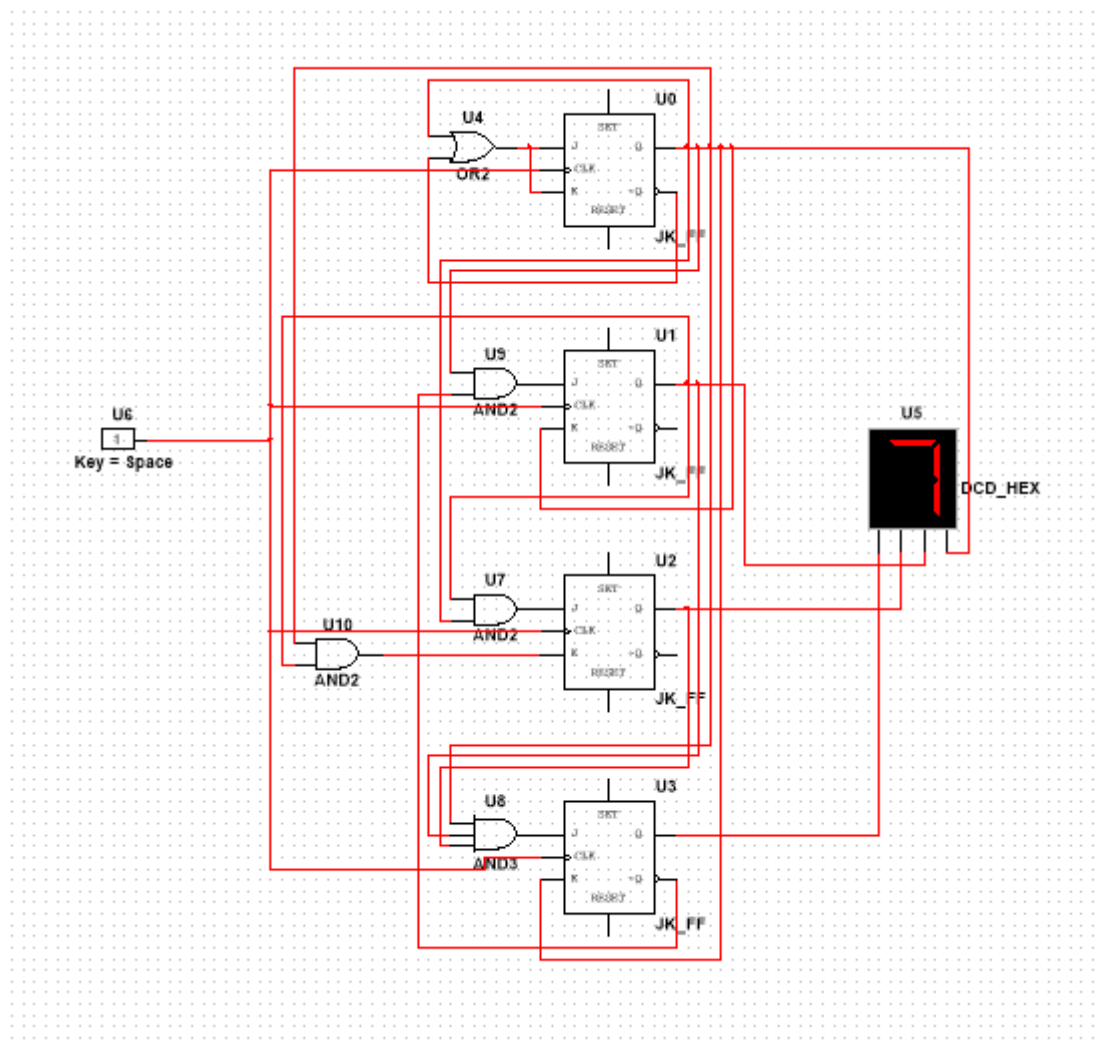
K1

Q3Q2\Q1Q0	00	01	11	10
00	a	a	-	a
01	a	a	-	a
11	1	1	-	-
10	0	0	-	-
Q0				

K0

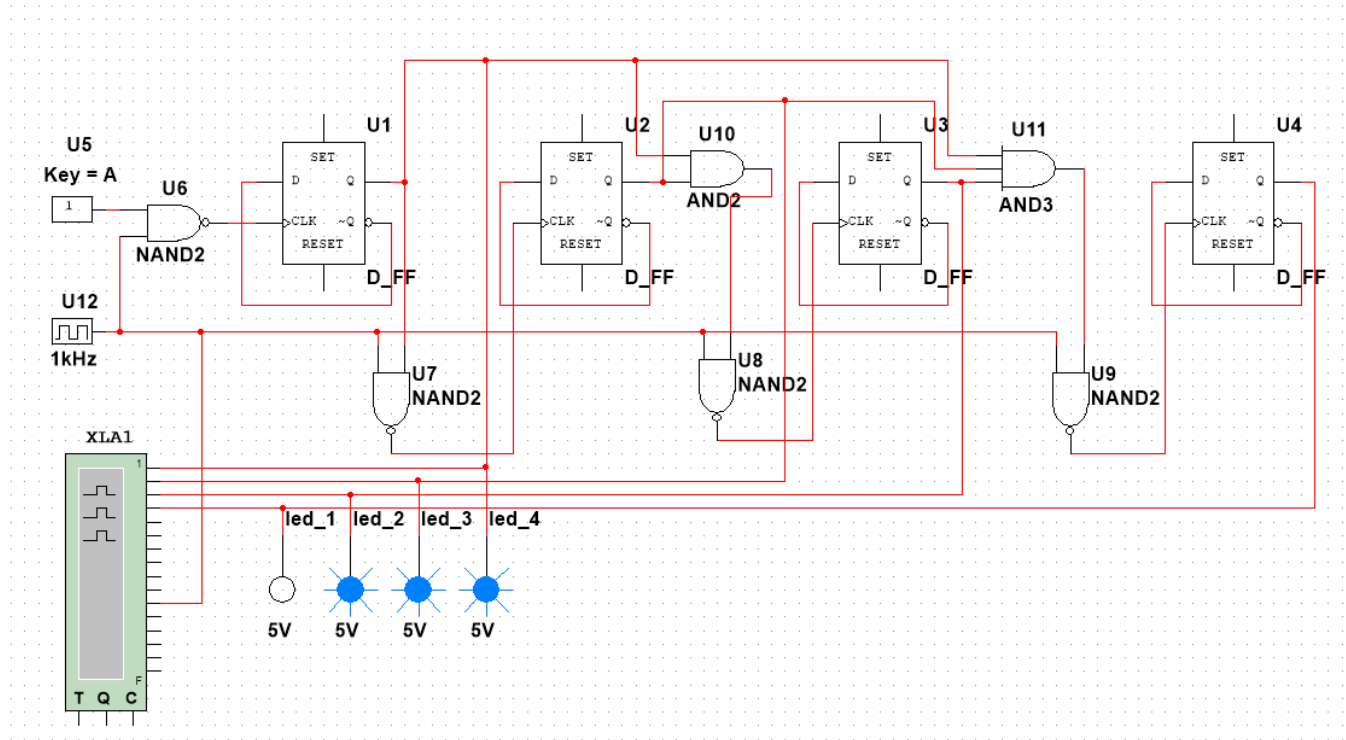
Q3Q2\Q1Q0	00	01	11	10
00	a	-	a	a
01	1	-	1	-
11	0	1	1	-
10	a	-	a	-
1				

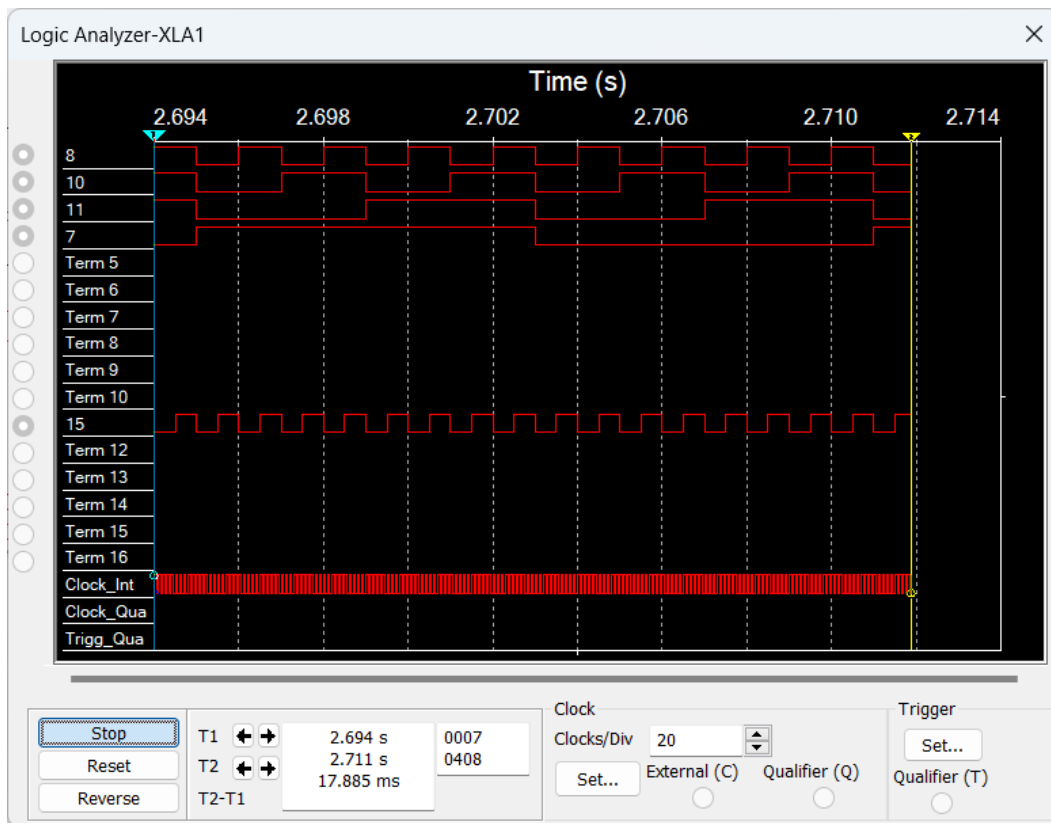
Схема:



Полученная схема - счётчик в двоично-десятичной СС. По данной схеме так же можно строить счётчики произвольного порядка.

5. Исследование четырёхразрядного синхронного суммирующего счётчика с параллельным переносом.

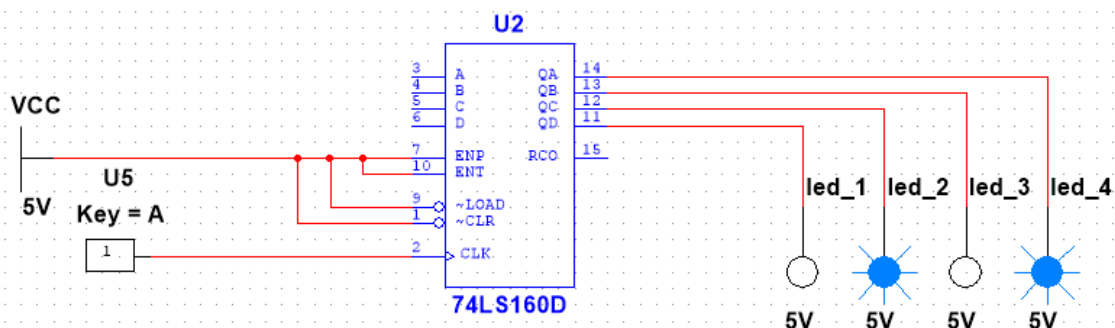




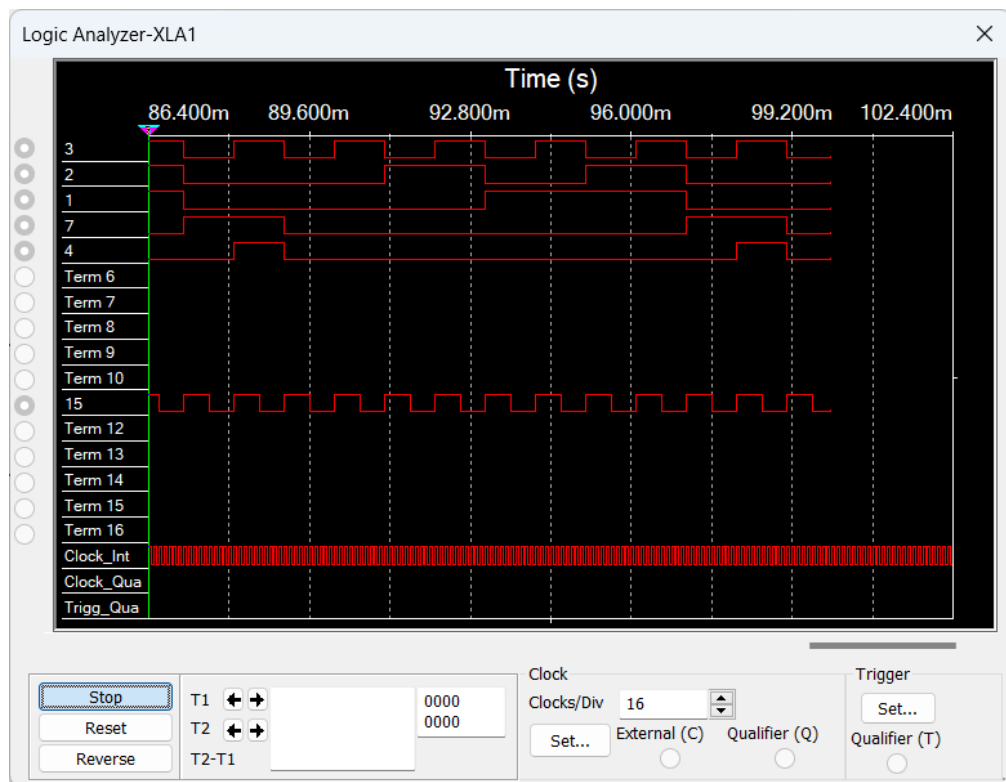
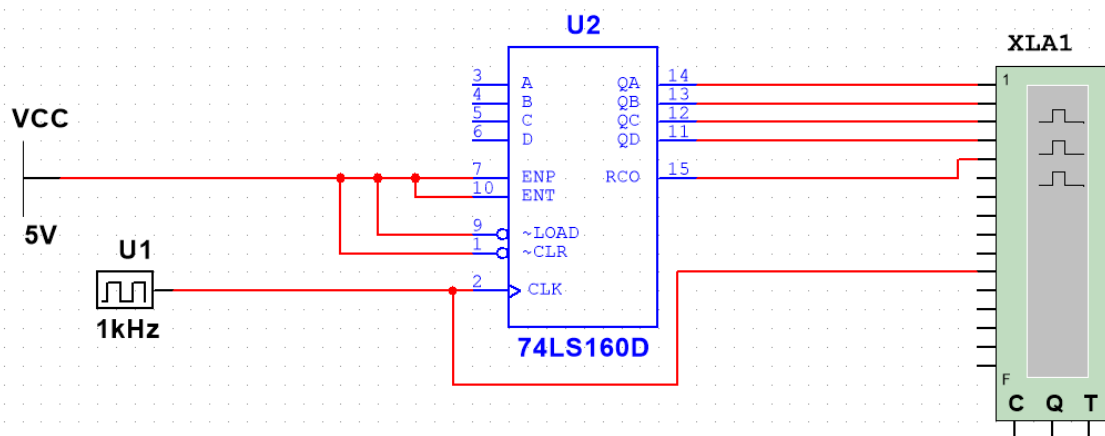
Получили счётчик в 16СС, обнуляется когда доходит до F.

6. Исследование четырёхразрядного синхронного суммирующего счётчика с параллельным переносом 74LS160D

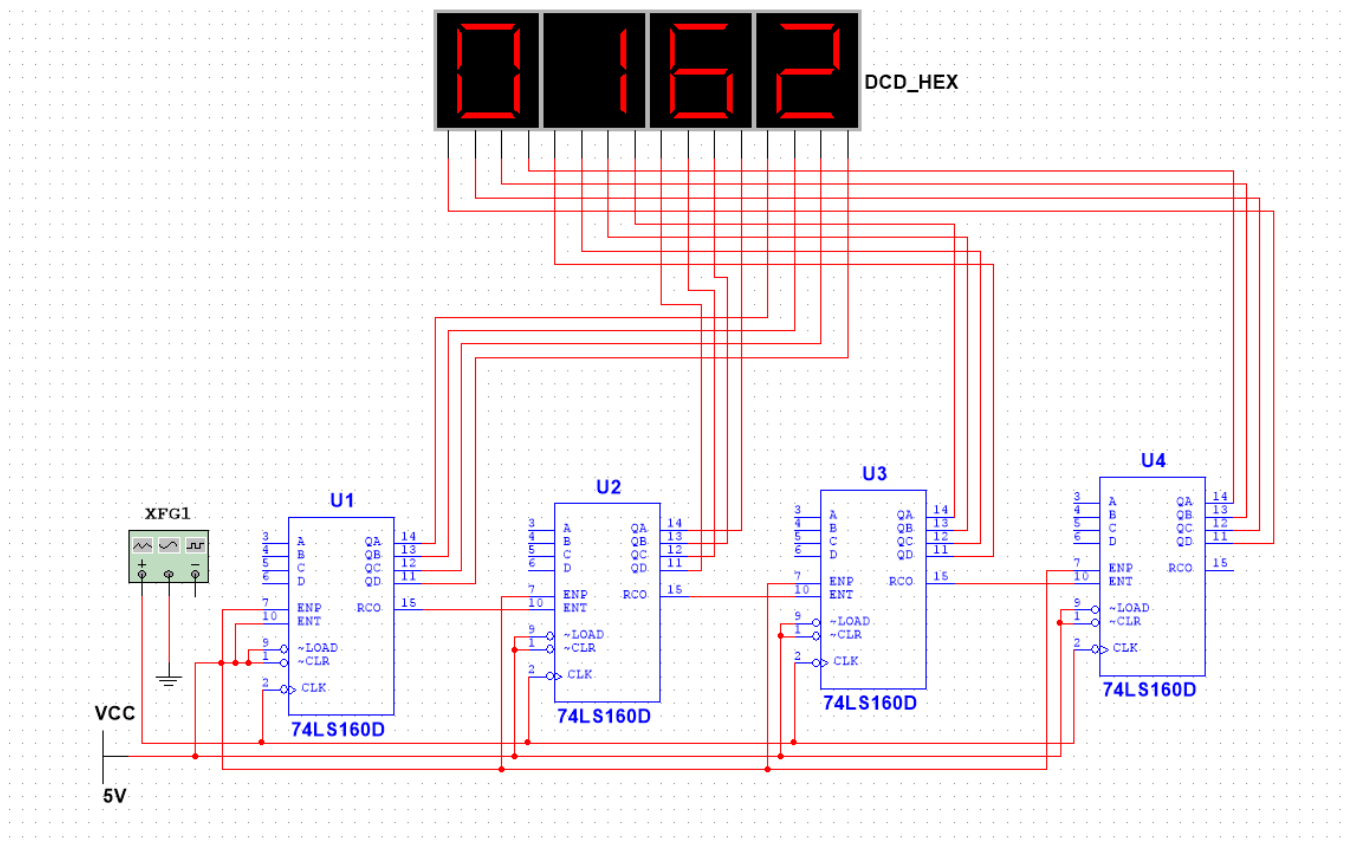
Одиночные импульсы:



От импульсов генератора:



7. Исследование схем наращивания разрядности счётчиков ИЕ9 до четырех секций с последовательным переносом между секциями и по структуре «быстрого» счёта.



8. Вывод

При выполнении этой лабораторной работы я изучил принципы построения счётчиков, способы наращивания разрядности синхронных счётчиков, овладел методом синтеза синхронных счетчиков

9. Контрольные вопросы

1. Что называется счётчиком?

Счётчик – это операционный узел ЭВМ, предназначенный для выполнения счёта, кодирования в определённой системе счисления и хранения числа сигналов импульсного типа, поступающих на счётный вход.

2. Что называется коэффициентом пересчёта?

Коэффициент пересчёта – число входных сигналов, которое возвращает схему в начальное состояние, в качестве которого может быть взято любое её состояние.

3. Перечислить основные классификационные признаки счётчиков.

По значению модуля счёта:

- Двоичные счётчики ($M = 2^n$, n - кол-во двоичных разрядов)

- Двоичные кодированные счётчики
- Счётчики с одинарным кодированием (состояние представлено местом расположения единственной единицы)

Помимо этих, существуют счётчики классификации по направлению счёта, по способу организации межразрядных связей, по порядку изменения состояний и по способу управления переключением триггеров во время счёта.

4. Указать основные параметры счётчиков.

- Модуль счёта M
- Емкость счётчика N
- Статические и динамические параметры счётчика (максимальная частота счёта, минимальные длительности различных импульсов).

5. Что такое время установки кода счётчика?

Время установки кода счётчика – один из параметров, влияющих на его быстродействие. Время установки кода t_{set} равно времени между моментом поступления входного сигнала и моментом установки счётчика в новое устойчивое состояние.

6. Объяснить работу синхронного счётчика с параллельным переносом, оценить его быстродействие.

Синхронные счётчики строятся на синхронных триггерах, синхронизирующие входы объединены. Счётные сигналы подаются на входы. Поэтому триггеры переключаются одновременно. Отсюда сделаем вывод, что время задержки распространения сигнала от счётного входа до выходов его триггеров равно времени задержки распространения сигнала любого триггера счётчика от C -входа до его выхода.

Максимальная частота – при параллельном образовании сигналов. Сигналы переноса формируются в каждом разряде, с помощью логических схем. В качестве триггеров – синхронные триггеры с динамическим управлением.

В синхронном двоичном суммирующем счётчике с параллельным переносом, построенном на JK -триггерах, функции возбуждения формируются параллельно.

7. Объяснить методику синтеза синхронных счётчиков на двухступенчатых JK - и D -триггерах.

Синтез синхронного счётчика как цифрового автомата содержит 7 этапов:

- Определение числа триггеров счётчика, исходя из модуля счёта M и максимального состояния L счётчика: $n_1 = \lceil \log_2 M \rceil, n_2 = \lceil \log_2 L \rceil$, где $\lceil \dots \rceil$ – округление до ближайшего большего целого числа.
- Составление обобщенной таблицы переходов счётчика и функций возбуждения триггеров.
- Минимизация функций возбуждения триггеров счётчика.
- Перевод минимизированных функций возбуждения в заданный базис логических функций.

- Построение функциональной схемы счётчика
- Проверка полученной схемы счётчика на самовосстановление после сбоев.