



Министерство науки и высшего образования Российской Федерации  
Федеральное государственное бюджетное образовательное учреждение  
высшего образования  
«Московский государственный технический университет  
имени Н.Э. Баумана  
(национальный исследовательский университет)»  
(МГТУ им. Н.Э. Баумана)

ФАКУЛЬТЕТ ИНФОРМАТИКА И СИСТЕМЫ УПРАВЛЕНИЯ

КАФЕДРА КОМПЬЮТЕРНЫЕ СИСТЕМЫ И СЕТИ (ИУ6)

НАПРАВЛЕНИЕ ПОДГОТОВКИ 09.03.04 ПРОГРАММНОЕ ОБЕСПЕЧЕНИЕ ЭВМ И  
ИНФОРМАЦИОННЫЕ ТЕХНОЛОГИИ. (ИУ7)

О Т Ч Е Т

по лабораторной работе № 4

Название: Исследование мультиплексоров

Дисциплина: Архитектура ЭВМ

Студент	<u>ИУ7-43Б</u>	<u></u>	<u>А. Н. Паламарчук</u>
	(Группа)	(Подпись, дата)	(И.О. Фамилия)
Преподаватель		<u></u>	<u>А. Ю. Попов</u>
		(Подпись, дата)	(И.О. Фамилия)

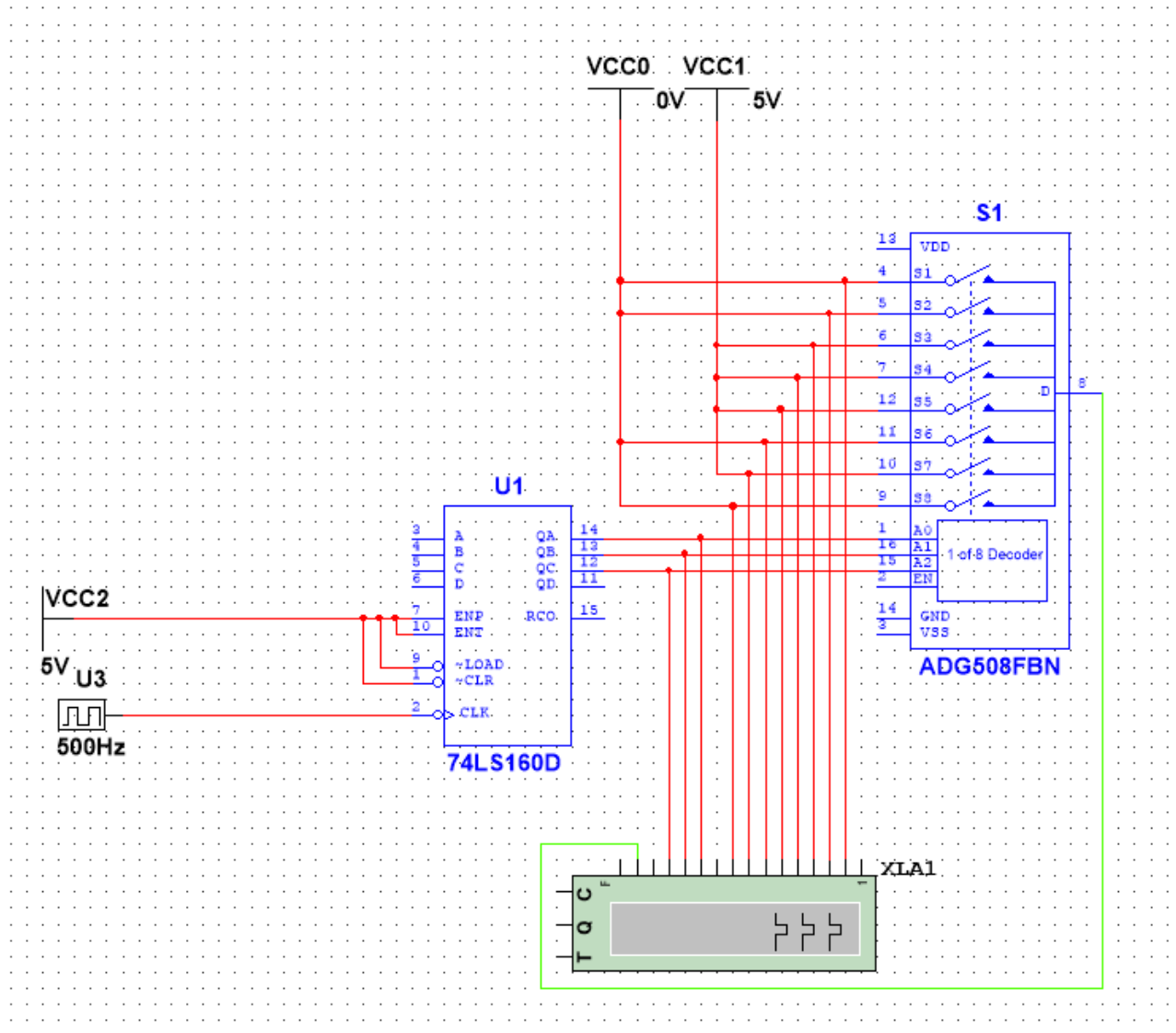
Москва 2024

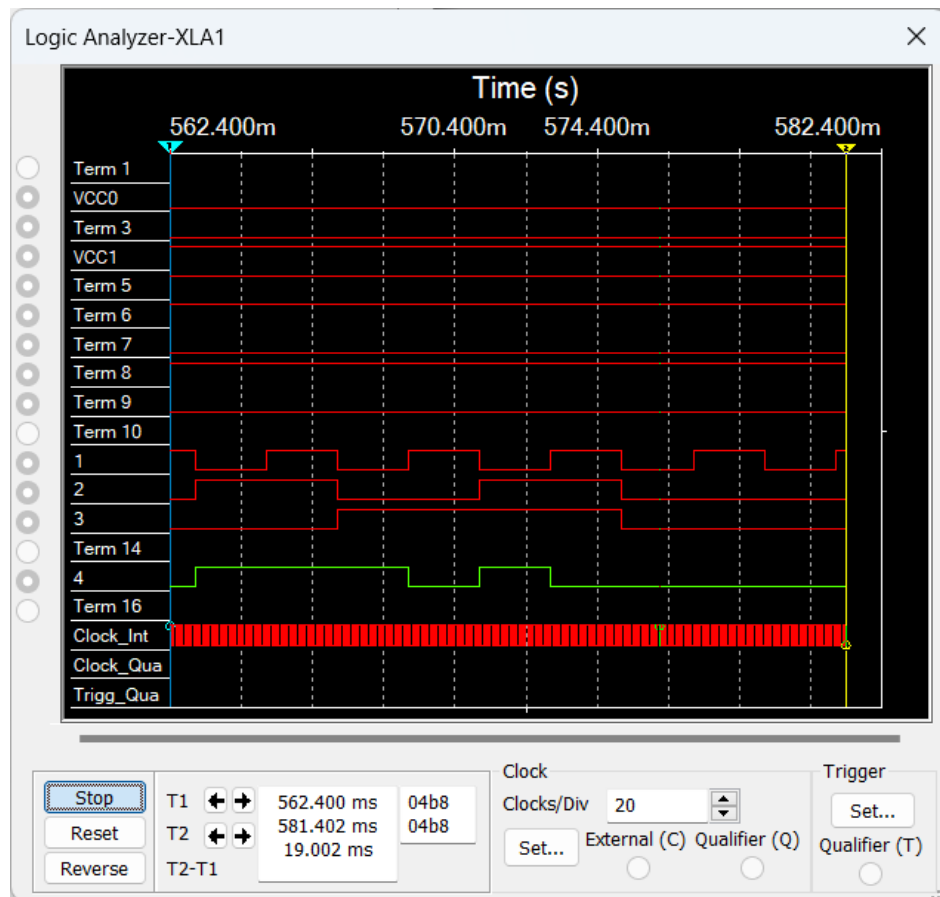
## 1. Цель работы

Изучение принципов построения, практического применения и экспериментального исследования мультимплексоров.

## 2. Исследование ИС ADG408 или ADG508 в качестве коммутатора MUX 8 – 1 цифровых сигналов

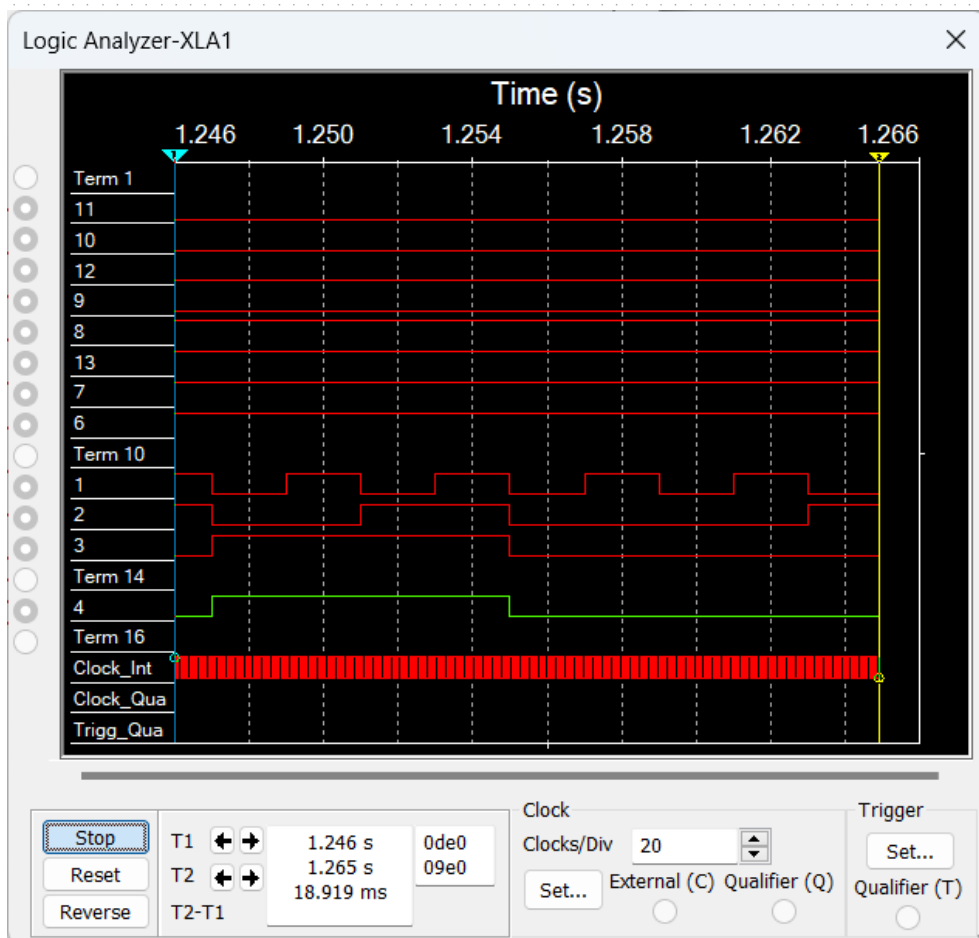
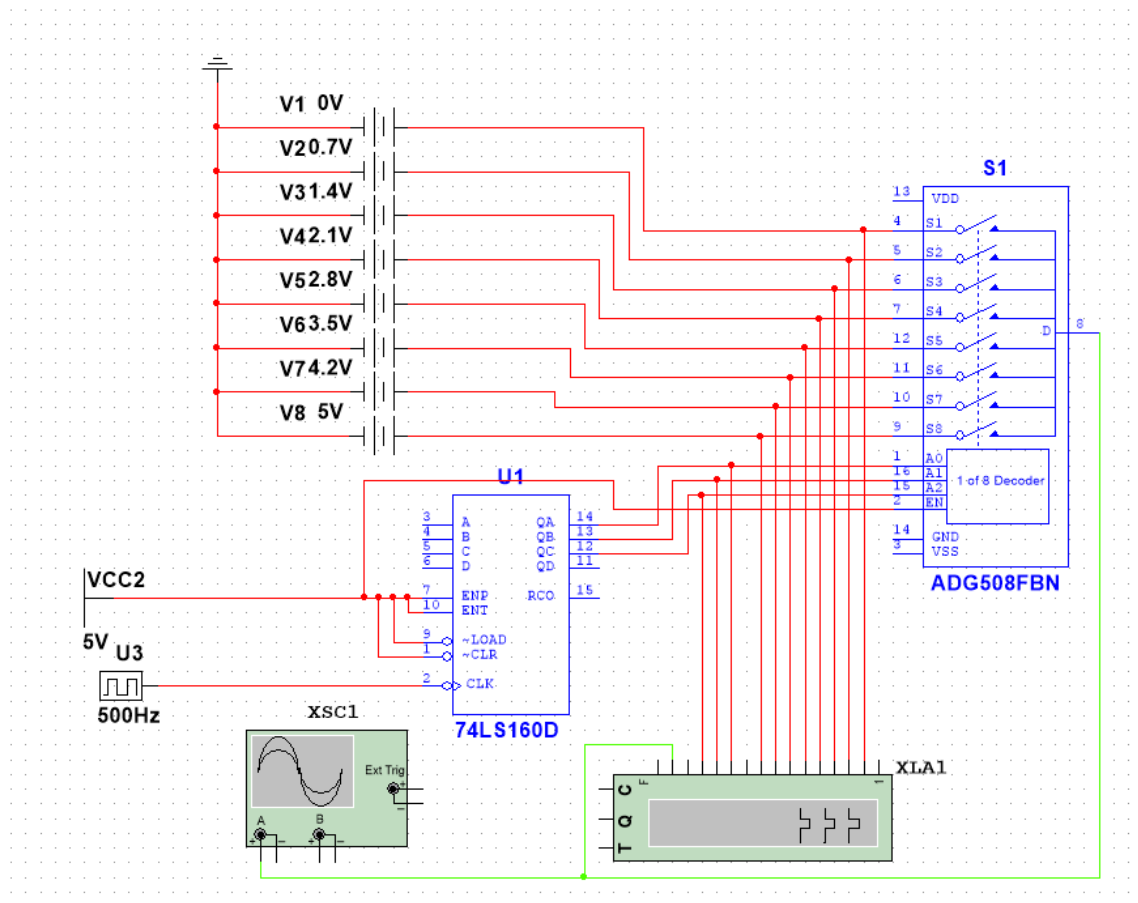
Вариант 12 ( $D_0...D_7$ : 00111010)

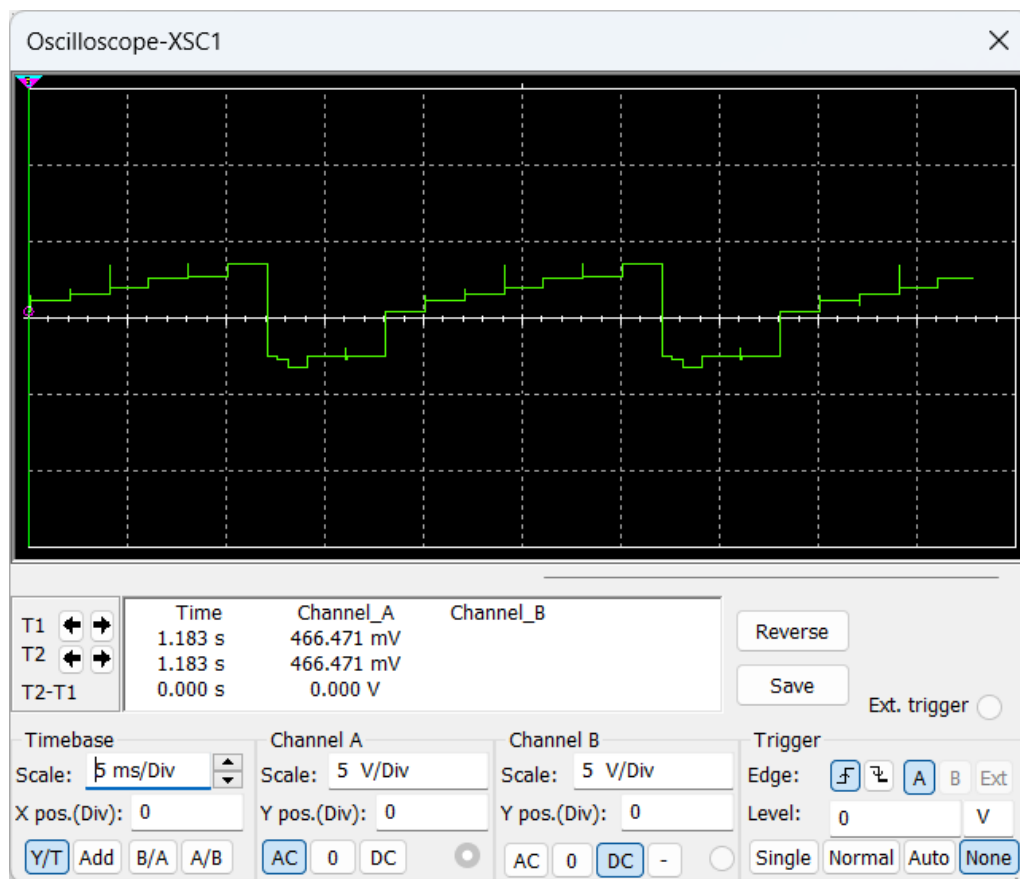




Мультиплексор может быть анализатором логической функции. Изучив сигналы, приходим к выводу что они совпадают с входными данными.

### 3. Исследование ИС ADG408 или ADG508 в качестве коммутатора MUX 8 – 1 аналоговых сигналов



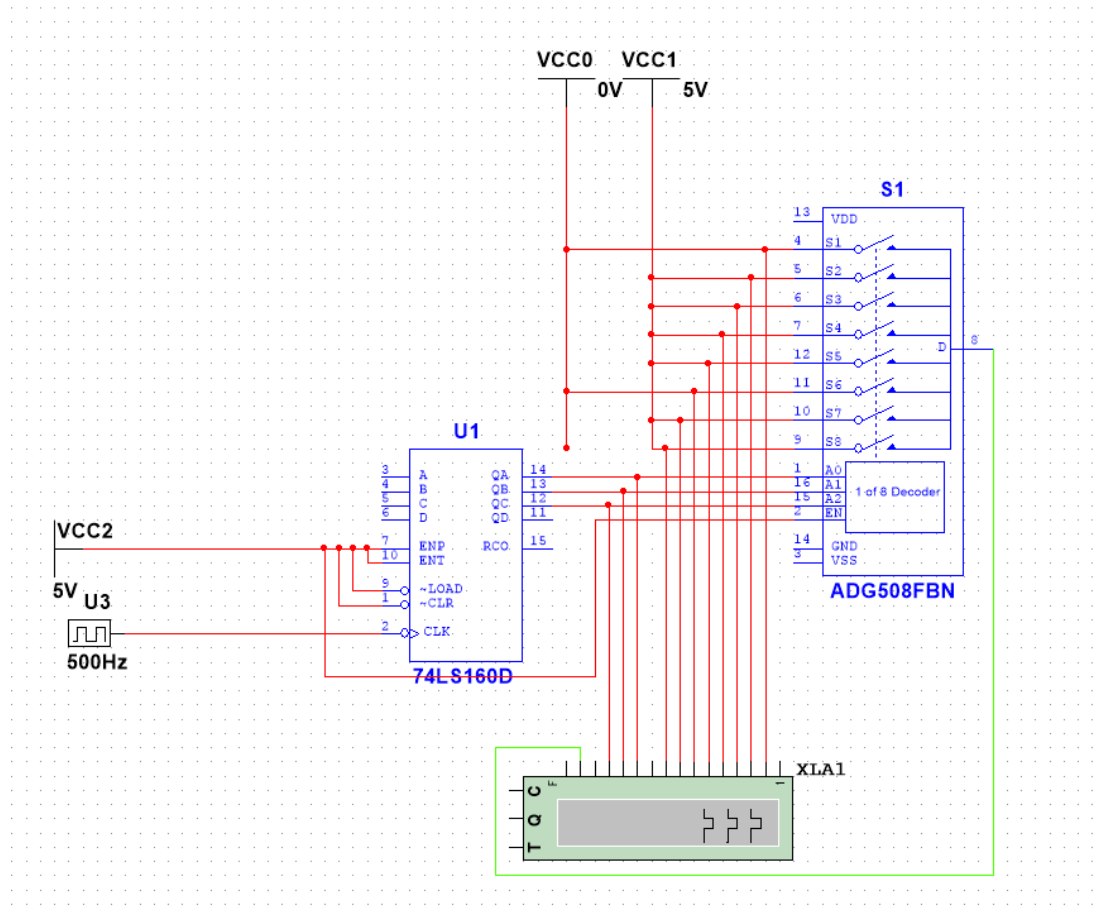


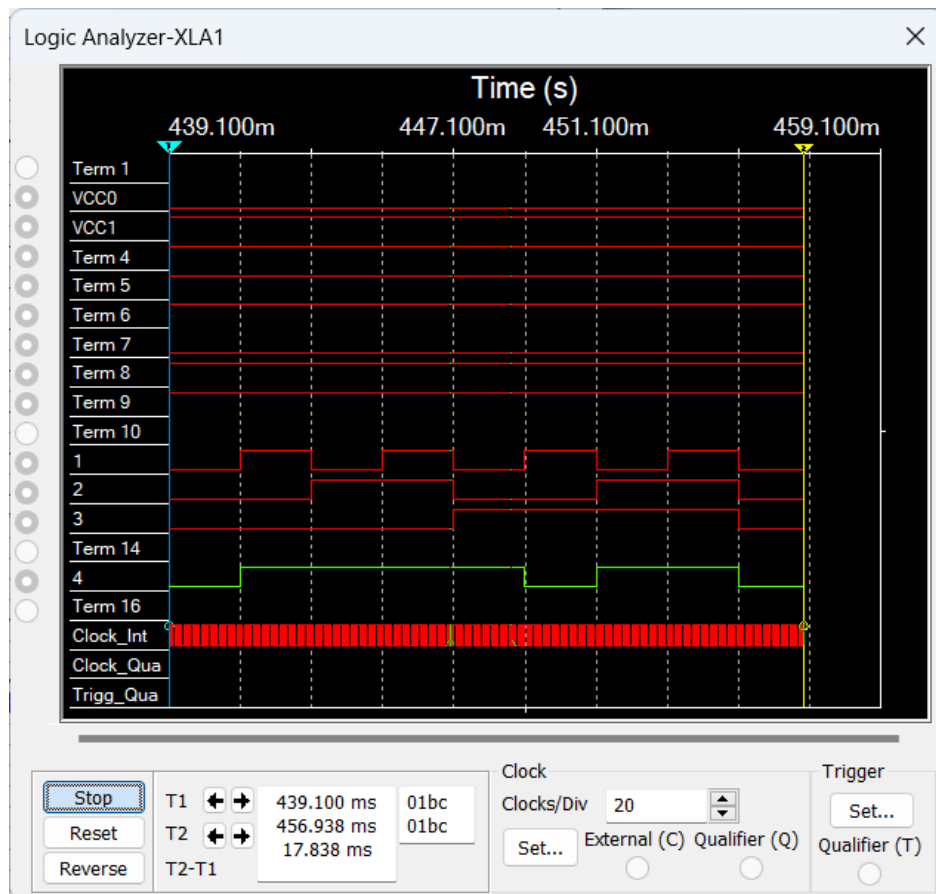
На мультиплексоре получаем истину при достижении напряжения больше чем половина напряжения  $EN$ .

#### 4. Исследование ИС ADG408 или ADG508 как коммутатора MUX 8 – 1 цифровых сигналов в качестве формирователя ФАЛ четырех переменных

№	$X_4$	$X_3$	$X_2$	$X_1$	f	Примечания
0	0	0	0	0	0	$D_0 = 0$
1	0	0	0	1	0	
2	0	0	1	0	0	$D_1 = X_1$
3	0	0	1	1	1	
4	0	1	0	0	1	$D_2 = 1$
5	0	1	0	1	1	
6	0	1	1	0	0	$D_3 = X_1$
7	0	1	1	1	1	
8	1	0	0	0	1	$D_4 = 1$
9	1	0	0	1	1	
10	1	0	1	0	0	$D_5 = 0$
11	1	0	1	1	0	
12	1	1	0	0	0	$D_6 = X_1$

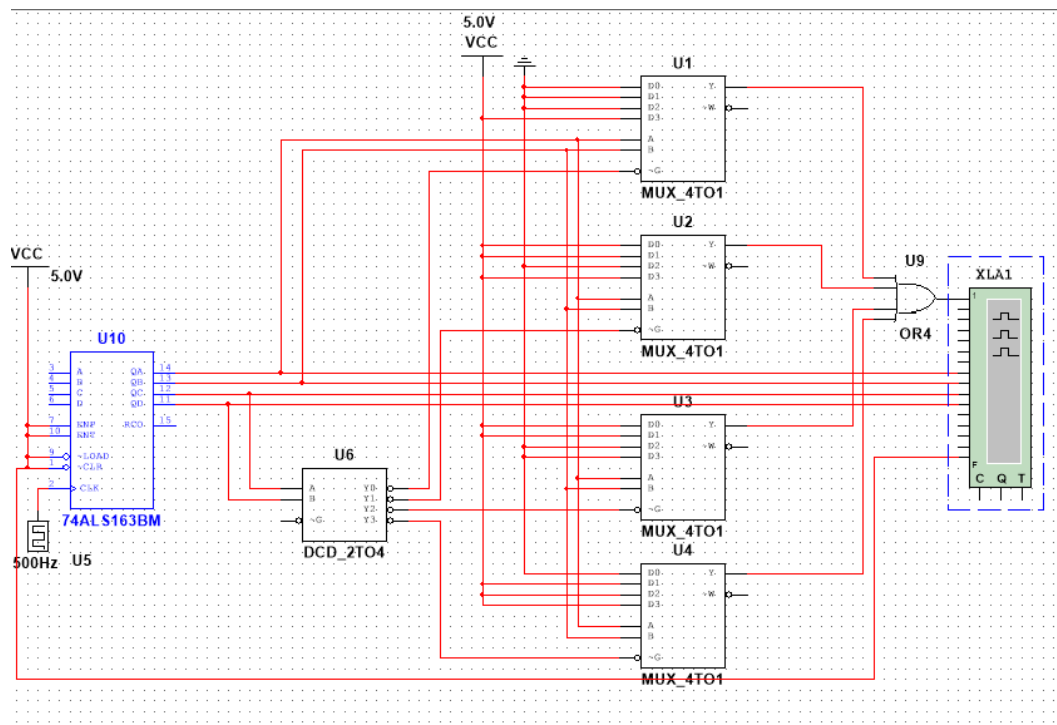
13	1	1	0	1	1	$D_7 = 1$
14	1	1	1	0	1	
15	1	1	1	1	1	

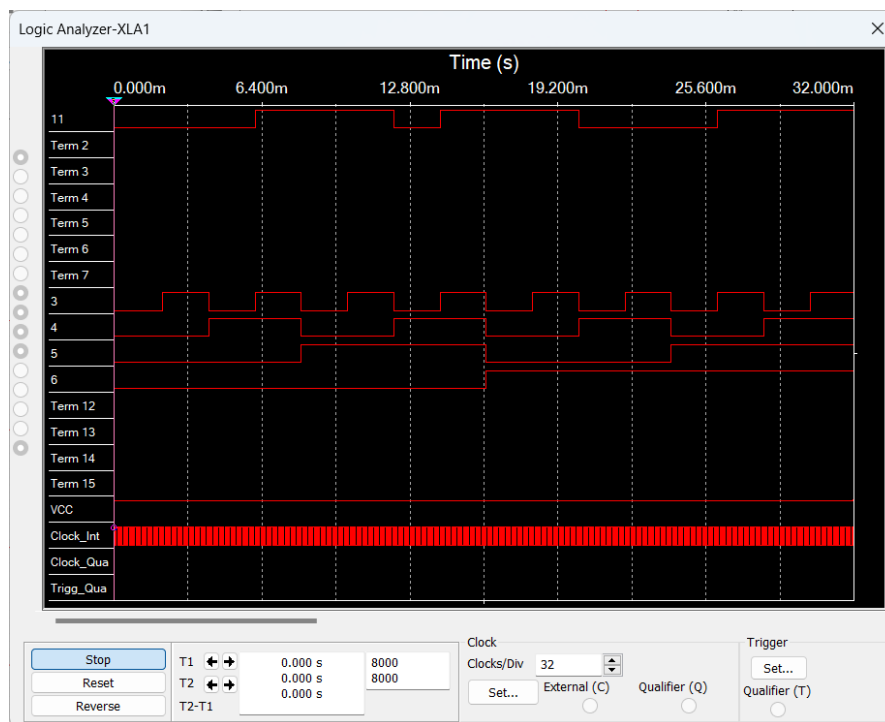




## 5. Наращивание мультиплексора

Набор значений: 0001 1101 1100 0111





Значения на наращенном мультиплексоре совпадают с исходным, схема работает верно.

## 6. Вывод

При выполнении этой лабораторной работы я изучил принципы построения, практического применения и экспериментально исследовал мультиплексоры.

## 7. Контрольные вопросы

1. Что такое мультиплексор?

Мультиплексор – это функциональный узел, имеющий  $n$  адресных входов и  $N = 2^n$  информационных входов и выполняющий коммутацию на выход того информационного сигнала, адрес (т.е. номер) которого установлен на адресных входах. Мультиплексор переключает сигнал с одной из  $N$  входных линий на один выход.

2. Какую логическую функцию выполняет мультиплексор?

$$2^n - 1$$

$$Y = \bigvee_{j=0}^{2^n-1} D_j m_j(A_{n-1}, A_{n-2}, \dots, A_i, \dots, A_1, A_0)$$

$A_i$  – адресные входы и сигналы ( $i = 0, 1, \dots, n-1$ )  $D_j$  – информационные входы и сигналы ( $j = 0, 1, \dots, 2^n-1$ )  $m_j$  – конъюнкта числа, образованному двоичным кодом сигналов на адресных



входах  $EN$  – вход и сигнал разрешения (стробирования) 3. Каково назначение и использование входа разрешения?

Вход  $EN$  используется для:

- разрешения работы мультиплексора
- стробирования
- наращивания числа информационных входов

При  $EN = 1$ , разрешается работа мультиплексора, при  $EN = 0$  – работа запрещена.

4. Какие функции может выполнять мультиплексор?

Мультиплексоры широко применяются для построения:

- коммутаторов-селекторов,
- постоянных запоминающих устройств емкостью бит
- комбинационных схем, реализующих функции алгебры логики
- преобразователей кодов (например, параллельного кода в последовательный) и других узлов.

5. Какие существуют способы наращивания мультиплексоров?

Существует два способа наращивания коммутируемых каналов:

- по пирамидальной схеме соединения мультиплексоров меньшей размерности
- путём выбора мультиплексора группы информационных входов по адресу (т.е. номеру) мультиплексора с помощью дешифратора адреса мультиплексора группы, а затем выбором информационного сигнала мультиплексором группы по адресу информационного сигнала в группе.

6. Поясните методику синтеза формирователя ФАЛ на мультиплексоре

Реализация ФАЛ  $n$  переменных на мультиплексоре с  $n$  адресных входами тривиальна: на адресные входы подаются переменные, на информационные входы – значения ФАЛ на соответствующих наборах переменных. На выходе получаем значения ФАЛ в соответствии с наборами переменных. В этом случае мультиплексор – ПЗУ.

Для реализации ФАЛ  $n + 1$  переменных на адресные входы мультиплексора подаются  $n$  переменных, на информационные входы  $n+1$ -ая переменная (или ее инверсия), константы 0 или 1 (в соответствии со значениями ФАЛ)

7. Почему возникают ложные сигналы на выходе мультиплексора? Как их устранить?

Для исключения на выходе ложных сигналов (их вызывают гонки входных сигналов), вход *EN* используется как стробирующий. Для выделения полезного сигнала на вход *EN* подается сигнал в интервале времени, свободном от действия ложных сигналов.