


Ostfalia Hochschule für angewandte Wissenschaften Fakultät Fahrzeugtechnik Prof. Dr.-Ing. V. von Holt Institut für Fahrzeuginformatik und Fahrzeugelektronik		Modulprüfung Mikroprozessortechnik BPO 2011/BPO 2008	Name:.....
		SS 2013 03.07.2013	Vorname.....
			Matr.Nr.:.....
			Unterschrift.....

Zugelassene Hilfsmittel: **Einfacher Taschenrechner**
Zeit: 60 Minuten

Punkte:

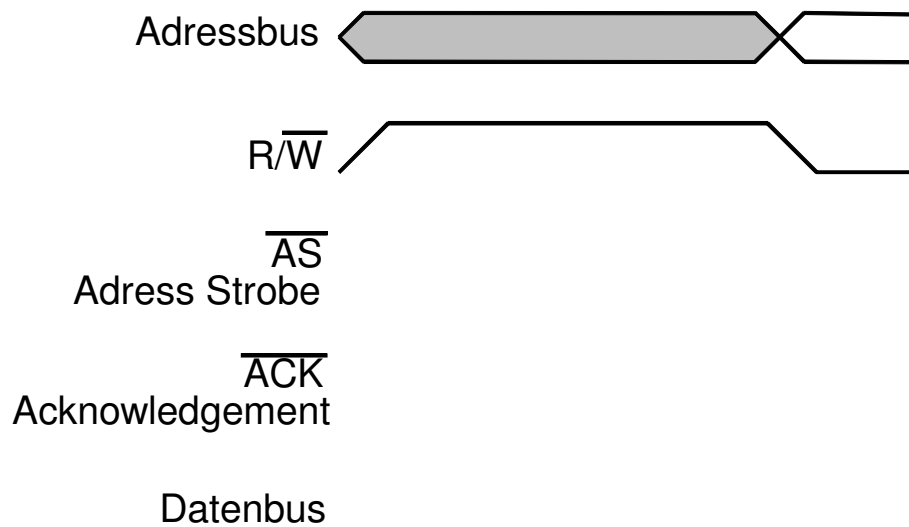
1	2	3	Punktsumme (max. 60)	Prozente	Note

Nur FIE (BPO 2008):

Klausur (75%)	Labor (25%)	Prozente	Note

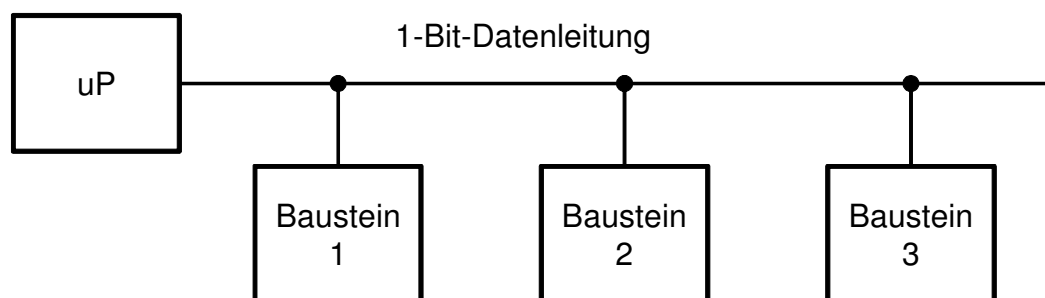
Aufgabe 1 (20 Punkte) – Systembus/Adressdekodierung

- a) (6 P) Ergänzen Sie in der untenstehenden Skizze den Verlauf der 3 Signale „Adress Strobe“, „Acknowledgement“ und „Datenbus“ für den Lesezugriff bei einem Asynchronen Systembus! Geben Sie bei Signalwechseln die damit verbundene Information mit an!

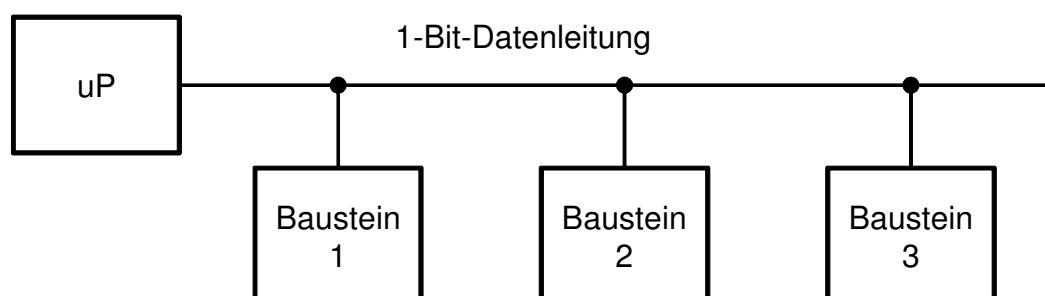


- b) (6 P) Ergänzen Sie die beiden untenstehenden Busanschlungen um die Signale bzw. Bausteine, die für die jeweilige Busanschlungen notwendig sind!

Open-Collector-Busanschlungen:

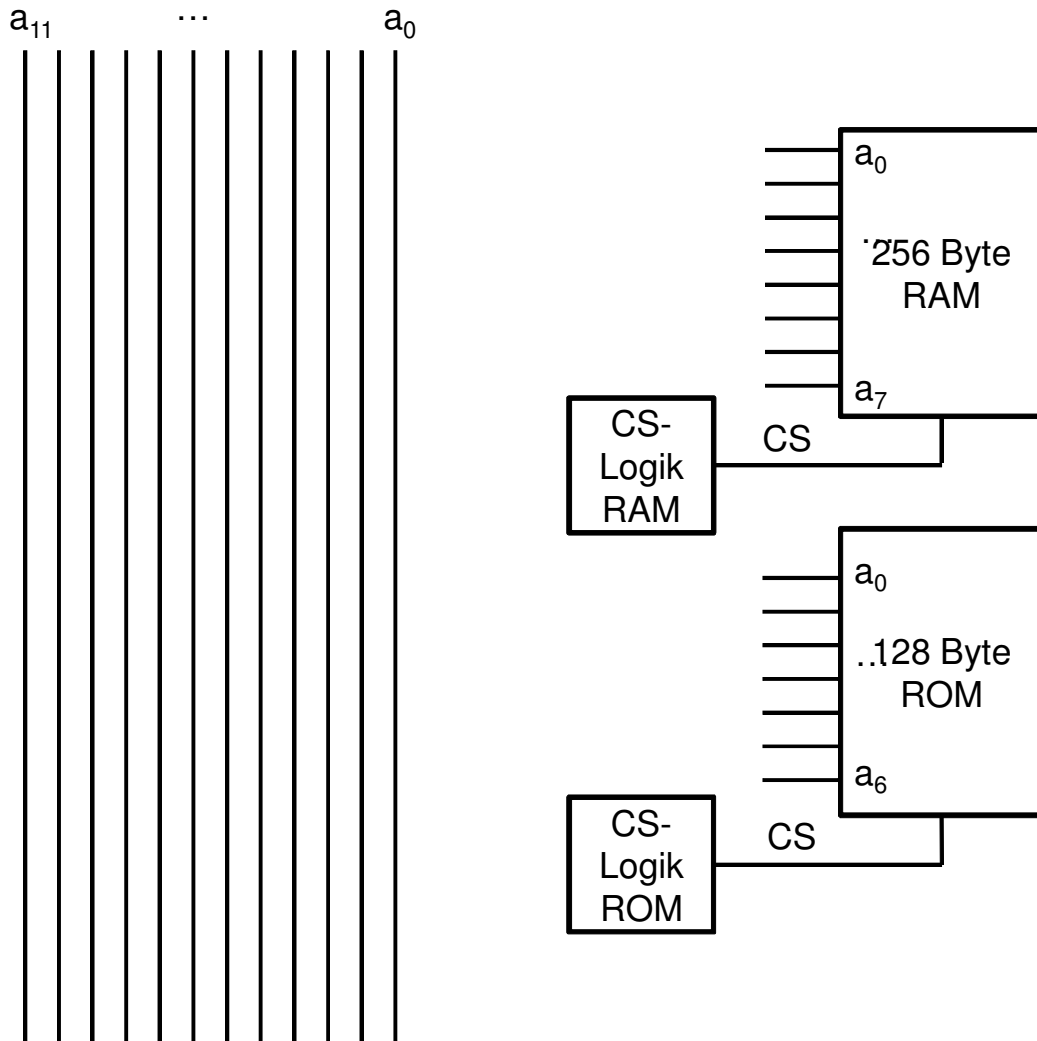


Tristate-Busanschlungen:



- c) (8 P) Ein Miniatursteuergerät soll um einen 256 Byte RAM-Speicher sowie ein 128 Byte ROM-Speicher erweitert werden.
 Der Adressbus umfasst 12 Leitungen ($a_{11} \dots a_0$). Das RAM soll im Adressbereich $0x400 \dots 0x4FF$ eingeblendet werden, das ROM am oberen Ende des Adressbereichs bei $0xF80 \dots 0xFFF$.
 (Daten- und sonstige Busleitungen sind hier nicht dargestellt.)

Verbinden Sie die Adressleitungen des Busses mit den Speicherbausteinen und geben Sie die Dekodierungsvorschrift für die beiden Chip-Select(CS)-Signale in den beiden Kästen „CS-Logik RAM“ und „CS-Logik ROM“ an!



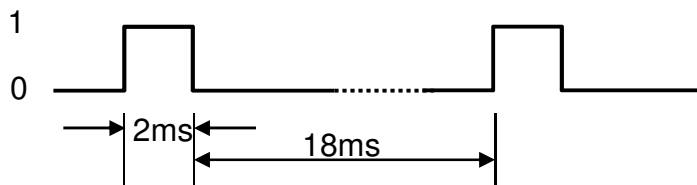
Aufgabe 2 (20 Punkte) – Timer

Gegeben sei ein mit 12,5 MHz getakteter Mikroprozessor, der über eine 16-Bit-Timereinheit verfügt. Der Timer verfügt über ein Zählerstandsregister TCNT und ein ladbares Vergleichsregister OCR. Bei Erreichen des Werts in OCR wird das Überlauf-Bit OVF gesetzt und TCNT auf 0 zurückgesetzt.

- a) (1 P) Wie groß ist die Periodendauer des Timers ohne Vorteiler?
- b) (2 P) Skizzieren Sie in nachfolgendem Diagramm den Verlauf des Zählerstandes über der Zeit für 2 Perioden!



- c) (6 P) Der Mikroprozessor soll nun dazu dienen, einen Synchronimpuls für ein analoges Videosignal zu erzeugen. Das zu erzeugende Synchronsignal soll den folgenden Verlauf haben:



Stellen Sie den Ablaufplan zur Realisierung des Synchronsignals mithilfe des 16-Bit-Timers dar. (Das Synchronsignal wird an einem digitalen Port ausgegeben.) Achten Sie insbesondere auf die Steuerung des Timers! Die Portausgabe können Sie als „PB=0“ (Portbit auf ,0‘ setzen) bzw. „PB=1“ (Portbit auf ,1‘ setzen) darstellen.

d) (4 P) Welche(n) Vorteiler und welche(n) Startwert(e) wählen Sie? (Mögliche Vorteilerwerte: 2, 4, 8, 16, 32, 64, 128, 256)

e) (3 P) Skizzieren Sie den Verlauf des Zählerstands für die Erzeugung des Synchronsignals über 2 Perioden dar unter Angabe von Zahlenwerte für die „Eckpunkte“!



f) (4 P) Zur Gewährleistung eines sicheren Betriebs verfügt der Prozessor über einen sog. Watchdog-Timer. Erläutern Sie die Funktionsweise eines solchen Timers!

Aufgabe 3 (20 Punkte) – Speicherhierarchien

- a) (2 P) Was versteht man unter einer Speicherhierarchie?
- b) (4 P) Welche Annahmen über die Eigenschaften von Programmen (Code und Daten) liegen dem Entwurf von Cache-Speichern zugrunde?
- c) (2 P) Ein Mikrorechnersystem mit einem Adressraum von 64 Byte verfügt über einen 2-fach-assoziativen Cachespeicher mit 4 Sätzen. Aus welchen Adressbits wird der Cache-Satz bestimmt und welche Adressbits dienen als Tag?

- d) (8 P) Untenstehend sehen Sie die Belegungstabelle des 2-fach-assoziativen Cachespeichers mit 4 Sätzen aus Aufgabenteil c). Tragen Sie die Belegung des Cache über der Zeit ein und markieren Sie durch **Einkreisen**, wann ein **Cache-Hit** auftritt. Wieviele Cache-Hits gibt es?

Index	Satz 0		Satz 1		Satz 2		Satz 3			Adresse	
Schritt	Tag	Tag	Tag	Tag	Tag	Tag	Tag	Tag			Binär
1										12	
2										17	
3										20	
4										7	
5										17	
6										10	
7										12	
8										15	
9										23	
10										24	
11										18	
12										23	
13										20	
14										12	

- e) (4 P) Was versteht man unter einem Write-Through bzw. einem Write-Back-Cache? Worin liegen die Vor- und Nachteile beider Varianten?