


<b>Ostfalia</b> Hochschule für angewandte Wissenschaften  Fakultät Fahrzeugtechnik Prof. Dr.-Ing. V. von Holt Institut für Fahrzeugsystem- und Servicetechnologien		Modulprüfung	Name:.....
		Mikroprozessortechnik BPO 2011 BPO 2008	Vorname.....
			Matr.Nr.:.....
		WS 2014/15 19.01.2015	Unterschrift.....

Zugelassene Hilfsmittel: **Einfacher Taschenrechner**  
Zeit: 60 Minuten

Punkte:

1 (20)	2 (20)	3 (20)	Punktsumme (max. 60)	Prozente

Note Klausur (70%)	Note Labor (30%)	Gesamtnote

### Aufgabe 1 (20 Punkte) – Rechnerarchitektur

a) (4 P) Skizzieren Sie die **wesentlichen** Elemente eines einfachen **Mikroprozessors**!

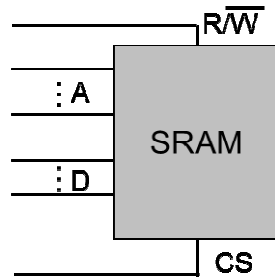
b) (4 P) In welche Verarbeitungsschritte gliedert sich die Verarbeitung eines Maschinenbefehls?  
(Sowohl Code als auch Daten stehen im Speicher.)

- c) (2 P) Wie kann man den Befehlsdurchsatz eines Mikroprozessors deutlich erhöhen (mit Erläuterung)?
- d) (2 P) Welche 2 Grundgedanken liegen dem Konzept der Speicherhierarchien zugrunde?
- e) (3 P) Wieviele Platzierungsmöglichkeiten gibt es für eine Speicherzelle in einem Cache mit 1024 Zeilen, wenn dieser wie folgt organisiert ist:
- a. direktabbildend
  - b. 4-fach-assoziativ
  - c. vollassoziativ
- f) (4 P) Ein Mikrorechnersystem mit einem Adressraum von 64 kByte verfügt über einen 1-fach-assoziativen Cachespeicher mit 32 Sätzen und einer Block(Satz)-Größe von 4 Byte . Aus welchen Adressbits wird der Cache-Satz bestimmt und welche Adressbits dienen als Tag?
- g) (1 P) Erfolgt die Verwaltung des Virtuellen Speichers in Hardware oder in Software?

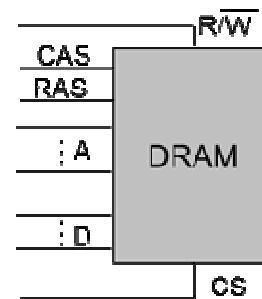
## Aufgabe 2 (20 Punkte) – Speicher / Adressierung / Busansteuerung

Gegeben sei ein **statischer** RAM-Baustein (Skizze A) mit einer Speichergröße von 1024 Byte und den u.a. Ein-/Ausgängen.

Skizze A: Statisches RAM



Skizze B: Dynamisches RAM



- a) (1 P) Wie viele Adresseingänge benötigt der RAM-Baustein?
- b) (3 P) Der RAM-Baustein soll in den Adressbereich 4096...5119 eines Mikrorechners mit 16-Bit-Adressraum gelegt werden. Geben Sie den logischen Ausdruck zur Selektion (CS) des RAM im angegebenen Adressraum an!
- c) (3 P) In einem anderen Mikrorechner wird der gleiche RAM-Baustein über das CS-Signal nach folgendem Ausdruck angesprochen:

$$CS = \overline{A_{15}} \overline{A_{14}} \overline{A_{13}} \overline{A_{12}} \overline{A_{11}} \overline{A_{10}} (A_9 A_8 + A_9 \overline{A_8})$$

Welchen Adressbereich belegt das RAM in diesem Mikrorechner?

- d) (1 P) Warum ist die Adressdekodierung unter c) soviel aufwendiger als unter b) ?

- e) (4 P) Skizzieren Sie den zeitlichen Ablauf eines Schreibzugriffs auf den RAM-Baustein bei Ansteuerung über einen synchronen Systembus!

Der bislang genutzte statische RAM-Baustein soll nun durch einen **dynamischen** RAM-Baustein (Skizze B s.o.) wie ersetzt werden.

- f) (2 P) In welcher Form und in welcher Art von Bauelement wird die Information im dynamischen RAM gespeichert? (Skizze)
- g) (2 P) Welche Aufgabe haben die beiden Anschlüsse RAS und CAS?
- h) (2 P) Wie viele Adresseingänge benötigt der RAM-Baustein jetzt?
- i) (2 P) Worin besteht der Hauptvorteil bzw. der Hauptnachteil dynamischer RAM-Bausteine gegenüber statischen RAM-Bausteinen?

### Aufgabe 3 (20 Punkte) – Serielle Kommunikation / Timer

Ein **Mikrorechner** soll über eine **serielle** Datenverbindung nach dem **RS232** Standard mit einem anderen Mikrorechner verbunden werden. Die RS 232-Verbindung erfolgt im Format:

- **1 Startbit**
- **6 Datenbit**
- **2 Stopbit**

Die Datenrate soll **9600 Bit/s** betragen.

- a) (2 P) Skizzieren Sie den Signalverlauf über der Zeit für die Übertragung eines Zeichens im o.a. Datenformat!
- b) (1 P) Berechnen Sie die Dauer für die Übertragung eines Bits mit der o.a. Datenrate!
- c) (2 P) Wie lange dauert die Übertragung eines ganzen Zeichens und wie viele Zeichen/Sekunde können übertragen werden?
- d) (1 P) Durch welche zusätzliche Maßnahme könnten Übertragungsfehler erkannt werden?
- e) (2 P) Welche prozentuale Auswirkung hätte die unter d) genannte Maßnahme auf die übertragbaren Zeichen/Sekunde?

Der Mikrorechner verfügt über einen mit **8 MHz** getakteten Mikrocontroller. Dieser besitzt keinen UART-Port für die serielle Kommunikation. Die Kommunikation soll daher in Software über einen Standard Digital-I/O abgewickelt werden. Um das Bit-Timing zu erzeugen steht ein 8-Bit-Timer zur Verfügung, der über ein **Zählerstandsregister TCNT** und ein ladbares **Vergleichsregister TCR**. Bei Erreichen des Werts in TCR wird das **Überlauf-Bit OVF** im **Statusregister TSR** gesetzt und TCNT auf 0 zurückgesetzt. Der Timer verfügt über die **Vorteiler** 1 – 2 – 4 – 8 – 16 – 32 – 64.

- f) (1 P) Berechnen Sie die Periodendauer des Prozessors!
- g) (1 P) Berechnen Sie die Periodendauer des 8-Bit-Timers ohne Vorteiler (=1)!
- h) (4 P) Wählen Sie einen Vorteiler für den Timer, so dass dieser für die Realisierung des Bit-Timings genutzt werden kann, dabei aber eine möglichst hohe Auflösung behält!
- i) (2 P) Skizzieren Sie in nachfolgendem Diagramm den Verlauf des Zählerstandes über der Zeit für 2 Perioden und markieren die wesentlichen Punkte mit Werten!



- j) (6 P) Geben Sie ein **Aktivitätsdiagramm** an, um ein Zeichen auf der seriellen Verbindung, die mit **Pin PC7** verbunden ist, auszugeben!