

80V,1.25A峰值电流H桥FET驱动器

HIP4082是一个中频,中压H桥N沟道MOSFET驱动IC,在16引脚塑料SOIC（N）和DIP封装.

专门针对PWM控制电机和UPS应用,桥梁基础的设计变得简单,灵活与HIP4082 H桥驱动器.与运行在高达80V,器件最适合于中等功率水平的应用.

相似的HIP4081,它有一个灵活的输入协议驾驶每一个可能的开关组合除外.这将导致一个贯通的条件.该HIP4082的降低驱动电流允许使用更小的包装,它有一个更广泛的可编程死区时间（0.1～4.5μs）,使其成为理想的开关频率高达200kHz.HIP4082不包含内部电荷泵,但不包括上部驱动电路的非闭锁电平转换的翻译器.

这组功能和规格进行了优化应用对尺寸和成本是重要的.对于需要更高的驱动能力的HIP4080A和HIP4081A建议.

订购信息

PART数	PART标记范围（℃）	TEMP.	包装	PKG.DWG. #
HIP4082IB*	HIP4082IB	-55到+125 16	Ld为	
HIP4082IBZ* (无铅)		SOIC（N）M16.15 -55到+125 16 Ld为 SOIC（N）M16.15（无铅）		
HIP4082IP	HIP4082IP	-55到+125 16	Ld为	E16.3
HIP4082IPZ **（注）	HIP4082IPZ	-55到+125 16	PDIP Ld为PDIP （无铅）	E16.3

\*添加“-T”后缀磁带和卷轴。  
注：Intersil的Pb-free加退火产品采用特殊的无铅材料套;模塑料/晶片的附属材料和100％雾锡板终端完成,这是RoHS兼容,并既SnPb和Pb-free焊接操作兼容. Intersil公司无铅产品分类MSL在无铅峰值回流温度达到或超过IPC的无铅要求/JEDEC J STD-020.  
\*无铅PDIP,可用于只有通过孔波峰焊处理.他们不打算在回流焊处理应用中使用.

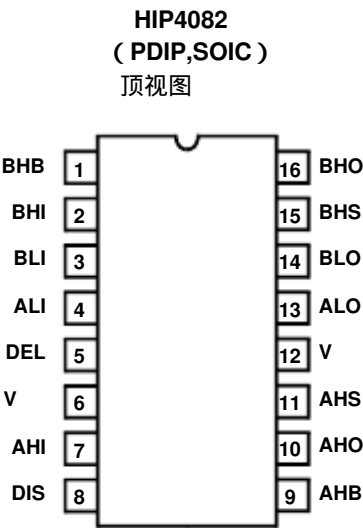
产品特点

- 独立驱动4个N沟道FET在半桥或全桥配置
- 自举电源最大电压为95VDC
- 驱动1000pF负载在自由空气中在50℃上升和下降通常为15ns倍
- 用户可编程死区时间（0.1～4.5μs）
- DIS（禁用）覆盖输入控制和刷新当拉低自举电容
- 兼容5V到15V逻辑输入逻辑阈值水平
- 击穿保护
- 欠压保护
- 无铅加退火可用（RoHS标准）

应用

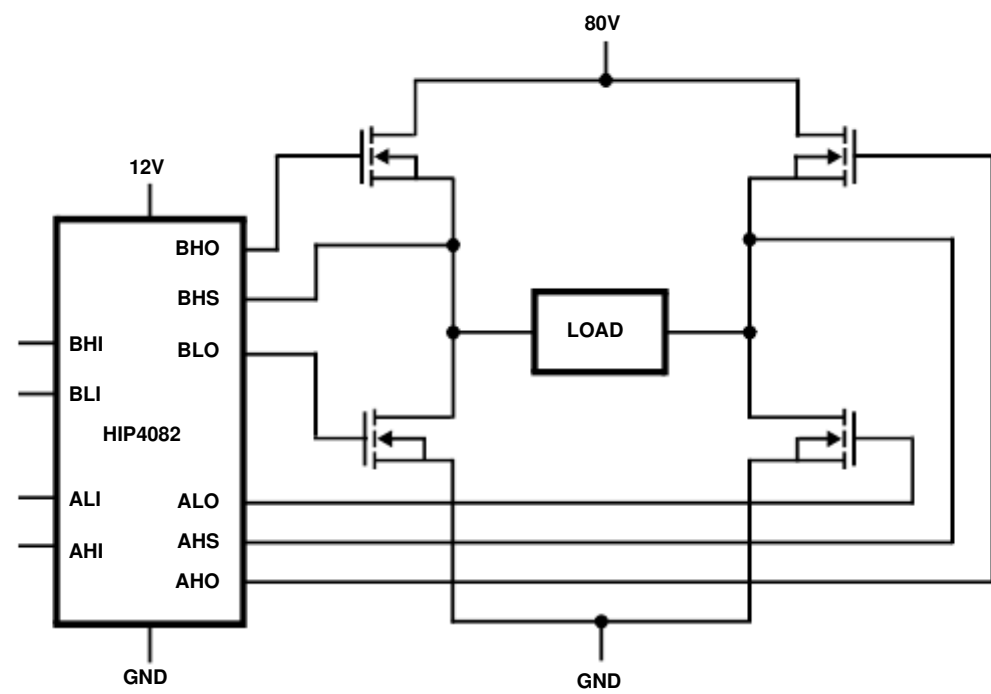
- UPS系统
- DC电机控制
- 全桥电源
- 开关功率放大器
- 噪声抵消系统
- 电池的电动车
- 外设
- 中/大音圈马达
- 相关文献
  - TB363,指引处理及处理湿度敏感的表面贴装器件（SMD器件）

引脚

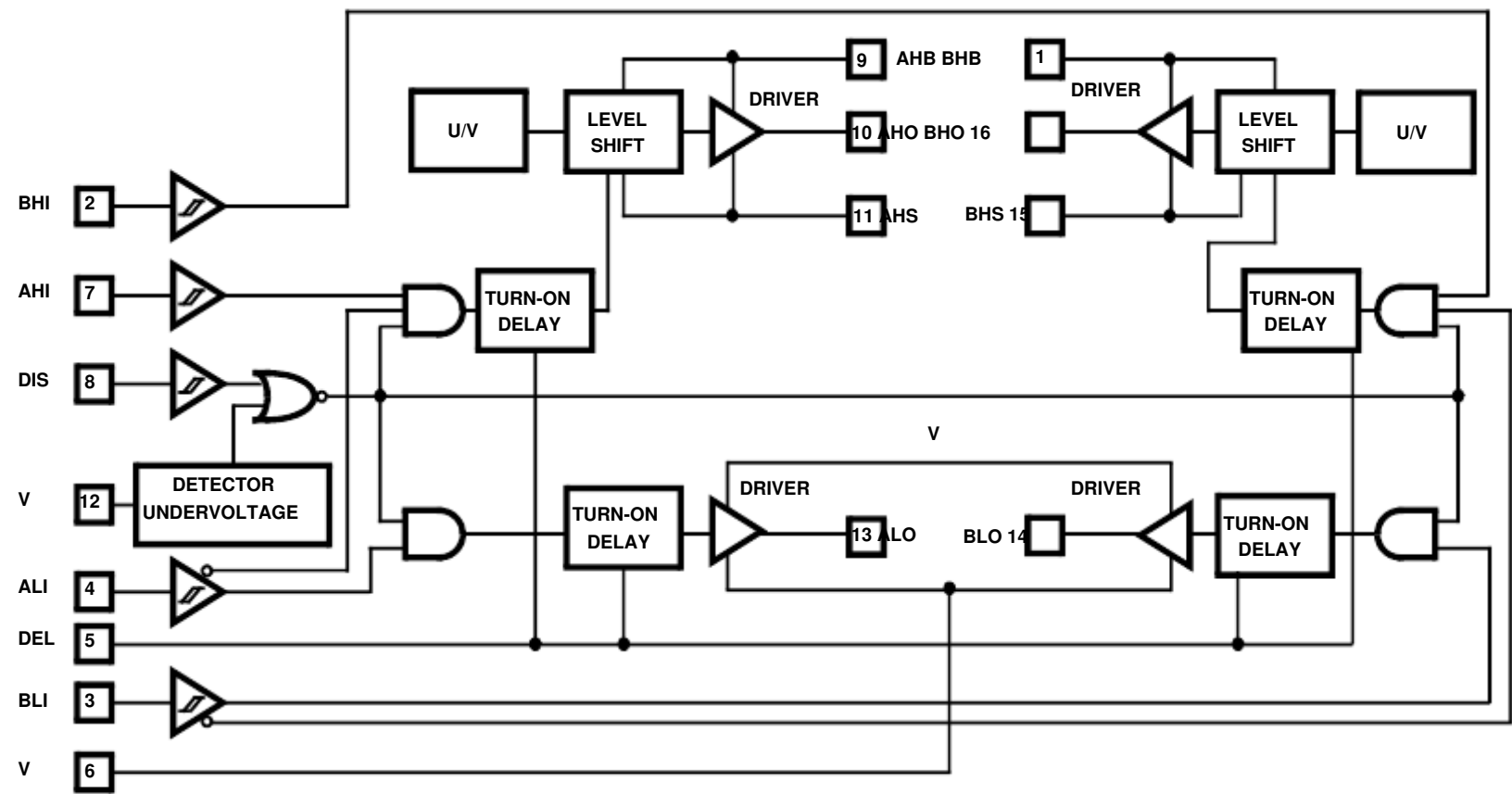


HIP4082

应用框图

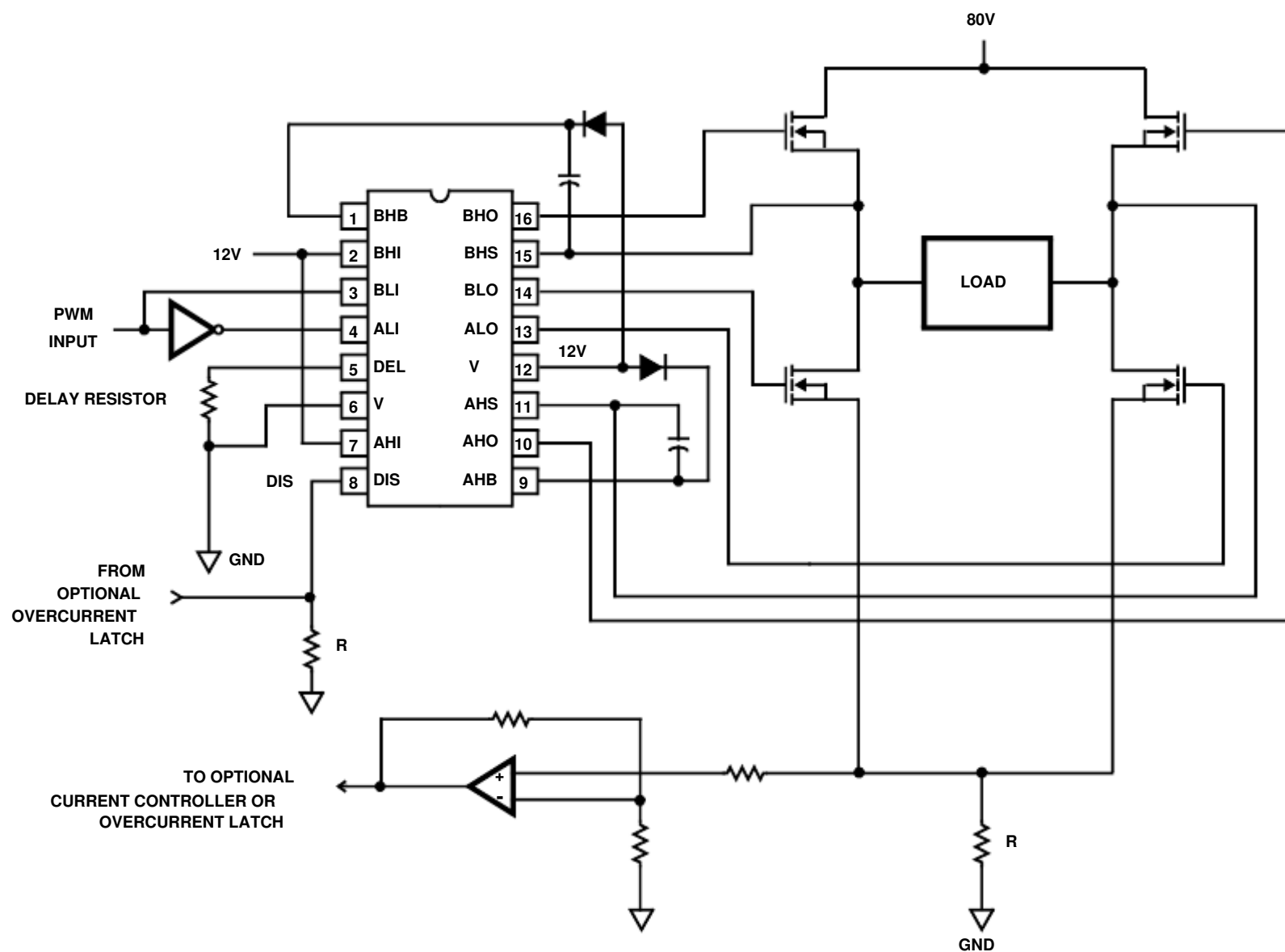


功能框图



# HIP4082

## Typical Application (PWM Mode Switching)



HIP4082

绝对最大额定值

电源电压,V DD ..... -0.3V  
逻辑I / O电压.....至1.6V ..... DD +0.3V  
电压AHS,BHS..... -6V (瞬态) 至80V (25°C至  
电压AHS,BHS..... -6V (瞬态) 至70V (-55°C至  
电压AHS,BHS..... AHS, BHS -0.3V到V AHS, BHS +V DD  
电压ALO,BLO..... SS -0.3V到V DD +0.3V  
电压AHO,BHO... AHS, BHS -0.3V到V AHB, BHB +0.3 V输入  
电流,DEL.....-5mA到  
转换速率.....  
所有电压都是相对V SS 除非另有规定.

工作条件

电源电压,V DD ..... +8.5 V到  
对V电压 SS .....+15 V ..... -1.0V至  
电压AHB,BHB.. +1.0 V AHS, BHS 7.5 V到V AHS, BHS +V DD  
输入电流,DEL.....-4mA到-  
100µA

CAUTION: Stresses above those listed in "Absolute Maximum Ratings" may cause permanent damage to the device. This is a stress only rating and operation of the device at these or any other conditions above those indicated in the operational sections of this specification is not implied.

电气规格

V DD = V AHB = V BHB = 12V, V SS = V AHS = V BHS = 0V, R DEL = 100K

参数	符号	测试条件	T <sub>J</sub> =			T <sub>J</sub> = -55°C 至+150°C		单位
			MIN	+25°C TYP	MAX	MIN	最大	
SUPPLY CURRENTS & UNDER VOLTAGE PROTECTION								
V <sub>DD</sub> 静态电流	I <sub>DD</sub>	All inputs = 0V, R <sub>DEL</sub> = 100K	1.2	2.3	3.5	0.85	4	mA
		All inputs = 0V, R <sub>DEL</sub> = 10K	2.2	4.0	5.5	1.9	6.0	mA
V <sub>DD</sub> 工作电流	I <sub>DDO</sub>	f = 50kHz, no load	1.5	2.6	4.0	1.1	4.2	mA
		50kHz, no load, R <sub>DEL</sub> = 10kΩ	2.5	4.0	6.4	2.1	6.6	mA
AHB, BHB Off Quiescent Current	I <sub>AHBL</sub> , I <sub>BHBL</sub>	AHI = BHI = 0V	0.5	1.0	1.5	0.4	1.6	mA
AHB, BHB On Quiescent Current	I <sub>AHBH</sub> , I <sub>BHBH</sub>	AHI = BHI = V <sub>DD</sub>	65	145	240	40	250	μA
AHB, BHB Operating Current	I <sub>AHBO</sub> , I <sub>BHBO</sub>	f = 50kHz, CL = 1000pF	.65	1.1	1.8	.45	2.0	mA
AHS, BHS Leakage Current	I <sub>HLK</sub>	V <sub>AHS</sub> = V <sub>BHS</sub> = 80V V <sub>AHB</sub> = V <sub>BHB</sub> = 0V V <sub>DD</sub> = Not Connected	-	-	1.0	-	-	μA
V <sub>DD</sub> Rising Undervoltage Threshold	V <sub>DDUV+</sub>		6.8	7.6	8.25	6.5	8.5	V
V <sub>DD</sub> Falling Undervoltage Threshold	V <sub>DDUV-</sub>		6.5	7.1	7.8	6.25	8.1	V
欠压滞后	UVHYS		0.17	0.4	0.75	0.15	0.90	V
AHB, BHB Undervoltage Threshold	VHBUV	Referenced to AHS & BHS	5	6.0	7	4.5	7.5	V
INPUT PINS: ALI, BLI, AHI, BHI, & DIS								
低电平输入电压	V <sub>IL</sub>	Full Operating Conditions	-	-	1.0	-	0.8	V
高电平输入电压	V <sub>IH</sub>	Full Operating Conditions	2.5	-	-	2.7		V
输入电压迟滞			-	35	-	-	-	mV
低电平输入电流	I <sub>IL</sub>	V <sub>IN</sub> = 0V, Full Operating Conditions	-145	-100	-60	-150	-50	μA
高电平输入电流	I <sub>IH</sub>	V <sub>IN</sub> = 5V, Full Operating Conditions	-1	-	+1	-10	+10	μA
TURN-ON DELAY PIN DEL								
死区时间	T <sub>DEAD</sub>	R <sub>DEL</sub> = 100K	2.5	4.5	8.0	2.0	8.5	μs
		R <sub>DEL</sub> = 10K	0.27	0.5	0.75	0.2	0.85	μs

热信息

热阻 θ JA (°C / W)  
SOIC封装.....90  
DIP封装.....  
最大功率耗散.....见  
存储温度范围.....-65°C至  
操作最大结温.....  
焊接温度 (10秒).....  
+300°C (对于SOIC - 铅针头) )

HIP4082

电气规格 V<sub>DD</sub> = V<sub>AHB</sub> = V<sub>BHB</sub> = 12V, V<sub>SS</sub> = V<sub>AHS</sub> = V<sub>BHS</sub> = 0V, R<sub>DEL</sub> = 100K (续)

参数	符号	测试条件	T <sub>J</sub> =			T <sub>J</sub> = -55°C 至+150°C		单位
			MIN	+25°C TYP	MAX	MIN	最大	
栅极驱动器输出引脚：ALO,BLO,AHO,BHO &								
低电平输出电压	V <sub>OL</sub>	I <sub>OUT</sub> = 50mA	0.65		1.1	0.5	1.2	V
高电平输出电压	V <sub>DD</sub> -V <sub>OH</sub>	I <sub>OUT</sub> = -50mA	0.7		1.2	0.5	1.3	V
山顶上拉电流	I <sub>O+</sub>	V <sub>OUT</sub> = 0V	1.1	1.4	2.5	0.85	2.75	A
峰值下拉电流	I <sub>O-</sub>	V <sub>OUT</sub> = 12V	1.0	1.3	2.3	0.75	2.5	A

开关规格 V<sub>DD</sub> = V<sub>AHB</sub> = V<sub>BHB</sub> = 12V, V<sub>SS</sub> = V<sub>AHS</sub> = V<sub>BHS</sub> = 0V, R<sub>DEL</sub> = 100K, L = 1000pF.

参数	符号	测试条件	T <sub>J</sub> =			T <sub>J</sub> = -55°C至+150°C		UNITS
			MIN	+25°C TYP	MAX	MIN	MAX	
下关断传输延迟 (ALI-ALO,BLI-BLO)	T <sub>LPHL</sub>		-	25	50	-	70	ns
上关断传输延迟 (AHI-AHO,BHI-BHO)	T <sub>HPHL</sub>		-	55	80	-	100	ns
低导通传输延迟 (ALI-ALO,BLI-BLO)	T <sub>LPLH</sub>		-	40	85	-	100	ns
上开通传输延迟 (AHI-AHO,BHI-BHO)	T <sub>HPLH</sub>		-	75	110	-	150	ns
上升时间	T <sub>R</sub>		-	9	20	-	25	ns
下降时间	T <sub>F</sub>		-	9	20	-	25	ns
最小输入脉冲宽度	T <sub>PWIN-ON/OFF</sub>		50	-	-	50	-	ns
输出脉冲响应为50 ns输入脉冲	T			63			80	ns
禁用关断传输延迟 (DIS - 下输出)	T <sub>DISLOW</sub>		-	50	80	-	90	ns
禁用关断传输延迟 (DIS - 上输出)	T <sub>DISHIGH</sub>		-	75	100	-	125	ns
禁用开通传输延迟 (DIS - ALO和BLO)	T <sub>DLPLH</sub>		-	40	70	-	100	ns
禁用开通传输延迟 (DIS-AHO和BHO)	T <sub>DHPLH</sub>	R <sub>DEL</sub> = 10K	-	1.2	2	-	3	μs
刷新脉冲宽度 (ALO和BLO)	T <sub>REF-PW</sub>		375	580	900	350	950	ns

真值表

INPUT					输出	
ALI,BLI	AHI,BHI	VDDUV	VHBUV	DIS	ALO,BLO	AHO,BHO
X	X	X	X	1	0	0
X	X	1	X	X	0	0
0	X	0	1	0	0	0
1	X	0	X	0	1	0
0	1	0	0	0	0	1
0	0	0	0	0	0	0

NOTE: X表示输入可以是一个“1”或“0”.

HIP4082

引脚说明

PIN 数	符号	说明
1	BHB	B高边自举电源.外部自举二极管和电容是必需的.连接自举二极管和自举电容的积极的一面的阴极,该引脚.
2	BHI	B高边输入.逻辑电平输入,控制BHO驱动器（引脚16）. BLI（销3）高电平输入覆盖BHI高电平输入,以防止半桥击穿,见真值表. DIS（销8）高电平输入覆盖BHI高电平输入.该引脚可以由0V信号电平驱动到15V（不大于Vout <sub>DD</sub> ）.
3	BLI	B低边输入.逻辑电平输入,控制BLO驱动器（引脚14）.如果BHI（引脚2）为高或没有连接外部则BLI同时控制BLO和BHO司机,与在DEL延时电流（引脚5）设置死区时间. DIS（销8）高电平输入覆盖BLI高电平输入.该引脚可以由0V的信号电平驱动到15V（不大于V <sub>DD</sub> ）.
4	ALI	低边输入.逻辑电平输入,控制ALO驱动器（引脚13）.如果AHI（引脚7）被驱动为高或没有连接外部则ALI同时控制ALO和AHO司机,与在DEL延时电流（引脚5）设置死区时间. DIS（销8）高电平输入覆盖ALI高电平输入.该引脚可以由0V的信号电平驱动到15V（不大于V <sub>DD</sub> ）.
5	DEL	导通延时.从这个引脚连接电阻V <sub>SS</sub> 设置定时当前定义驱动器之间的死区时间. 所有司机关闭,没有可调延迟,所以DEL电阻保证无直通通过延迟导通的所有驱动程序.横跨DEL电阻上的电压是大约VDD-2V.
6	V <sub>SS</sub>	片上负电源,一般将地面.
7	AHI	高边输入.逻辑电平输入,控制AHO驱动器（引脚10）. ALI（引脚4）高电平输入覆盖AHI高电平输入,以防止半桥击穿,见真值表. DIS（销8）高电平输入覆盖AHI高一级输入.该引脚可以由0V信号电平驱动到15V（不大于Vout <sub>DD</sub> ）.
8	DIS	禁止输入.逻辑电平输入,当采取高sets所有四个输出低电平. DIS高覆盖所有其他投入.何时DIS是采取低的输出由其他输入控制.该引脚可以由0V信号电平驱动到15V（无大于V <sub>DD</sub> ）.
9	AHB	一个高边自举电源.外部自举二极管和电容是必需的.连接自举二极管和自举电容的积极的一面的阴极,该引脚.
10	AHO	高侧输出.连接到一个高侧功率MOSFET的栅极.
11	AHS	高边源的连接.连接到一个高侧功率MOSFET的源极.自举电容的负端连接到该引脚.
12	V <sub>DD</sub>	正电源,控制逻辑和更低的栅极驱动器.德夫妇此引脚V <sub>SS</sub> （引脚6）.
13	ALO	低侧输出.连接到低侧功率MOSFET的栅极.
14	BLO	B低侧输出.连接到B低侧功率MOSFET的栅极.
15	BHS	B高边源的连接.连接到B高侧功率MOSFET的源极.自举电容的负端连接到该引脚.
16	BHO	B高侧输出.连接到B高侧功率MOSFET的栅极.

HIP4082

时序图

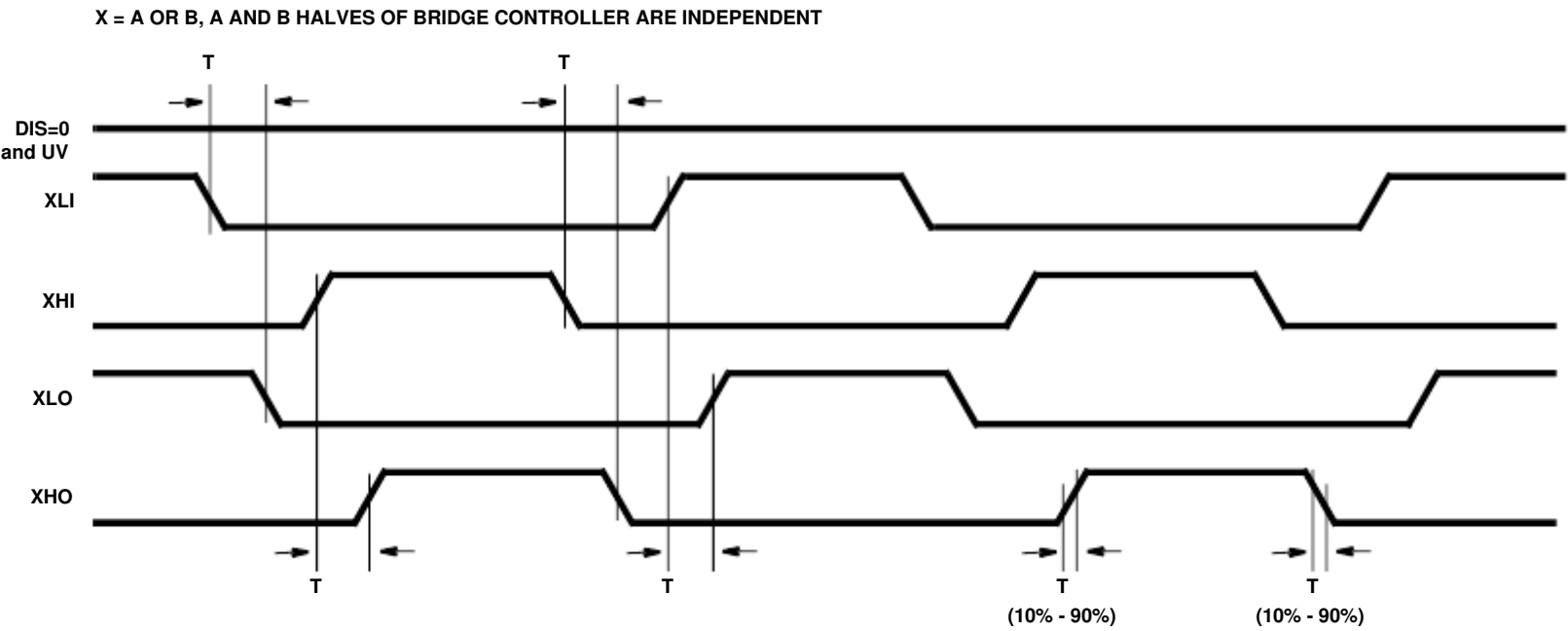


图1.独立模式

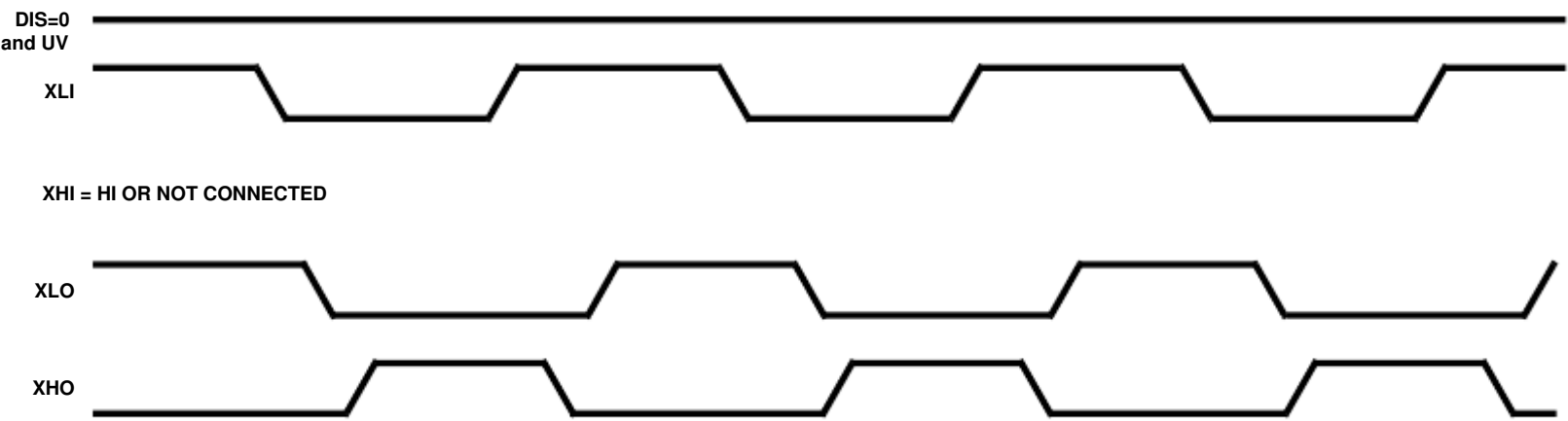


图2.BISTATE模式

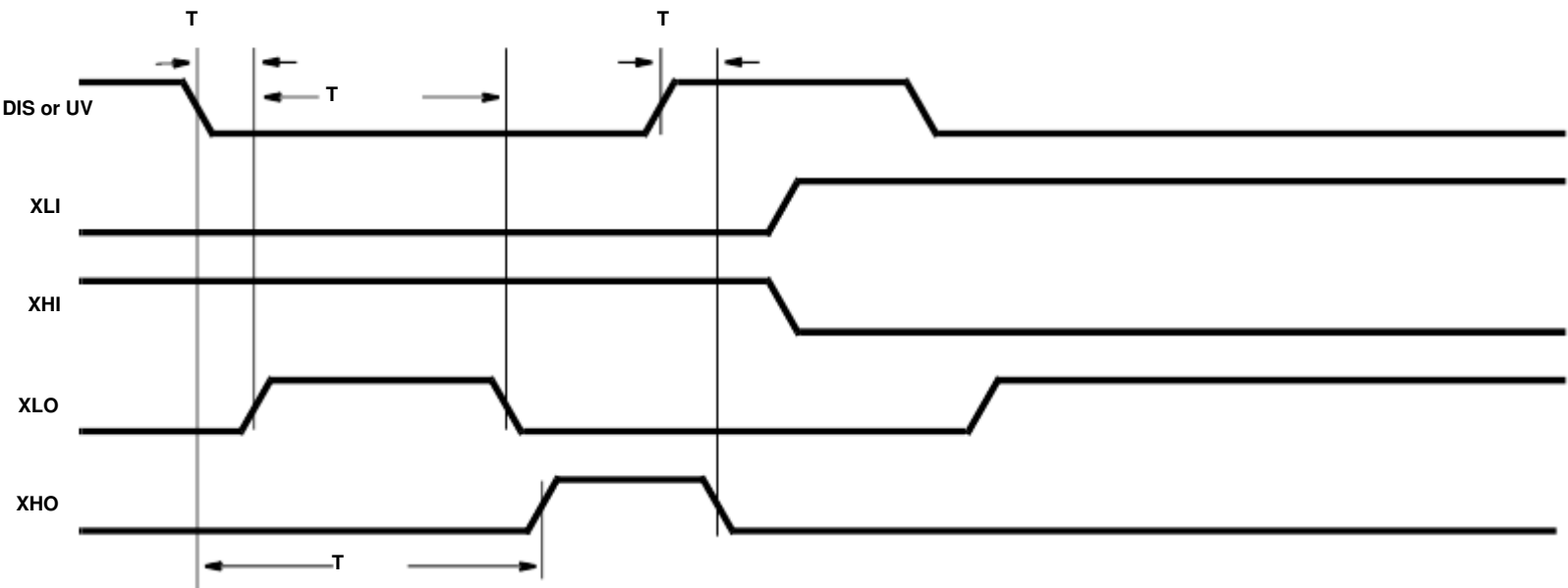


图3.禁止功能

HIP4082

Performance  
Curves

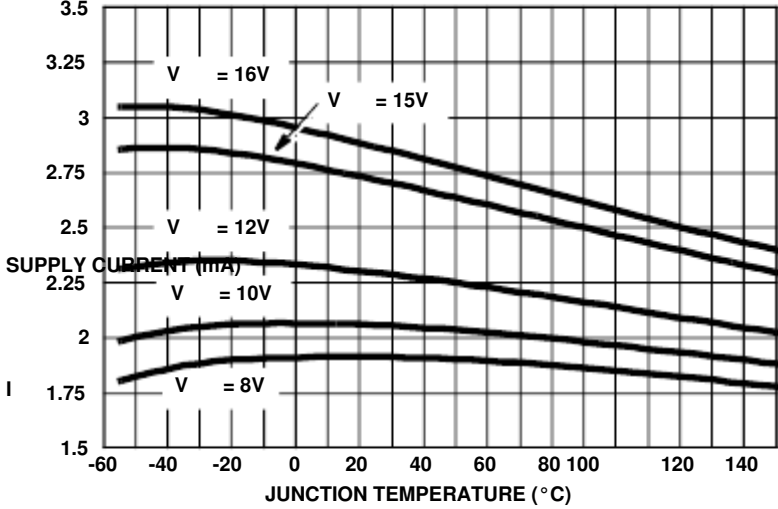


FIGURE 4.  $V_{DD}$  SUPPLY CURRENT vs TEMPERATURE  
 $I_{DD}$  SUPPLY VOLTAGE

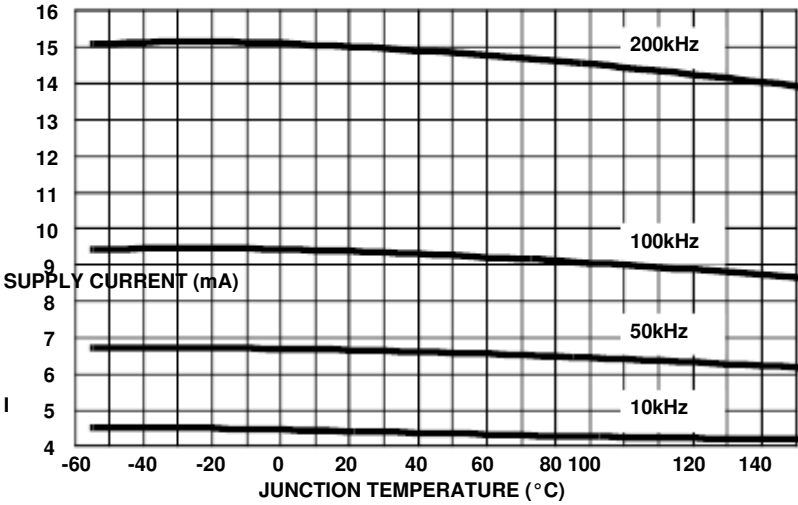


FIGURE 5.  $V_{DD}$  SUPPLY CURRENT vs TEMPERATURE  
SWITCHING FREQUENCY (1000pF LOAD)

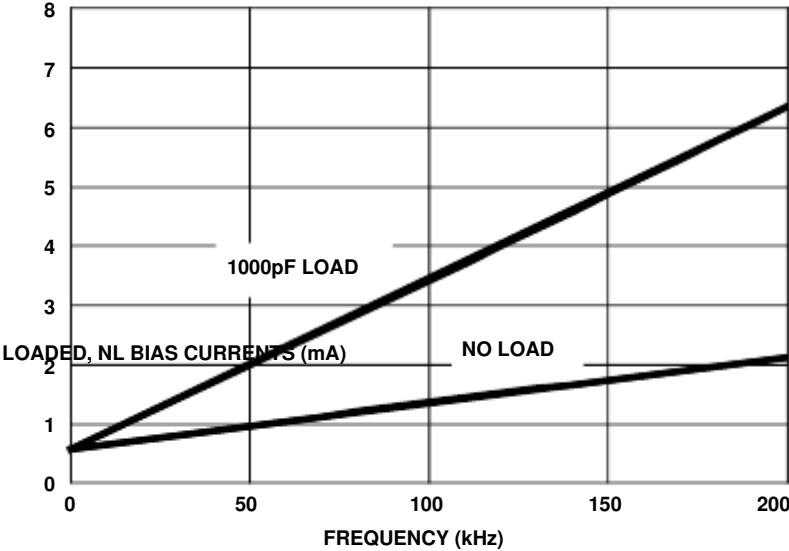


FIGURE 6. FLOATING (IXHB) BIAS CURRENT  
vs FREQUENCY AND LOAD

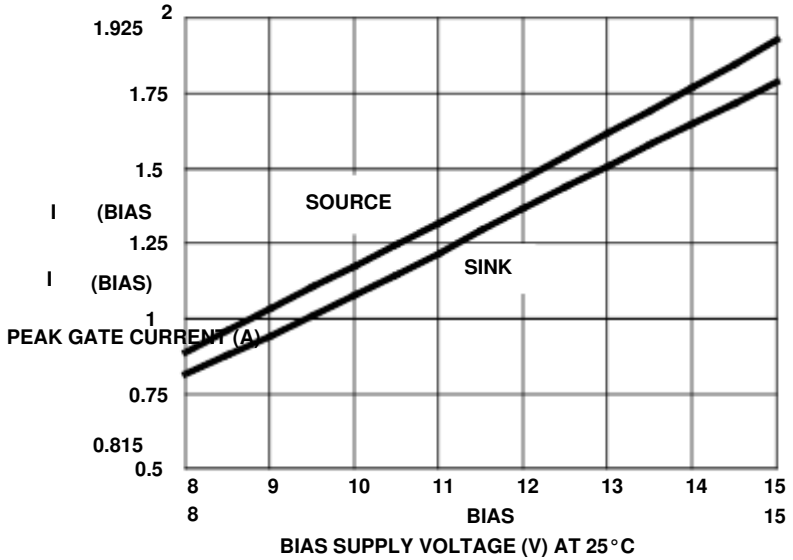


FIGURE 7. GATE SOURCE/SINK PEAK CURRENT vs  
BIAS SUPPLY VOLTAGE AT 25°C

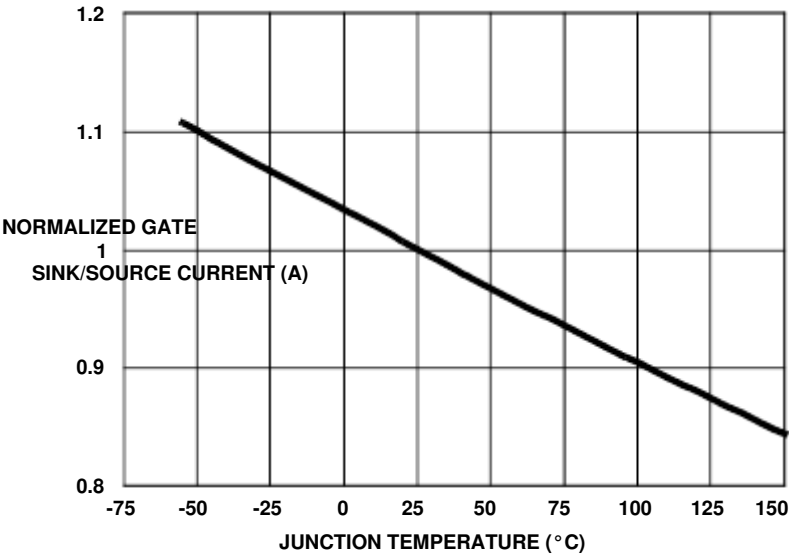


FIGURE 8. GATE CURRENT vs  
TEMPERATURE, NORMALIZED TO  
25°C

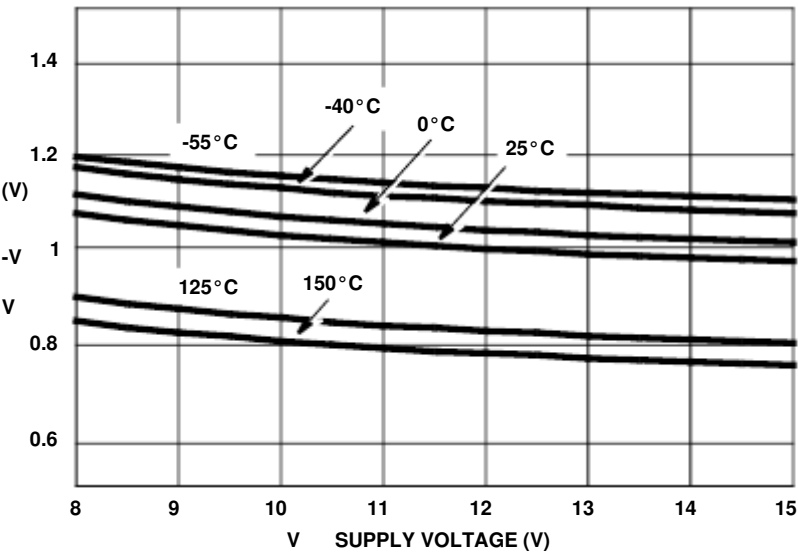


FIGURE 9.  $V_{DD} - V_{OH}$  vs BIAS VOLTAGE  
TEMPERATURE



# HIP4082

## 性能曲线

(续)

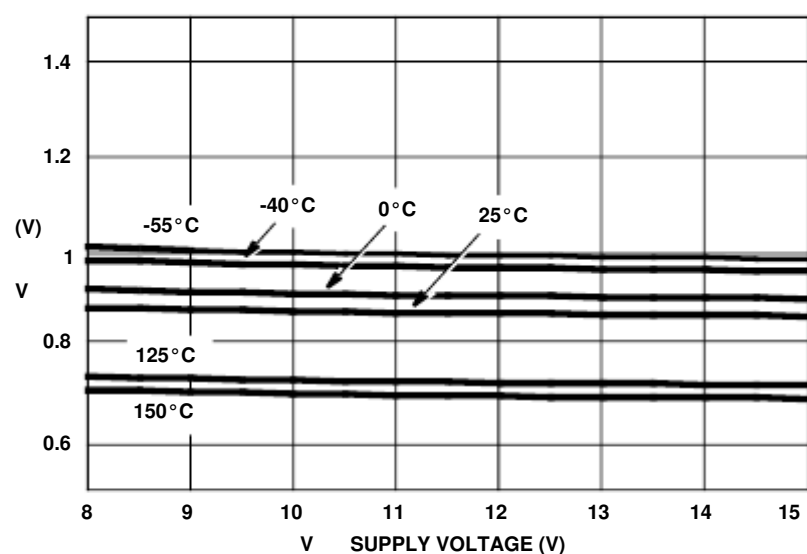


图10.  $V_{OL}$  与偏置电压和温度

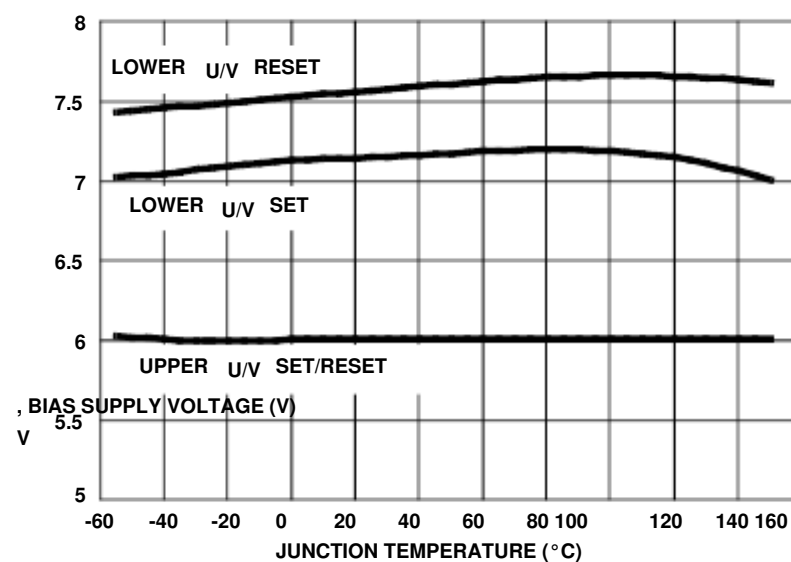


图11.欠压脱扣电压 $V_{UV}$  vs 温度

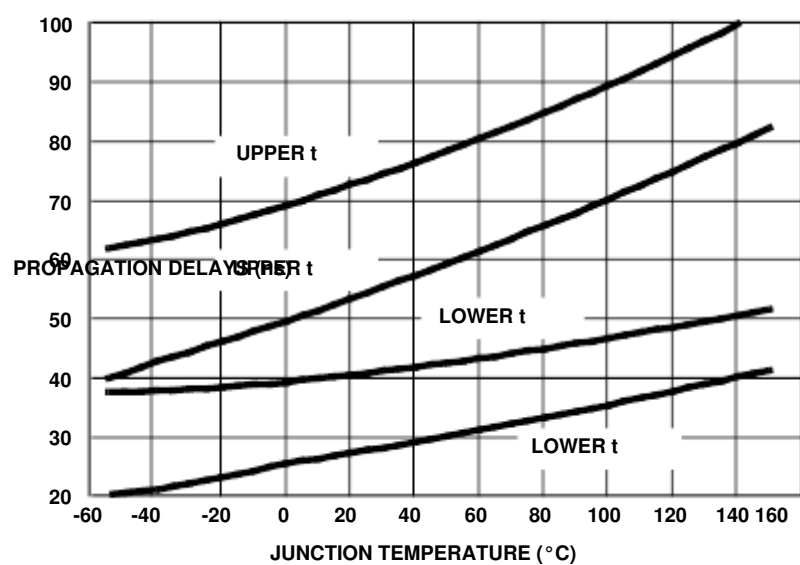


图12.上下导通 / 关断 传播延迟与温度

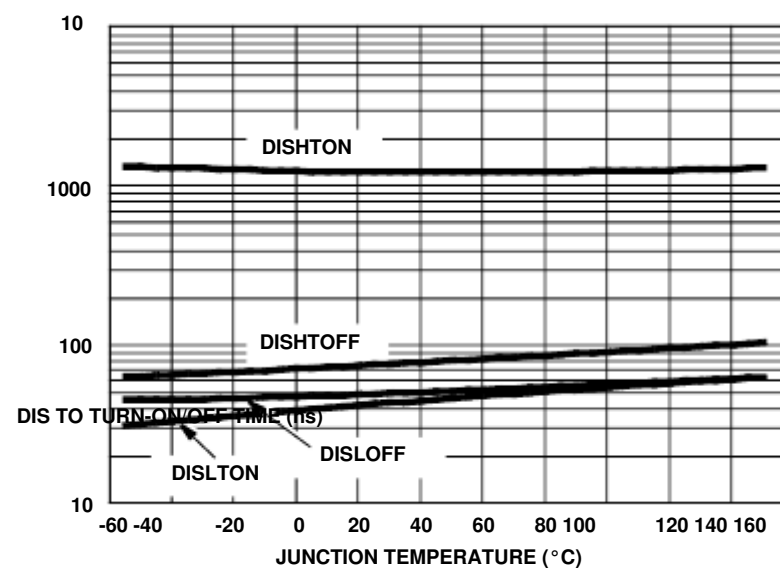


图13.上/下DIS (ABLE) TO点亮或熄灭的比 温度 (°C)

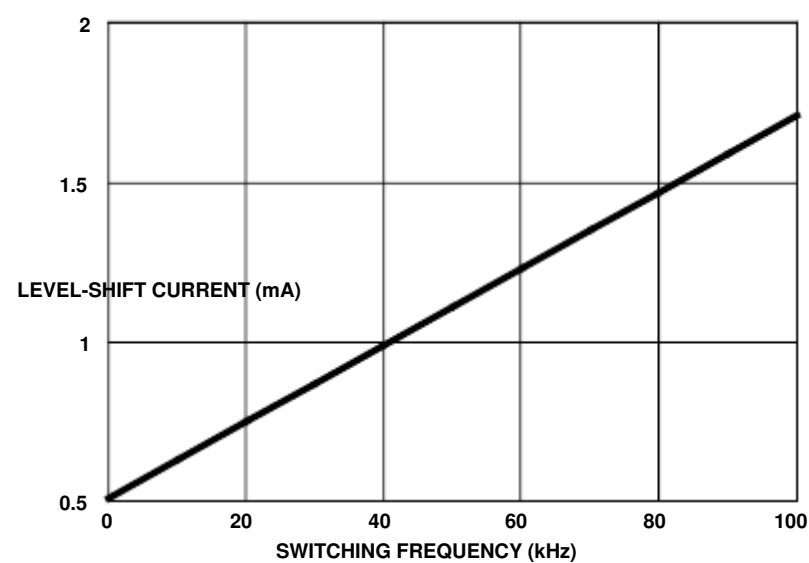


图14.全桥电平转换电流与 频率 (KHz)

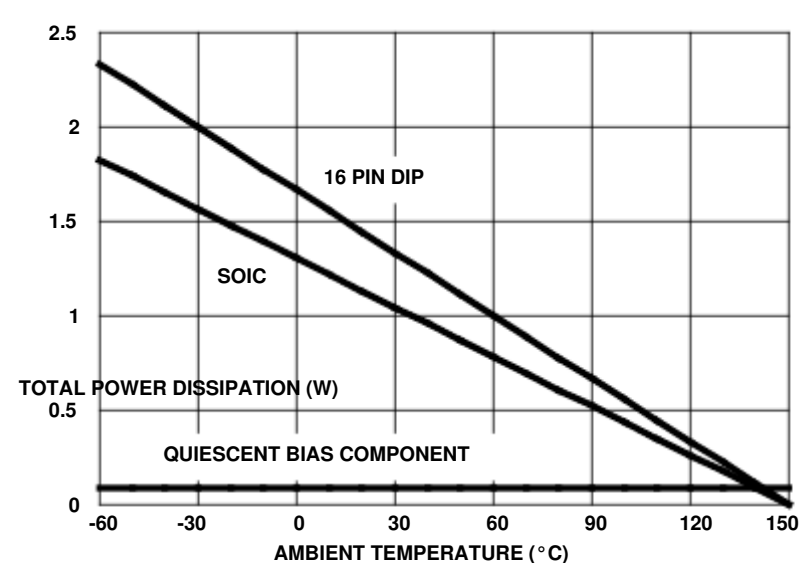


图15.最大功耗与环境 温度

HIP4082

性能曲线 (续)

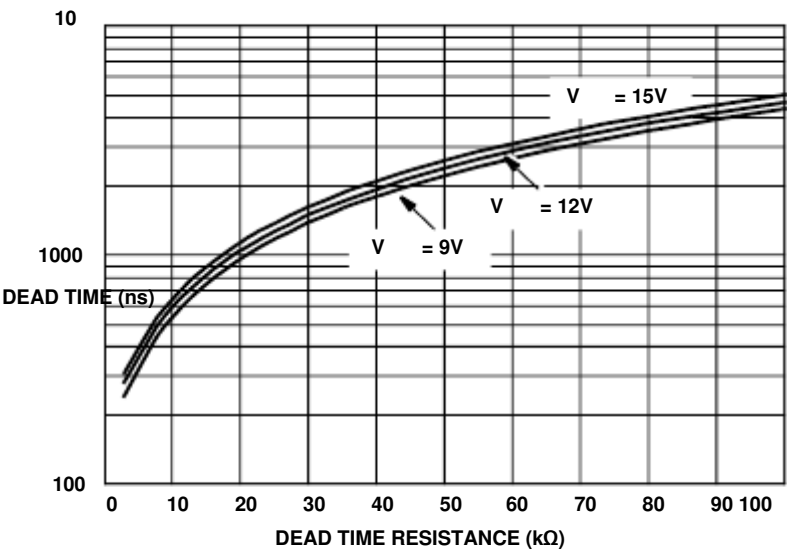


图16.死区时间比DEL电阻和偏置  
电源电压 (V<sub>DD</sub>) 电压

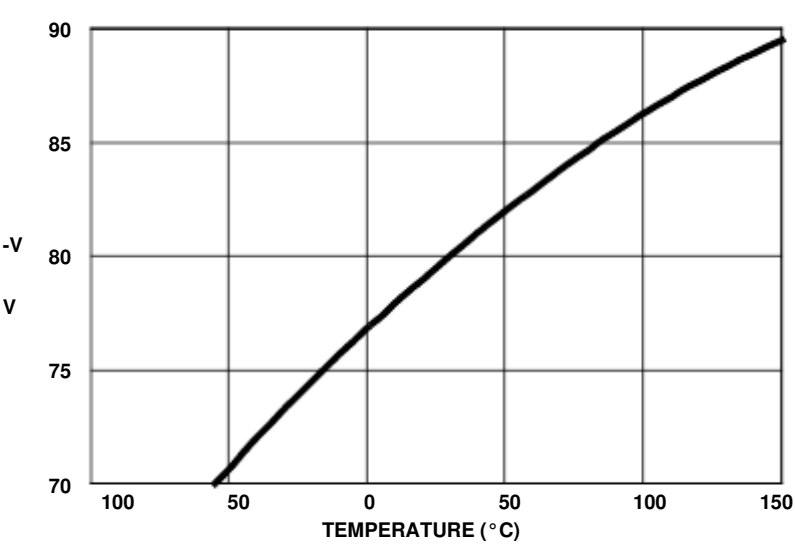
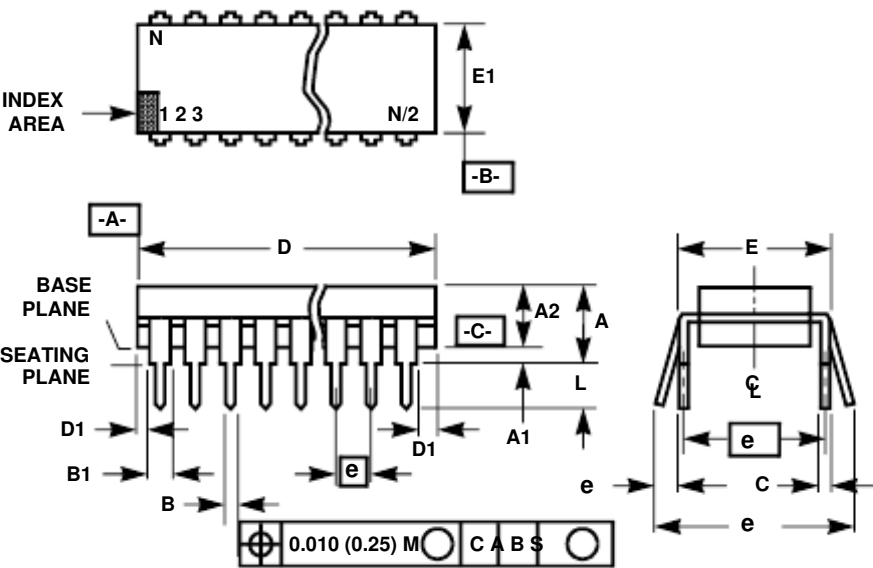


图17.最大工作峰值AHS /  
BHS 电压与温度

双列直插式塑料封装 (PDIP)



- 注意事项：
- 1,控制尺寸：英寸.如遇英文之间的冲突  
公制尺寸,英制尺寸的控制.
  - 2,尺寸和每ANSI Y14.5M-1982公
  - 3,符号定义在“MO系列符号表”第2.2节中定义  
公开号为95.
  - 4,尺寸A,A1和L计量与JE-就位包装  
DEC的座位平面计GS-3.
  - 5,D,D1,和E1尺寸不包括塑模毛边或突起.  
毛边或突起不得超过0.010英寸（0.25mm）.
  - 6,E和  $e_A$  计量与约束为perpendic - 引线  
ular到基准  $-C-$  .
  - 7.  $e_B$  以及 $e_C$  在无约束的引线引线技巧计量.  
 $e_C$  必须是大于或等于零.
  - 8,B1最大尺寸不包括丹巴尔突起.密封条  
突起不得超过0.010英寸（0.25mm）.
  - 9,N是终端位置的最大数量.
  - 10.角导致（1,N,N / 2和N / 2 +
  - 1 ) E1尺寸将有0.030英寸 - 0.045英寸（0.76 - 1.14毫  
米）.

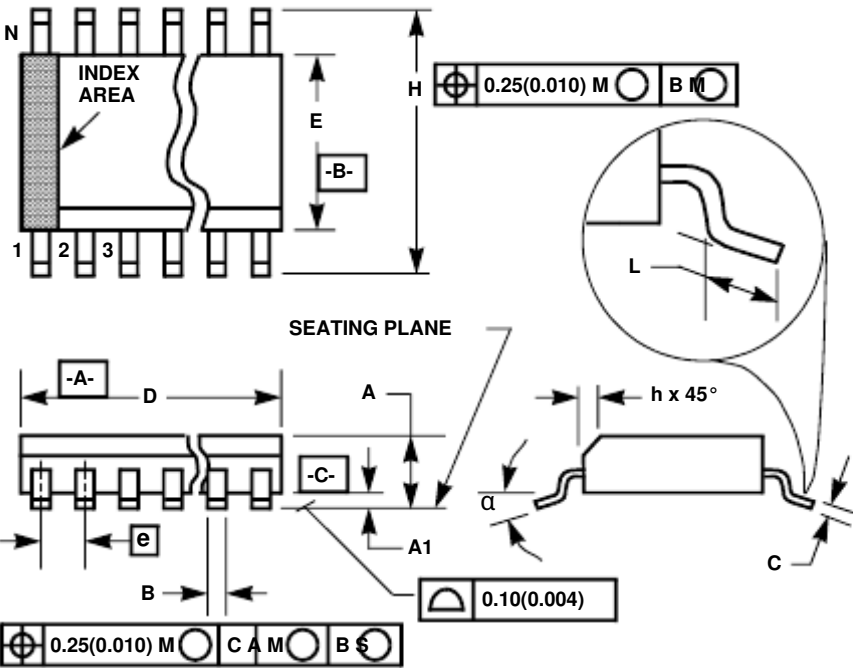
E16.3 (JEDEC的MS-001-BB问题D)  
16引脚双列直插式塑料包装

符号	英寸		毫米		NOTES
	MIN	MAX	MIN	MAX	
A	-	0.210	-	5.33	4
A1	0.015	-	0.39	-	4
A2	0.115	0.195	2.93	4.95	-
B	0.014	0.022	0.356	0.558	-
B1	0.045	0.070	1.15	1.77	8, 10
C	0.008	0.014	0.204	0.355	-
D	0.735	0.775	18.66	19.68	5
D1	0.005	-	0.13	-	5
E	0.300	0.325	7.62	8.25	6
E1	0.240	0.280	6.10	7.11	5
e	0.100 BSC		2.54 BSC		-
e <sub>A</sub>	0.300 BSC		7.62 BSC		6
e <sub>B</sub>	-	0.430	-	10.92	7
L	0.115	0.150	2.93	3.81	4
N	16		16		9

牧师0 +12 /  
93

HIP4082

小外形塑料封装（SOIC）



- 注意事项：
- 1,符号定义在“MO系列符号表”第2.2节中定义出版号95.
  - 2,尺寸和每ANSI Y14.5M-1982公差.
  - 3,尺寸“D”不包括毛边,毛刺突起或门.塑模每侧的毛边,前伸和门毛刺不得超过0.15mm（0.006英寸）.
  - 4,尺寸“E”不包括引脚间的毛边或突起.引脚间闪烁,每边突起不得超过0.25mm（0.010英寸）.
  - 5,身体上的倒角是可选的.如果它不存在,视觉索引功能必须设在crosshatched区.
  - 6,“L”是终端焊接到基板的长度.
  - 7,“N”是终端的职位数量.
  - 8,终端号码的显示仅供参考.
  - 9,管脚宽度“B”,衡量0.36毫米（0.014英寸）或更大以上座位平面,不得超过0.61毫米（0.024英寸）最大值.
  - 10控制尺寸：毫米.转换英寸尺寸不一定准确.

M16.15 （JEDEC的MS-012-AC版本C）  
16引脚窄体小外形塑料包装

符号	英寸		毫米		NOTES
	MIN	MAX	MIN	MAX	
A	0.0532	0.0688	1.35	1.75	-
A1	0.0040	0.0098	0.10	0.25	-
B	0.013	0.020	0.33	0.51	9
C	0.0075	0.0098	0.19	0.25	-
D	0.3859	0.3937	9.80	10.00	3
E	0.1497	0.1574	3.80	4.00	4
e	0.050 BSC		1.27 BSC		-
H	0.2284	0.2440	5.80	6.20	-
h	0.0099	0.0196	0.25	0.50	5
L	0.016	0.050	0.40	1.27	6
N	16		16		7
α	0°	8°	0°	8°	-

牧师1  
6/05

Intersil公司所有美国产品的制造,组装和测试都采用ISO9000质量体系标准.  
Intersil公司的质量认证,可[www.intersil.com](http://www.intersil.com) /设计/质量进行查看

Intersil products are sold by description only. Intersil Corporation reserves the right to make changes in circuit design, software and/or specifications at any time without notice. Accordingly, the reader is cautioned to verify that data sheets are current before placing orders. Information furnished by Intersil is believed to be accurate and reliable. However, no responsibility is assumed by Intersil or its subsidiaries for its use; nor for any infringements of patents or other rights of third parties which may result from its use. No license is granted by implication or otherwise under any patent or patent rights of Intersil or its subsidiaries.

关于Intersil公司及其产品的信息,请参阅[www.intersil.com](http://www.intersil.com)