2021 天勤计算机考研八套模拟卷 • 卷五

组成原理篇选择题答案解析

1. A.

CPI 是执行一条指令所需要的时钟周期数,系统结构、指令集、计算机组织等都会影响 CPI, 而时钟频率并不会影响到 CPI, 但可以加快指令的执行速度。如执行一条指令需要 5 个时钟周期,则主频大的 CPU 执行这条指令要比主频小的 CPU 快。

2. C.

此题我们采用排除法,可以看出四个选项中,尾数有正有负,先排除尾数为负的 A、B;其次 C、D 中的阶码为移码,1000001为正数,0111111为负数,且尾数部分(除符号位)的最高位相同。故最大的为 C。

【补充】

各种编码下的数值范围总结如下表所示。

编码方式	最小值编码	最小值	最大值编码	最大值	数值范围
n+1 位无符号定点整数	000 000	0	111111	2 ⁿ⁺¹ -1	$0 \le x \le 2^{n+1} - 1$
n+1 位无符号定点小数	0.00 · · · 000	0	0.11 · · · 111	1-2 ⁻ⁿ	0≤x≤1-2 ⁻ⁿ
n+1 位定点整数原码	1111 111	-2 ⁿ +1	0111 111	2 ⁿ -1	$-2^{n}+1 \le x \le 2^{n}-1$
n+1 位点定小数原码	1.111 · · · 111	-1+2 ⁻ⁿ	0.111 · · · 111	1-2 ⁻ⁿ	$-1+2^{-n} \le x \le 1-2^{-n}$
n+1 位定点整数补码	1000 000	-2 ⁿ	0111 · · · 111	2 ⁿ -1	$-2^{n} \le x \le 2^{n}-1$
n+1 位点定小数补码	1.000 · · · 000	-1	0.111 · · · 111	1-2 ⁻ⁿ	-1≤x≤1-2 ⁻ⁿ
n+1 位定点整数反码	1000 · · · 000	-2 ⁿ +1	0111 · · · 111	2 ⁿ -1	$-2^{n}+1 \le x \le 2^{n}-1$
n+1 位点定小数反码	1.000 · · · 000	-1+2 ⁻ⁿ	0.111 · · · 111	1-2 ⁻ⁿ	$-1+2^{-n} \le x \le 1-2^{-n}$
n+1 位定点整数移码	0000 000	-2 ⁿ	1111111	2 ⁿ -1	-2 ⁿ ≤x≤2 ⁿ -1
n+1 位点定小数移码	小数没有移码定义				

3. A.

首先将主存地址 35301H 写成二进制,即 0011 0101 0011 0000 0001,然后主要是分析该主存地址哪些位才是 Cache 字块地址。低位是块内地址,高位是主存字块标记位,所以中间的部分就是 Cache 字块地址;题目中给出每字块有 8 个字,每字为 32 位,所以每字块的大小为 32B,故块内地址需要低 5 位来表示。另外,要求主存字块标记位,只需求主存包含了多少个 Cache 即可,1MB/16KB=64,所以需要 6 位来表示主存字块标记位,二进制地址就划分为如下格式:

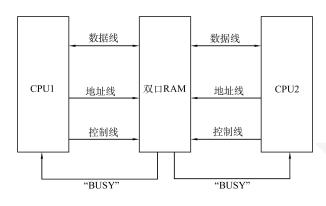
001101 010011000 00001 (主存字块标记位) (Cache 字块地址) (块内地址)

010011000的十进制数为152, 所以选A。

4. D.

- I: 高位多体交叉存储器由于是在单个存储器中将字连续存放的, 所以不能保证程序的局部性原理; 而低位多体交叉存储器由于是交叉存放的, 所以能很好地满足程序的局部性原理, 所以 I 错误。
- Ⅱ:高位四体交叉存储器虽然不能满足程序的连续读取,但是仍然有可能一次连续读出彼此地址相差一个存储体容量的4个字。虽然概率比较小,但是也非不可能,所以Ⅱ正确。

Ⅲ:双端口存储器虽然具有两套独立读/写端口,且具有各自的地址寄存器和译码电路,但是仍然不能同时对同一区间、同一单元进行写操作。因为当有一方进行写时,忙标志位将会阻止另一方访问(见下图),所以Ⅲ错误。



x 双端口存储器

扩展: 双端口存储器可以同时对同一区间、同一单元进行读操作。另外, 一方读一方写也不能同时对同一区间、同一单元进行操作, 否则将会发生冲突。总之, 只要有写操作, 就不能同时进行。

5. D.

- 1:64KB×8 位可以由 4 片 16KB×8 位的存储芯片只进行字扩展获得。
- II: 32KB×4 位不可能得到。
- III: 32KB×16 位可以先 2 片一组位扩展为 16KB×16 位, 然后字扩展为 32KB×16 位。
- IV: 16KB×32 位可以由 4 片 16KB×8 位的存储芯片只进行位扩展获得。

补充: RAM 芯片字扩展可以**增加存储单元的数量**,位扩展可以**增加存储器字长**。6. B。

- I: 既然指令码给出了存储器地址, 无论此地址是源操作数地址, 还是目的操作数地址, 执行周期都需要根据此地址访问存储器, 所以 I 正确。
 - Ⅱ: 零地址双操作数指令不需要指出操作数地址,因为操作数的地址隐含在堆栈指针中,所以Ⅱ正确。
 - Ⅲ: 一地址指令应该分为两种情况来讨论:
- (1) 进行单目运算(只需要一个操作数的运算,如自增、求反等操作)的一些操作,也就是说只有目的操作数的单操作数指令,按指令地址字段给出的地址读取操作数,最后将执行结果存回源地址。
- (2) 将目的地址隐含的双操作数指令, 先按指令地址码给出的地址读取源操作数, 而另一个操作数由 AC 提供, 运算结果也将存放在 AC 中。

综上所述,在一地址格式的指令中,可能有一个操作数,也可能有两个操作数,所以Ⅲ错误。

7. B.

排除法 A、C 肯定错误; 寻址方式是属于指令操作数的实现方式,它和存储程序与程序控制没有任何关系,更不存在和外存有关。另外扩展操作码的实现是依赖于地址段的个数,这和寻址方式并无直接联系,虽然不同的寻址方式可能会令操作码位数不一样,但这不属于扩展操作码,它是为了采用有限的位数来扩大寻址范围,从而缩短了指令的长度。

知识点扩展: 常见指令寻址方式特点总结。

- (1) 立即寻址: 操作数获取便捷。通常用于给寄存器赋初值。
- (2) 直接寻址: 相对于立即寻址, 缩短了指令长度。
- (3) 间接寻址: 扩大寻址范围; 便于编制程序, 易于完成子程序返回。
- (4) 寄存器寻址: 指令字较短; 指令执行速度较快。
- (5) 寄存器间接寻址:扩大寻址范围。
- (6) 基址寻址: 扩大操作数寻址范围; 适用于多道程序设计, 常用于为程序或数据分配存储空间。
- (7) 变址寻址: 主要用于处理数组问题, 适合编制循环程序。
- (8) 相对寻址: 控制程序的执行顺序、转移等。
- (9) **基址寻址和变址寻址的区别**:两种方式有效地址的形成都是寄存器内容+偏移地址,但在基址寻址中,程序员操作的是偏移地址,基址寄存器的内容由操作系统控制,在执行过程中是动态调整的;而在变址寻址中,程序员操作的是变址寄存器,偏移地址是固定不变的。

8. A.

操作码字段是属于机器指令的一部分,不属于微指令的组成部分,其他3个选项很容易判断。

9 C

因为转移指令占两字节,且取出一个字节时,PC+1,当取出这条指令后,PC的内容为200EH,根据相对寻址(PC)+相对位移=有效地址,则相对偏移量为1FB0H-200EH=DEH(最高位为符号位),转化为补码为A2H。

【注意】这里面的"1"的单位一定要明确了,除非题目指明了当取出几个字节时 PC 开始加 1,这里的 1 便是这几个字节,一般情况下根据指令执行的过程以及指令字在内存中的存放,这里的 1 指的是一个指令字的长度。10. B。

Ⅰ和Ⅱ: 计数器定时模式下,有 n 个 I/O 接口,就需要有 log2n 根设备地址线,工作原理是:假设有 8 个 I/O 设备,此时就需要 3 根设备地址线,并且 3 根设备地址线与这 8 个设备都相连;当有设备请求总线时(不管有多少个设备请求),BR 线中产生信号,触动计时器,此时计时器从 0 开始,通过设备地址线发送二进制信号,3 根线中信号逐步变化:000、001、010…,当设备检测到设备线中信号与该设备编号相同时,该设备获得总线控制权,进行总线操作;当该设备操作结束后,若仍有其他设备在请求,则计数器要么从 0 开始重新计数,要么从当前设备开始计数,依次进行。

- 如果每次计数器从0开始、肯定导致设备号小的优先级最高。
- 如果每次计数器从当前设备开始计数、则每个设备的优先级是一样的。

所以Ⅰ、Ⅱ都错误。

Ⅲ: 分布式仲裁控制逻辑分散在总线各部件中, 不需要中央仲裁器, 所以Ⅲ正确。

11. C.

首先需要明白中断向量就是中断服务程序的入口地址, 所以需要找到指定的中断向量。中断向量是保存在中断向量表中的, 而 0800H 是中断向量表的地址, 所以 0800H 的内容即是中断向量。