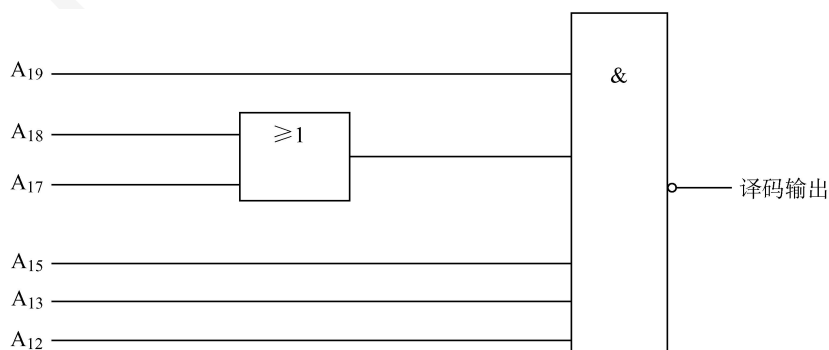


2021 天勤计算机考研八套模拟卷 · 卷七

组成原理篇

一、选择题（单选）

1. 已知定点整数 x 的原码为 $1x_{n-1}x_{n-2}x_{n-3}\cdots x_0$ ，且 $x > -2^{n-1}$ ，则必有（ ）。
A. $x_{n-1}=0$
B. $x_{n-1}=1$
C. $x_{n-1}=0$ ，且 $x_0 \sim x_{n-2}$ 不全为 0
D. $x_{n-1}=1$ ，且 $x_0 \sim x_{n-2}$ 不全为 0
2. 在原码一位乘中，当乘数 Y_i 为 1 时，（ ）。
A. 被乘数连同符号位与原部分积相加后，右移一位
B. 被乘数绝对值与原部分积相加后，右移一位
C. 被乘数连同符号位右移一位后，再与原部分积相加
D. 被乘数绝对值右移一位后，再与原部分积相加
3. 假定主存按字节编址，Cache 共有 64 行，采用 4 路组相联映射方式，主存块大小为 32 字节，所有编号都从 0 开始，则主存第 3000 号单元所在主存块对应的 Cache 组号是（ ）。
A. 1
B. 5
C. 13
D. 29
4. 如下图所示，若低位地址（ $A_0 \sim A_{11}$ ）接在主存芯片地址引脚上，高位地址（ $A_{12} \sim A_{19}$ ）进行片选译码（其中 A_{14} 和 A_{16} 没有参加译码），且片选信号低电平有效，则对图 8-2 所示的译码器，不属于其译码空间的地址为（ ）。
A. AB000H ~ ABFFFH
B. BB000H ~ BBFFFH
C. EF000H ~ EFFFFH
D. FE000H ~ FEFFFH



4 题图

5. 假设某计算机的指令长度为 20 位, 具有双操作数、单操作数和无操作数三种指令形式, 每个操作数地址规定用 6 位表示, 若操作码字段不固定, 现已给出 m 条双操作数指令, n 条无操作数指令。在此情况下, 这台计算机最多可以设计出 () 条单操作数指令。

- A. 2^8-m-n
- B. $2^{12}-m-n$
- C. $(2^8-m) \times 2^{12}-n$
- D. $[(2^8-m) \times 2^{12}-n]/2^6$

6. 流水线中有 3 类数据相关冲突: 写后读相关、读后写相关、写后写相关。那么下列 3 组指令中存在读后写相关的是 ()。

- I: I1 SUB R1,R2,R3; (R2)-(R3)→R1
I2 ADD R4,R5,R1; (R5)+(R1)→R4
- II: I1 STA M,R2; (R2)→M, M 为主存单元
I2 ADD R2,R4,R5; (R4)+(R5)→R2
- III: I1 MUL R3,R2,R1; (R2)×(R1)→R3
I2 SUB R3,R4,R5; (R4)-(R5)→R3

- A. 仅 I、III
- B. 仅 II
- C. 仅 II、III
- D. I、II、III

7. 某计算机采用 4 级中断, 优先级从高到低分别为 1、2、3、4。若将优先级的顺序修改为 3、1、2、4, 则此时 1、2、3、4 级的中断屏蔽字分别为 ()。

- A. 1111、0111、0011、0001
- B. 1101、0101、1111、0001
- C. 1101、0101、1011、0001
- D. 1101、1010、1111、0001

8. 下列属于微指令结构设计的目标是 ()。

- I. 提高微程序的执行速度
 - II. 缩短微指令的长度
 - III. 增大控制存储器的容量
- A. 仅 I、III
 - B. 仅 I、II
 - C. 仅 II、III
 - D. I、II、III

9. 下列说法中, 正确的是 ()。

- A. CPU 通过控制单元 CU 来识别信息是地址还是数据
- B. 间接寻址第一次访问内存所得到的信息经过系统总线的地址总线传送到 CPU
- C. 单总线结构中, 可以不使用 I/O 指令
- D. 在异步总线中, 传送操作由设备控制器控制

10. 在各种异步通信方式中, 下边的描述正确的是 ()。

- A. 全互锁方式速度最快
- B. 半互锁方式速度最快
- C. 不互锁方式速度最快
- D. 与互锁性无关

二、综合题

1. 在一个 36 位长的指令系统中，设计一个扩展操作码，使之能表示下列指令：

- (1) 7 条具有两个 15 位地址和一个 3 位地址的指令；
- (2) 500 条具有一个 15 位地址和一个 3 位地址的指令；
- (3) 50 条无地址指令。表示下列指令。

2. 设有一个直接映像方式的 Cache，其容量为 8KB，每块的大小为 16B，主存的容量为 512KB，试回答以下问题：

- (1) 主存有多少个块？分为多少个区？
- (2) 该 Cache 可容纳多少个块？Cache 地址有多少位？块号和块内地址各多少位？
- (3) 主存字地址有多少位？区号、区内块号和块内地址各多少位？
- (4) 主存中的第 j 块映像到 Cache 中哪一个块？
- (5) 将主存中的第 513 块调入 Cache，则 Cache 的块号为多少？它的区号为多少？
- (6) 在上一步的基础上，假设送出的主存地址为 04011H，是否命中？

答案

一、选择题答案

1.A 2.B 3.C 4.D 5.D 6.B 7.B 8.B 9.C 10.C

二、综合题答案

1.
设计的三种指令：

(1)

000~110 3 位	15 位	15 位	3 位
OP	A1	A2	A3

(2)

111000000000000000 ~ 111000000111110011 18 位	15 位	3 位
OP	A2	A3

(3)

111000000111110100000000000000000000 ~ 1110000001111101000000000000000110001 36 位	
OP	

2.

(1)
主存有 $512\text{KB}/16\text{B} = 32\text{K}$ 个块
主存有 $512\text{KB}/8\text{KB} = 64$ 个区

(2)
Cache 有 $8\text{KB}/16\text{B} = 512$ 个块
Cache 容量 $8\text{KB}=2^{13}\text{B}$ ，即 Cache 地址 13 位
块大小为 $16\text{B}=2^4\text{B}$ ，即块内地址 4 位
则块号为 $13-4 = 9$ 位

(3)
主存有 $512\text{KB} = 2^{19}\text{B}$ ，即主存 19 位
主存有 $64=2^6$ 个区，即区号 6 位
块大小为 $16\text{B}=2^4\text{B}$ ，即块内地址 4 位
区内块号为： $19-6-4 = 9$ 位

(4)
映射到： $j \bmod 512$ 块

(5)
Cache 的块号为： $513 \bmod 512 = 1$
区号为： $\lfloor 513/512 \rfloor = 1$

(6)
 $04011\text{H} = (000\ 0100\ 0000\ 0001\ 0001)_2$
区号为 2，不命中。

