# 2021 天勤计算机考研八套模拟卷 • 卷一

## 组成原理篇

#### 一、选择题 (单选)

C.  $(SP)-1 \rightarrow SP$ ,  $(M_{SP}) \rightarrow A$ D.  $(M_{SP}) \rightarrow A$ ,  $(SP)-1 \rightarrow SP$ 

1.CPU 的 CPI 与下列哪个因素无关? ( ) A. 时钟频率 B. 系统结构 C. 指令集 D. 计算机组织
2.算术逻辑单元(ALU)的功能一般包括( ) A. 算术运算 B. 逻辑运算 C. 算术运算和逻辑运算 D. 加法运算
3.按照 IEEE754 标准规定的 32 位浮点数(41A4C000) <sub>16</sub> 对应的十进制数是( ) A. 4.59375 B20.59375 C4.59375 D. 20.59375
4.4 片 16K×8 位的存储芯片,可以设计成 ( ) 容量的存储器 A. 32K×16 位 B. 16K×16 位 C. 32K×8 位 D. 16K×8 位
$5.$ 地址总线为 $A_{15}$ (高位) ~ $A_{0}$ (低位),若用 $1$ K × $4$ 位的存储芯片组成 $4$ KB 的存储器,并以地址总线的高位做月选,则加在各存储芯片上的地址线是( ) A. $A_{15}$ ~ $A_{0}$ B. $A_{11}$ ~ $A_{0}$ C. $A_{9}$ ~ $A_{0}$ D. $A_{8}$ ~ $A_{0}$
6.堆栈寻址方式中,设 A 为累加器,SP 为堆栈指示器, $M_{SP}$ 为 SP 指示的栈顶单元,如果进栈操作的动作顺序是: (A) $\rightarrow$ M <sub>SP</sub> , (SP) $-1$ $\rightarrow$ SP,那么出栈操作的动作顺序应为( ) A. ( $M_{SP}$ ) $\rightarrow$ A,(SP) $+1$ $\rightarrow$ SP B. (SP) $+1$ $\rightarrow$ SP,( $M_{SP}$ ) $\rightarrow$ A

7.设变址寄存器为 X,	形式地址为 D,	某计算机具有先间址后变址的寻址方式,	则这种寻址方式的有效地址为
( )			

- A. EA = (X)+D
- B. EA = (X)+(D)
- C. EA = ((X)+D)
- D. EA = X+D
- 8.间址周期结束时, CPU 内寄存器 MDR 中的内容为 ( )
- A. 指令
- B. 操作数地址
- C. 操作数
- D. 无法确定
- 9.在微程序控制器中,执行指令微程序的首条微指令地址是通过( )得到的
- A. 程序计数器 PC
- B. 前条微指令
- C. μPC+1
- D. 指令操作码映射

10.某串行异步总线的帧格式为 7bit 数据位,1bit 奇偶校验位,2bit 停止位,信号采用二元调制,当波特率为 9600Baud,那么总线的数据传输率为( )

- A. 840B/s
- B. 19200B/s
- C. 4800B/s
- D. 960B/s

#### 二、综合题

1.假定某计算机有 A、B、C、D 共 4 个中断源,它们的中断优先级别分别为 1、2、3、4。若这 4 级同时发出中断请求,但要求中断处理次序为 C、D、A、B。请设计各级处理程序的中断屏蔽字,并画出进入各级中断程序的过程示意图。

2.指令流水线有取指(IF)、译码 (ID)、执行 (EX) 、访存 (MEM) 、写回寄存器堆 (WB) 五个过程, 共 7 条指令连续输入此流水线。

- (1) 画出流水线处理的时空图, 假设每个过程消耗的时间单元为 10ns;
- (2) 求流水线的实际吞吐率;
- (3) 求流水线的加速比。

## 答案

### 一、选择题答案

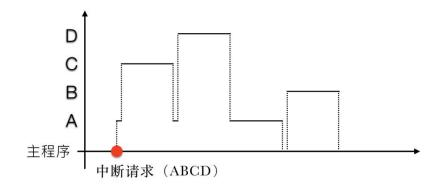
1.A 2.C 3.D 4.A 5.C 6.B 7.B 8.B 9.D 10.A

## 二、综合题答案

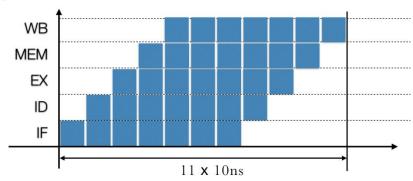
1**.** 屏蔽字:

	А	В	O	D
Α	1	1	0	0
В	0	1	0	0
С	1	1	1	1
D	1	1	0	1

过程图:



时空图:



吞吐率 =  $7/(11x10) = 6.4x10^7$ 条/s

加速比 = 7x5/(5+7-1) = 3.18

全套模拟卷以及答案解析视频讲解来辉解读公众号获取:

