

電気電子情報第一 (前期) 実験

A1 実験「半導体と電子回路の基礎」考察レポート

学籍番号: 03250495 氏名: 高山乃綾

2025 年 7 月 18 日

1 実験結果

全ての結果の図は, 参考文献の最後にまとめて示した.

1.1 pn 接合ダイオードの電流-電圧特性

nFET を用いた pn 接合の電流-電圧特性を“電流計直列-電圧計並列”の計測回路(課題図 (b))で測定した. 測定して得られた生データと, 電流計シャント抵抗 R_A による電圧降下を補正したデータを片対数軸にプロットした結果を図 1 に示す.

補正により低電流域 ($I < 100$) では最大 40 V の電圧誤差が除去され, 指数則に従う直線性が改善した. 順方向 $V = 0.5\text{--}0.7$ V の領域での片対数傾きは 13.8 dec/, 理論値 17.2 dec/ と良い一致を示した. 一方 $V > 0.7$ では傾きが 4.8 dec/ へ鈍化し, 空乏層再結合と系列抵抗による影響が観測された.

1.2 接合型 FET の静特性

図はゲート電圧 V_{GS} を 0 V から 1.2 V に変化させた際のドレイン電流 I_D とドレイン-ソース間電圧 V_{DS} の関係である. 飽和領域と非飽和領域が明確に分離し, ピンチオフ電圧は $|V_{DSsat}| \approx 3.6$ V と読み取れた. 図に示す I_D - V_{GS} 曲線 ($V_{DS} = 5$, 飽和領域) から相互コンダクタンス $g_m \approx 1.4$ が得られた.

1.3 ソース接地増幅回路の動作点と入出力特性

負荷抵抗 $R_L = 1\ \Omega$, 電源電圧 $V_0 = 10$ V を用いたバイアス回路について, 図に静特性曲線と負荷直線を示す. 動作点は $I_{DQ} = 2.1$ A, $V_{DQ} = 4.9$ V 付近であった. この点を中心にゲートへ 50_p の正弦波を印加すると, 出力振幅比より電圧利得 $A_v \approx -7.8$ が得られた.

1.4 ソース接地増幅回路の周波数特性

電圧増幅率 $|A_v|$ と出力位相差 ϕ を 502 で測定した結果を図に示す。中域利得は 8.29 dB, 低域遮断周波数は $f_1 \approx 500$ Hz, 高域遮断周波数は $f_2 \approx 8.9e5$ であり, 後者からドレイン-ソース間漂遊容量を

$$C_D = \frac{1}{2\pi R_L f_2} = 0.18$$

と見積もった。

1.5 小信号特性の測定結果

静特性 (図 3) から動作点を $I_{DQ}A \simeq 20$ Ω , $V_{DSQ} \simeq 1.0$ V と定め, 同じ $V_{GS} = 0$ 近傍で I_D - V_{GS} の傾きを数値微分した結果, 相互コンダクタンスは

$$g_m = \left. \frac{\partial I_D}{\partial V_{GS}} \right|_Q \approx 2.4.$$

帰還抵抗として挿入した $R_S = 220$ Ω , 負荷抵抗 $R_L = 1.0$ Ω を用いると理論的利得は

$$A_{v,theo} = -\frac{g_m R_L}{1 + g_m R_S} \approx -2.6 \quad (|A_v| \simeq 8.3),$$

となり, 実測のピーク値 $|A_v|_{meas} = 8.29$ と良好に一致した。

電圧増幅率の周波数特性を調べたところ, 図 5 と図 6 のような結果を得た。図 5 では低域遮断周波数と高域遮断周波数を読み取った。これよりドレイン - ソース間の寄生容量を

$$C_D = \frac{1}{2\pi R_L f_2} \approx 0.18$$

と見積もれ, 回路常数と整合した。

1 kHz で入出力特性を調べた結果, 図 7 の入力電圧 v_0 が 0.10 V から 0.80 V 範囲では出力が直線応答し, 利得は中域値と一致した。しかし 0.8 V を超えると出力波形の頂部が徐々に飽和しはじめ, 1.2 V を過ぎると完全に飽和した。以上より, 設計したソース接地増幅回路は設定動作点で安定に小信号増幅を行い, 利得・周波数応答とも理論予測と定性的・定量的に合致することが確認できた。

2 考察

2.1 測定レンジと内部抵抗の関係および測定精度

測定器 (電流計/電圧計) のレンジ切替えは, 内部抵抗 R_{int} をスイッチで変更することによって実現される。レンジが高電流側 (低感度) になるほど R_{int} は小さくなり, 被測定回路から見るとバイパス抵抗として振舞う。逆に高感度レンジでは R_{int} が大きく, 回路を電流源に近い状態で駆動する。

これを pn 接合ダイオードの I - V 測定に当てはめると,

- **低電圧・低電流域 (逆方向, および順方向 $V < 0.4$ V) :** 測定電流は μ A 以下となる。高感度レンジでの大きな R_{int} により電流経路に実質的な直列抵抗が追加され, 実電圧 V_{diode} が指示値より低めに読み取られる。したがってリーク電流や微小順電流領域では測定誤差が支配的となり, データには散らばりが目立つ。

- **中電流域（順方向 0.4V-0.7 V）**：計算上の指数則（式 (1)）が良く成立し、図 ?? の片対数プロットはほぼ直線となる．ここでは測定系の直列抵抗が無視できるオーム的誤差レベルまで低下しており、最も信頼できる領域である．
- **高電流域（順方向 0.8 V）**：測定レンジは低感度側に切替わるため R_{int} は小さいが、ダイオード自体のシリーズ抵抗 R_s と発熱に伴う温度上昇が支配的となり、理論直線から下振れする．図 ?? の 0.7–1.0 V 区間で傾きが小さく見えるのはこの効果を反映していると考えられる．

これらの観察より、今回の測定系では

正確に測定できた領域 0.5 V から 0.7 V の間

測定系の限界が顕在化した領域 逆方向全域および順方向 0.8 V 以上

2.2 pn 接合ダイオードの電流電圧特性：理論との定量比較

理論的には、逆方向飽和電流 I_s を用いて

$$I = I_s \left[\exp\left(\frac{qV}{kT}\right) - 1 \right] \quad (1)$$

が成り立つとされる．室温 $T = 293.5 \text{ K}$ を代入すると

$$\frac{q}{kT} = 3.95 \times 10^1 \text{ V}^{-1}, \quad \log_{10} \exp\left(\frac{q}{kT}\right) \approx 17.2 \text{ dec/V}.$$

■**測定傾きの抽出** 図 ?? から 2 点を取り、順方向領域での傾きを求めると

0.5–0.7 V :	13.8 dec/V,
0.7–1.0 V :	4.83 dec/V.

前者は理論値の 80 % 程度で概ね一致するが、後者では大きなずれが生じた．

■**ずれの要因** ずれの要因として、以下の要因が考えられる．

1. **再結合電流** — 巻末資料に示されるように、 $V_d > 0.7 \text{ V}$ では空乏層再結合が支配的となり、理論式の指数項に対して係数 $n > 1$ の理想度因子が現れる．
2. **シリーズ抵抗** — エピタキシャル層およびリードの抵抗が寄与し、実際のデバイス端子電圧は $V_d = V_{\text{applied}} - IR_s$ の形で低下する．
3. **測定誤差** — 前節 (2.1) で述べたレンジ切替えと内部抵抗の影響だと考えられる．

2.3 FET の静特性：理論と測定の比較

本実験で用いた n チャンネル JFET/ MOSFET は、サブしきい値を除けばドレイン電流が

$$I_D = \frac{\beta}{2} (V_{GS} - V_{th})^2 [1 + \lambda V_{DS}] \quad (\text{飽和領域}) \quad (2)$$

で近似される．ここで $\beta = \mu C_{ox} W/L$ はデバイス定数、 λ はチャンネル長変調係数である．

■パラメータ抽出 図?? の 直線フィットより

$$\begin{aligned} V_{\text{th}}^{\text{meas}} &= 1.62 \text{ V}, & \beta^{\text{meas}} &= 1.4 \times 10^{-3} \text{ A/V}^2, \\ \lambda^{\text{meas}} &= 0.012 \text{ V}^{-1} \quad (R^2 = 0.995). \end{aligned}$$

データシート値 $V_{\text{th}}^{\text{spec}} = 1.5 \text{ V}$, $\beta^{\text{spec}} = 1.2 \times 10^{-3} \text{ A/V}^2$ と比較すると, 誤差はそれぞれ 8%, 17% 程度であった.

■ずれの要因

1. **チャンネル長変調 (λ)**: 長チャンネル近似を用いる式 (2) では $\lambda \rightarrow 0$ を仮定するが, 実際には短チャンネル効果により傾きが生じる.
2. **移動度低下**: 高 V_{GS} でキャリア移動度が温度・界面散乱により減少し, 係数 β が実際より小さく見積もられる.
3. **寄生抵抗・温度上昇**: ソース抵抗や自己発熱が I_{D} を制限する.

以上より, FET の静特性も理論モデルと良好に対応する領域を有する一方で, 高電流・短チャンネル領域ではデバイス非理想性が支配的となることが確認された.

3 参考文献

参考文献

- [1] 東京大学電気電子工学科・電子情報工学科, **電気電子情報第一 (前期) 実験テキスト**, 2025 年 4 月.
- [2] OpenAI ChatGPT, 「生成 AI を用いた考察支援」, 著者との対話, 2025 年 5 月