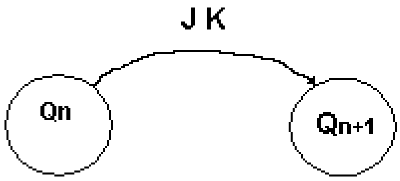
Le possibili modalità di funzionamento di un flip-flop e, più in generale, di qualsiasi circuito digitale con uno o più flip-flop, possono essere descritte in diverse modalità: tabella della verità, equazione caratteristica, tabella delle transizioni, diagramma degli stati. Le varie modalità sono tra loro perfettamente equivalenti per cui da ciascuna rappresentazione è possibile ricavare qualsiasi altra.

Diagramma degli stati

Per *diagramma degli stati* si intende una rappresentazione grafica dei vari stati o valori logici che il sistema digitale sequenziale può assumere. Nel caso del singolo flip-flop, che possiede una sola uscita Q, i possibili stati sono due: 0 e 1.



I due valori si inseriscono in altrettanti cerchietti ognuno dei quali rappresenta il punto di arrivo o il punto di partenza di un arco orientato che rappresenta la transizione dello stato interno del circuito. L'arco orientato è condizionato dagli ingressi esterni che, per il flip-flop JK, sono gli ingressi J e K.

Come caso specifico si costruisce il diagramma degli stati del flip-flop JK. Per poterlo costruire si è tenuta presente la corrispondente Tavola di Verità. Per ogni combinazione si tiene conto dei valori degli ingressi J e K e di quelli dello stato presente Qi e futuro Q_{i+1}.

Ingressi			Q_{i+1}
0	0	↑	Q_i
0	1	↑	0
1	0	↑	1
1	1	↑	$\overline{Q_i}$

Tavola di Verità

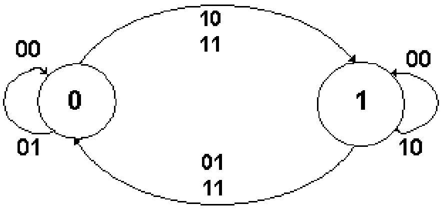


Diagramma degli stati del flip-flop JK

Per la prima combinazione, ad esempio, si ha: J=K=0 e Q_i=Q_{i+1}=0. Si deve disegnare, pertanto, un arco orientato che parte dallo stato 0 (stato presente Qi) e termina nello stesso stato 0 (stato futuro Qi_{+1}). Si procede con lo stesso ragionamento per le altre combinazioni.
Per l'ultima combinazione si ha: J=K=1, Q_i=1 e Q_{i+1}=0.
L'arco orientato parte dallo stato 1 e termina nello stato 0. Sull'arco orientato si scrivono i due valori degli ingressi J e K: 11.

Tabella delle transizioni senza clock

Si indica col nome di tabella delle transizioni la *mappa di Karnaugh* in cui si inseriscono i valori che assume lo stato futuro Q_{i+1} dell'uscita **in funzione degli ingressi e dello stato presente Q_i.**
Come caso specifico si costruisce la Tabella di Transizione del flip-flop JK,quindi gli ingressi da considerare sono J, K e Q_i.

Q_i \ JK	00	01	11	10
0	0	0	1	1
1	1	0	0	1

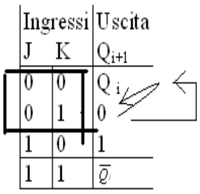
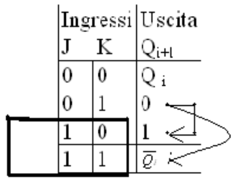
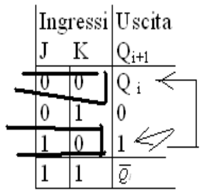
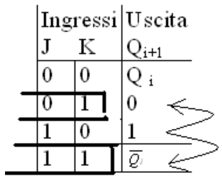
Essa si ricava dalla tabella della verità o, indifferentemente, dal diagramma degli stati .
Le celle in cui compare un bit coincidente col valore di Q_i (celle con sfondo giallo) rappresentano uno stato stabile poiché un impulso di clock non modifica lo stato di uscita .
Sono stabili i due stati della prima colonna (JK=00), lo stato superiore della seconda colonna e lo stato inferiore della quarta colonna. Gli altri sono stati instabili.
La funzione minimizzata che si ricava dalla precedente tabella delle transizioni prende il nome di equazione di funzionamento e vale:

$$Q_{i+1} = \overline{K}\, Q_i + J\, \overline{Q_i}$$

Essa si ricava raggruppando le due celle adiacenti della prima riga in cui compare 1 e le due celle della seconda riga poste in prima e quarta colonna.

Tabella delle eccitazioni

Servono a precisare come devono essere i valori delle entrate per ottenere una transizione da un valore iniziale dell'uscita ad un determinato valore futuro.
Sono deducibili dalle Tavole di Verità del rispettivo FF, con le quali in ultima analisi coincidono, salvo che ora viene evidenziato, per ogni valore iniziale dell'uscita e per ogni possibile valore futuro, il corrispondente valore delle entrate necessarie al verificarsi di quella combinazione.
Come caso specifico si imposta la costruzione della tabella delle eccitazioni del flip-flop JK tenendo presente la corrispondente Tavola di Verità.

<table>
<tr>
<td>
Se inizialmente il valore dell'uscita è Q_i =0 e si vuole che rimanga Q_{i+1}=0, si deve applicare J = 0 mentre K indifferentemente può valere 0 o 1.</td>
<td>
Se lo stato iniziale dell'uscita è Q_i =0 e si vuole passare a Q_{i+1}=1, si deve applicare J = 1 mentre K indifferentemente può valere 0 o 1.</td>
<td>
Se lo stato iniziale dell'uscita è Q_i =1 e si vuole che rimanga Q_{i+1}=1, si deve applicare K = 0 mentre J indifferentemente può valere 0 o 1.</td>
<td>
Se lo stato iniziale dell'uscita è Q_i =1 e si vuole passare a Q_{i+1}=0, si deve applicare K = 1 mentre J indifferentemente può valere 0 o 1.</td>
</tr>
</table>

Il tutto trova riscontro nella Tabella di eccitazione del JKFF

Q_i	Q_{i+1}	J	K
0	0	0	X
0	1	1	X
1	0	X	1
1	1	X	0

Con le tabelle di Eccitazione e con le Tabelle di Commutazione, si può trasformare qualunque bistabile in un altro seguendo la procedura che segue:

Come trasformare un ….FF ad un ingresso in un ….FF qualunque:

- ✓ Completare la tabella di transizione del FF da realizzare anche senza clock;
- ✓ Minimizzare la tabella di transizione con Karnaugh e ricavare l'equazione di funzionamento da far coincidere con l'ingresso del FF di cui si dispone;
- ✓ Aggiungere gli ingressi mancanti del FF da realizzare e si realizza la rete combinatoria come prescritto dall'equazione di funzionamento.

Come trasformare un ….FF qualunque in un ….FF qualunque:

- ✓ Completare la tabella di eccitazione del FF di partenza;
- ✓ Completare la tabella di transizione del FF ricercato ;
- ✓ Sostituire nella tabella di transizione, al posto delle uscite future Q_{i+1} i valori (o le combinazioni)dedotti dalla tabella di eccitazione che portano da Q_i a Q_{i+1}. Si ottiene così la mappa delle commutazioni;
- ✓ Sdoppiare, quando richiesto, la mappa delle commutazioni e minimizzarle deducendo la/e equazione/i di funzionamento;
- ✓ Far coincidere Q_{i+1} con gli ingressi del FF di partenza;
- ✓ Realizzare la rete combinatoria come prescritto dall'equazione di funzionamento.

FLIP-FLOP D positive edge triggered

Tavola di Verità

D	Ck	Q_{i+1}	commento
X	0	Q_i	Memoria
X	1	Q_i	Memoria
X	↓	Q_i	Memoria
0	↑	0	Reset
1	↑	1	Set

Tabella di transizione

Qi \ D	0	1
0	0	1
1	0	1

Eq.di funzionamento:

$Q_{i+1} = D$

Tabella di eccitazione

Q_i	Q_{i+1}	D
0	0	0
0	1	1
1	0	0
1	1	1

FLIP-FLOP T positive edge triggered

Tavola di Verità

T	Ck	Q_{i+1}	commento
X	0	Q_i	Memoria
X	1	Q_i	Memoria
X	↓	Q_i	Memoria
0	↑	Q_i	Memoria
1	↑	$\overline{Q_i}$	Toggle

Tabella di transizione

Qi \ T	0	1
0	0	1
1	1	0

Eq.di funzionamento:

$Q_{i+1} = \overline{T}\, Q_i + T\, \overline{Q_i}$

Tabella di eccitazione

Q_i	Q_{i+1}	T
0	0	0
0	1	1
1	0	1
1	1	0

FLIP-FLOP JK positive edge triggered

Tavola di Verità

J	K	CK	Q_{i+1}	commento
X	X	0	Q_i	Memoria
X	X	1	Q_i	Memoria
X	X	↓	Q_i	Memoria
0	0	↑	Q_i	Memoria
0	1	↑	0	Reset
1	0	↑	1	Set
1	1	↑	$\overline{Q_i}$	Toggle(Inverte lo stato precedente)

Tabella di transizione

Qi \ JK	00	01	11	10
0	0	0	1	1
1	1	0	0	1

Eq.di funzionamento:

$Q_{i+1} = \overline{K}\, Q_i + J\, \overline{Q_i}$

Tabella di eccitazione

Q_i	Q_{i+1}	J	K
0	0	0	X
0	1	1	X
1	0	X	1
1	1	X	0

FLIP-FLOP SR negative edge triggered

Tavola di Verità

S	R	CK	Q_{i+1}	commento
X	X	0	Q_i	Memoria
X	X	1	Q_i	Memoria
X	X	↑	Q_i	Memoria
0	0	↓	Q_i	Memoria
0	1	↓	0	Reset
1	0	↓	1	Set
1	1	↓	X	Non annessa

Tabella di transizione

Qi \ SR	00	01	11	10
0	0	0	X	1
1	1	0	X	1

Eq.di funzionamento:

$Q_{i+1} = S + \overline{R}\, Q_i$

Tabella di eccitazione

Q_i	Q_{i+1}	S	R
0	0	0	X
0	1	1	0
1	0	0	1
1	1	X	0

FLIP-FLOP master-slave

ingressi			Stato futuro	
CK	J	K	Q_{n+1}	condizione
⎍	0	0	Q_n	Non cambia
⎍	0	1	0	Reset
⎍	1	0	1	Set
⎍	1	1	Q_n negato	Inverte lo stato precedente

In corrispondenza del fronte di discesa del segnale di clock,produce un'uscita conseguente a quello che era lo stato degli ingressi durante la permanenza del segnale di clock al livello 1.

Applicazioni dei flip-flop

I flip-flop trovano applicazione in tutti i circuiti digitali sequenziali, cioè in quei circuiti in cui le uscite, oltre a dipendere dagli ingressi esterni, dipendono anche dallo stato interno assunto in precedenza. In altre parole trova applicazione in tutti i dispositivi di memoria: contatori, centralina dei cancelli automatici, ascensori, lavatrici, antifurto, generatori di sequenze binarie e, in particolare, in tutte le applicazioni di automazione industriale.

Comandi separati di marcia e di arresto

$\bar{S}$	$\bar{R}$	$Q(i+1)$
0	0	Non valida
0	1	1
1	0	0
1	1	$Q(i)$ memoria *

Un flip-flop SR con ingressi in logica negativa (realizzato con due porte NAND) è comandato da due pulsanti, normalmente aperti, indicati con PM e PA. Il circuito consente i comandi separati per la marcia e l'arresto di apparati di potenza. Si immagina che il dispositivo da avviare sia inizialmente **FERMO**.

fig1) Quando i pulsanti sono nello stato rilasciati, gli ingressi del flip-flop sono al livello logico alto: l'uscita conserva lo stato precedente.
fig2) Per mettere in marcia il circuito di potenza, ovvero porre Q=1, si deve premere il pulsante di marcia PM.
Ciò provoca il collegamento a massa del pin 1 e quindi l'uscita Q si porta al livello logico alto: il circuito di potenza viene attivato.
fig3) come **fig1)** Rilasciando il pulsante l'uscita conserva lo stato Q=1 di memoria, ma adesso l'impianto rimane in marcia.
fig4) Per arrestare l'impianto si deve premere il pulsante di arresto PA. Ciò provoca il collegamento a massa del piedino 5 e quindi Q=0.
L'impianto si arresta. Rilasciando il pulsante l'uscita conserva lo stato Q=0 e l'impianto rimane nello stato di arresto.

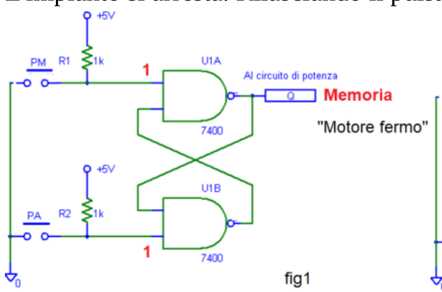


fig1

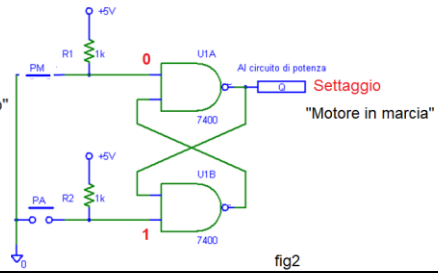


fig2

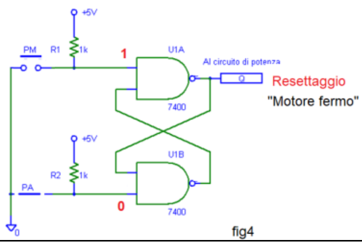


fig4