

电子技术与系统 – 实验累积报告

Noflowerzzk

2025.5

1 电路基础

1.1 基尔霍夫电路定律

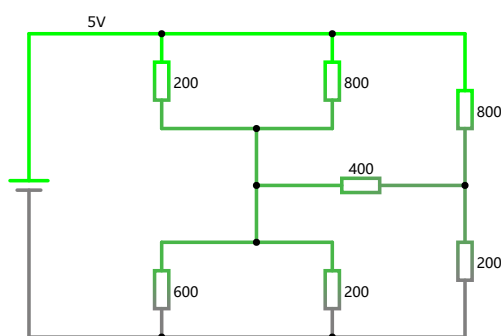


图 1: KCL/KVL 验证

2 晶体管输入输出特性

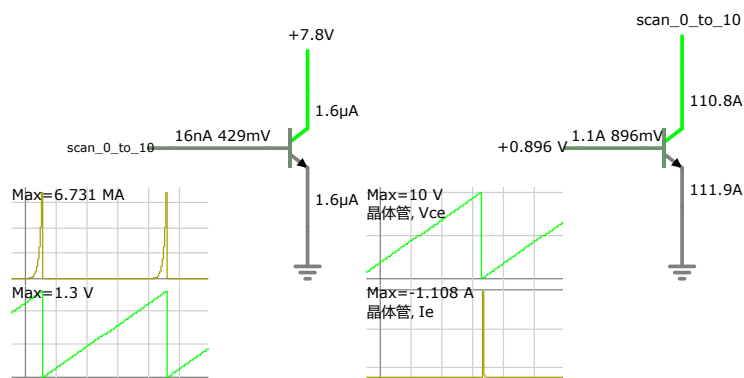


图 2: 晶体管输入输出特性

曲线可以放大观察

最大电压 0.149V, 也即工作区间为 0V – 0.149V

3 基本放大电路

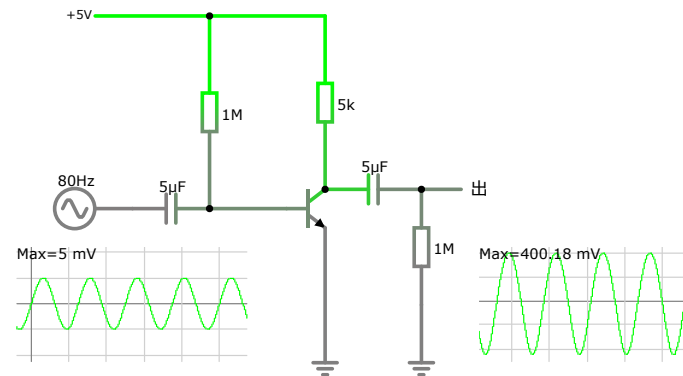


图 3: 基本放大电路

$$r_{be} = \frac{\beta V_E}{I_C} = 1.25\text{k}\Omega$$

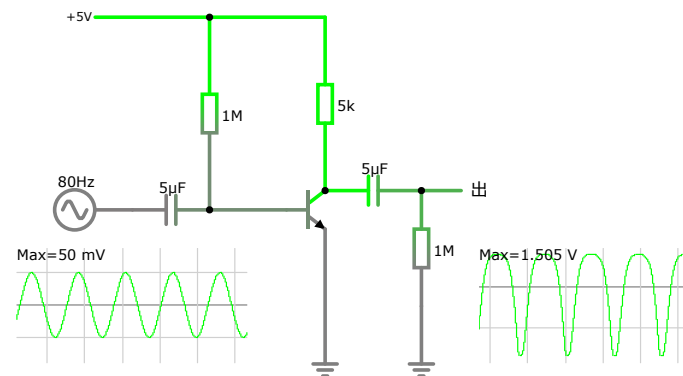


图 4: 基本放大电路 – 失真

更改输入为频率 80Hz、幅值 50mV 的交流源时，波形出现明显失真。

修改方案：在发射极与地之间接入一个 1kΩ 的电阻，此时输入电阻约为 2.5kΩ, 放大倍数约为 -38.5.

4 理想运算放大电路

电路如图 5

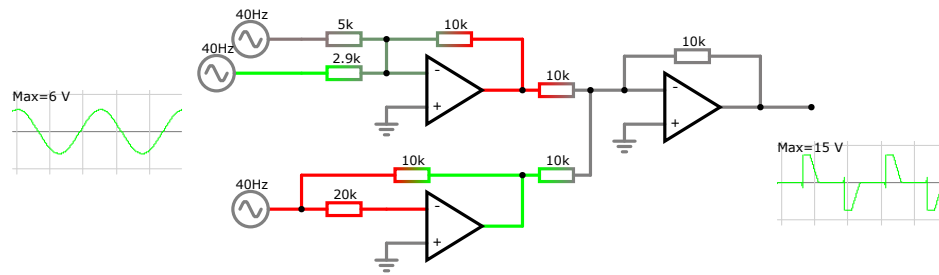


图 5: 运算放大器电路

三个输入信号如下:

$$a(t) = \sin(\omega t)$$

$$b(t) = \cos(\omega t)$$

$$c(t) = -\cos(\omega t)$$

输出波形可表示为:

$$y(t) = 4.47 \cdot \sin(\omega t + 26.6^\circ)$$

5 CMOS 与非门电路

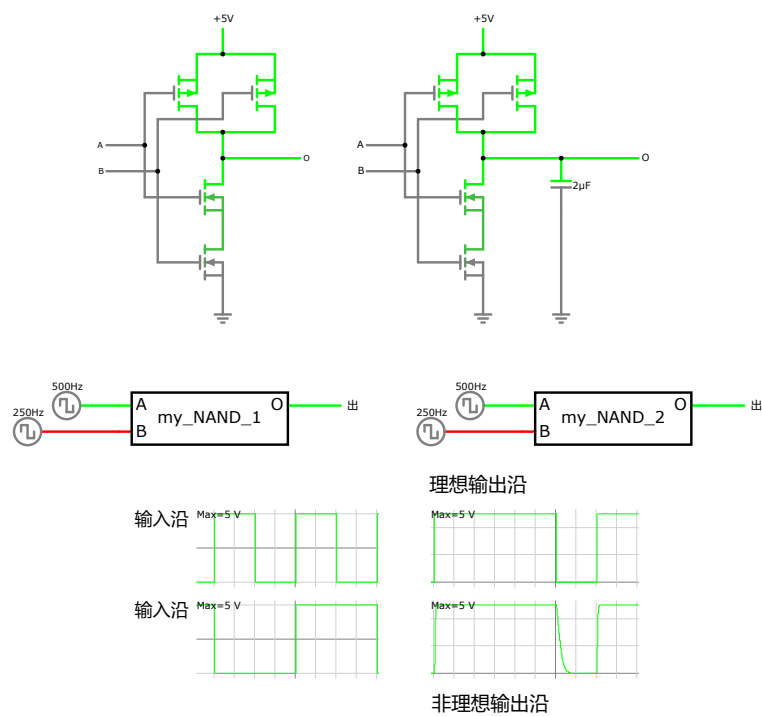


图 6: CMOS 与非门电路

延迟测量: $t_{HL} = 0.45\text{ms}$, $t_{LH} = 0.10\text{ms}$

6 半加器与全加器

内容见图 7

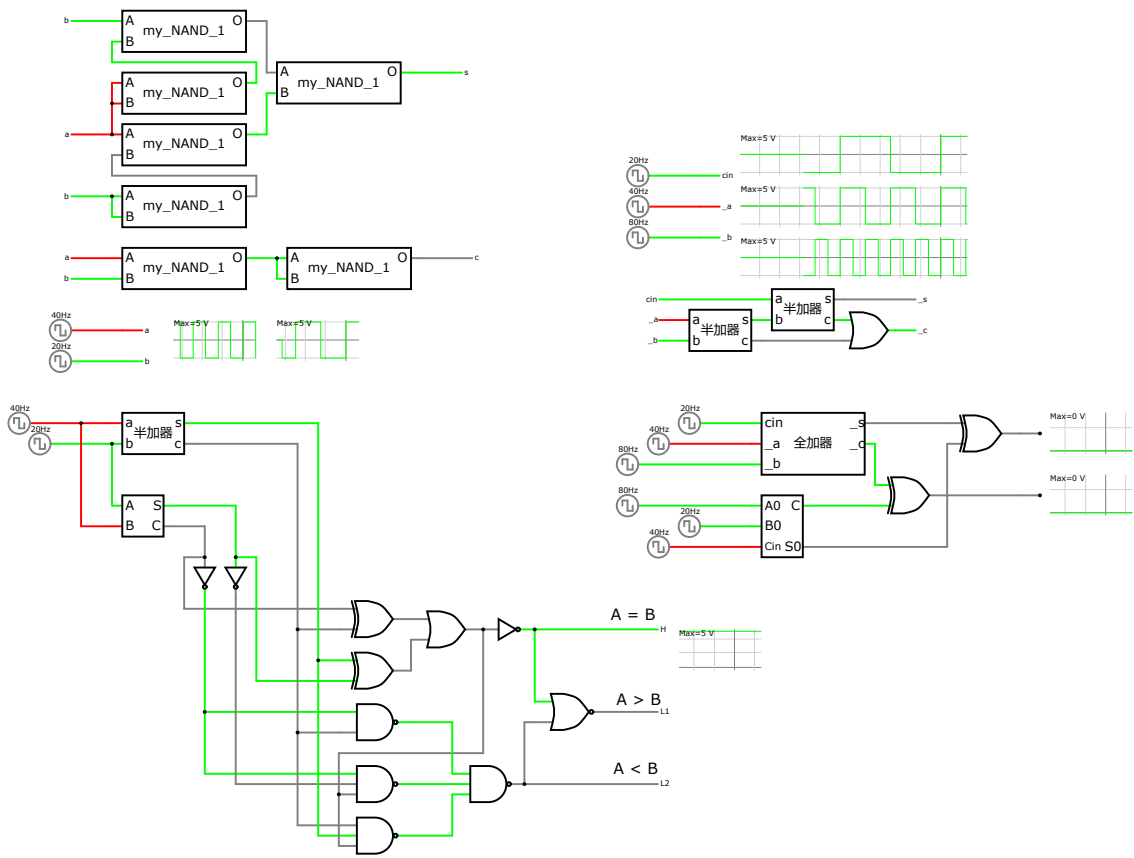


图 7: 半加器与全加器构建

8-bit 加法器构建如图 8

加法器验证如图 9

7 4-bit 乘法器

乘法器的逻辑实现如图 10

乘法器的文件验证图 11

8 PE 脉动阵列

脉动阵列单元实现图 12

脉动阵列验证图 13

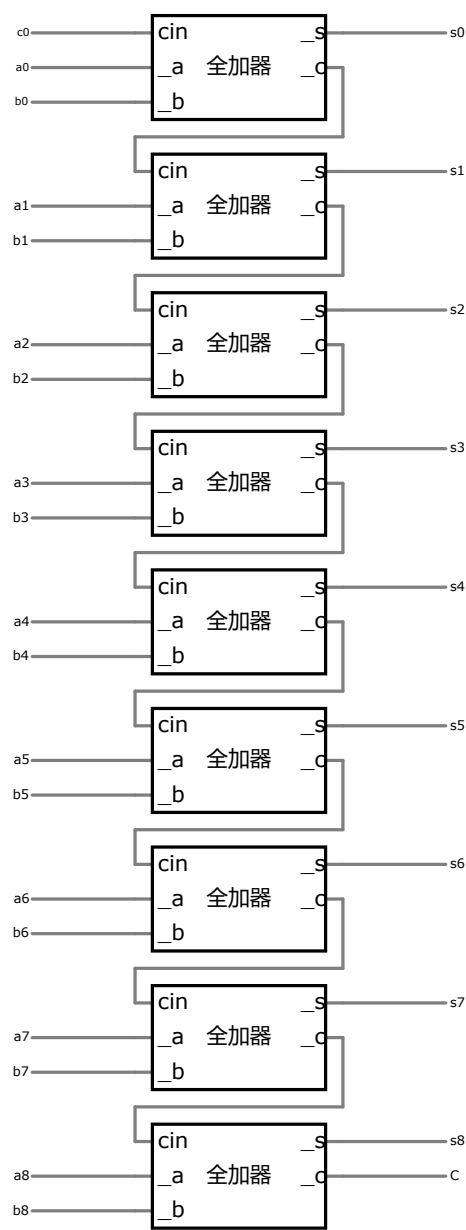


图 8: 8-bit 加法器

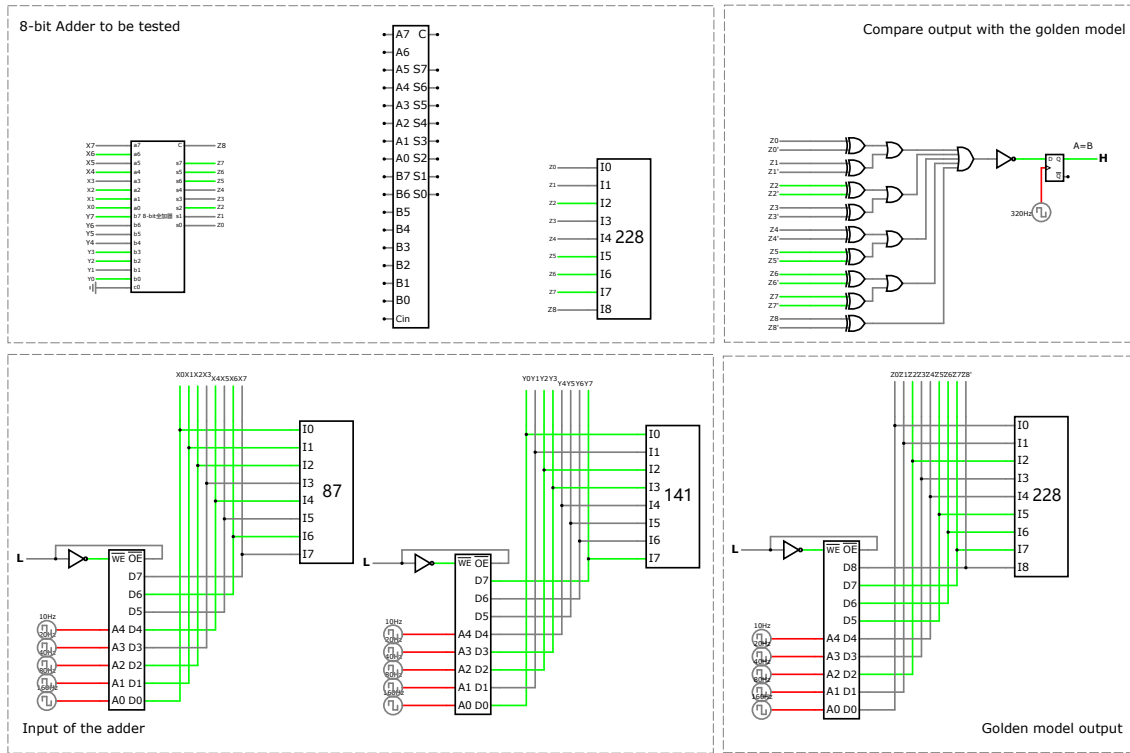


图 9: 加法器验证

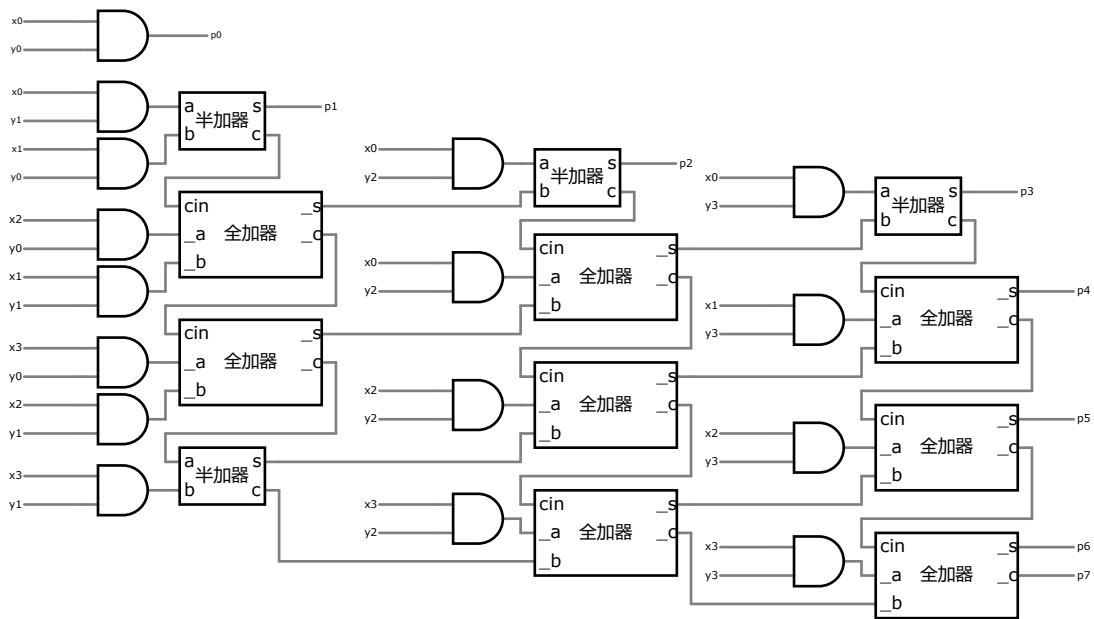
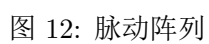


图 10: 乘法器实现



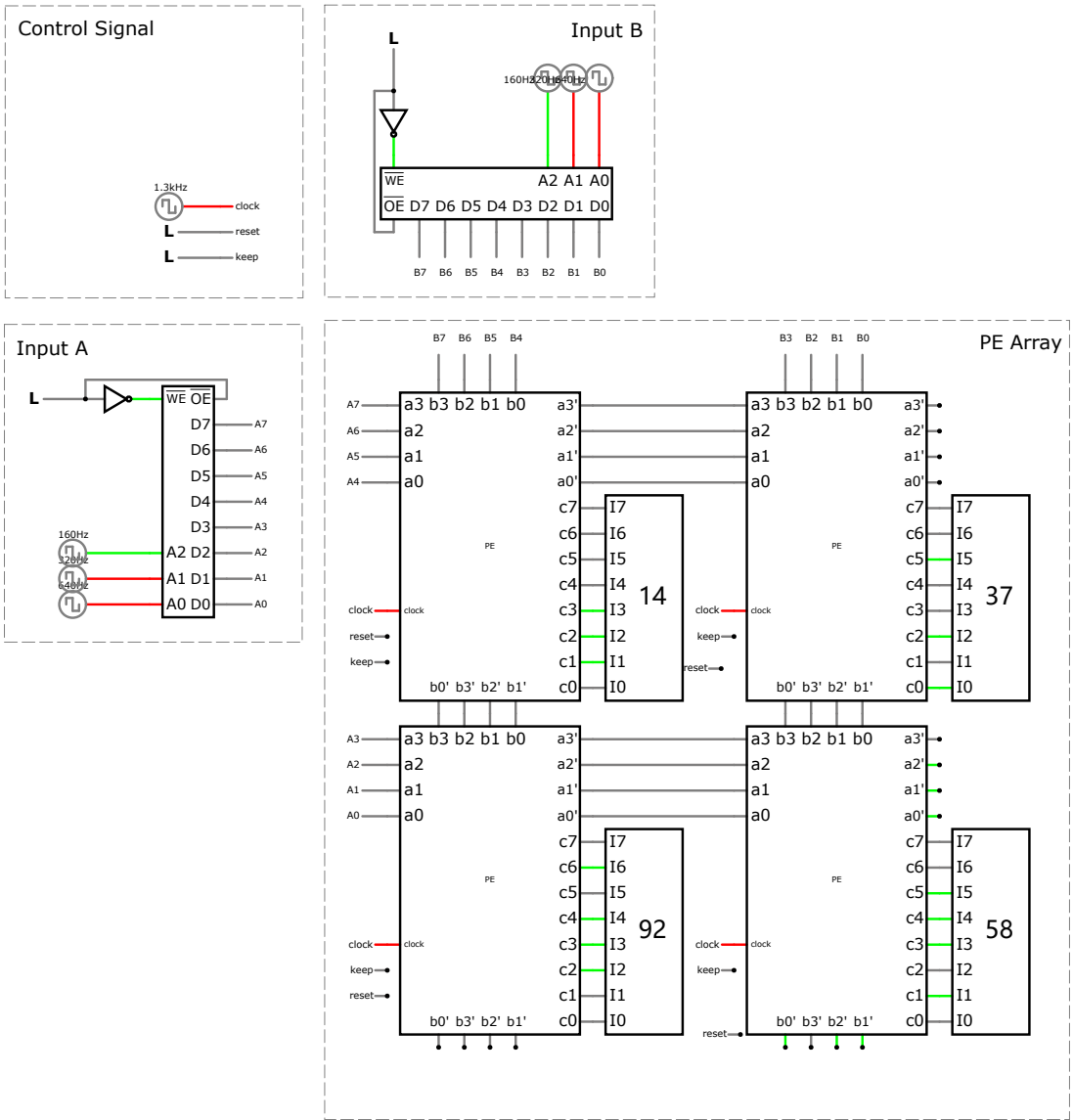


图 13: 脉动阵列验证