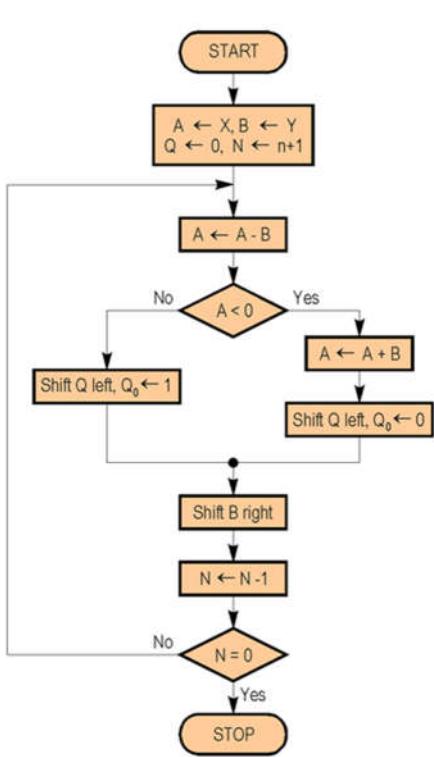
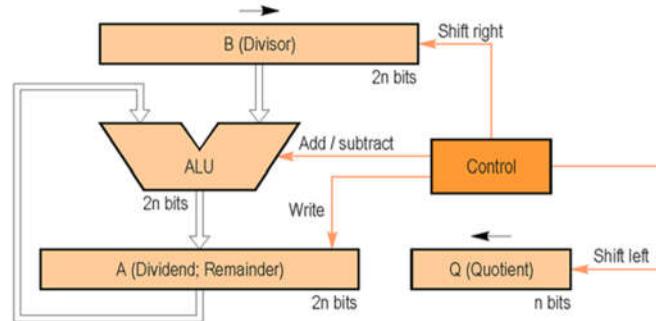


Chương 5: Thiết kế RTL

Câu 1. Để thực hiện chia hai số A cho B, ta có lưu đồ giải thuật sau:



Lưu đồ giải thuật



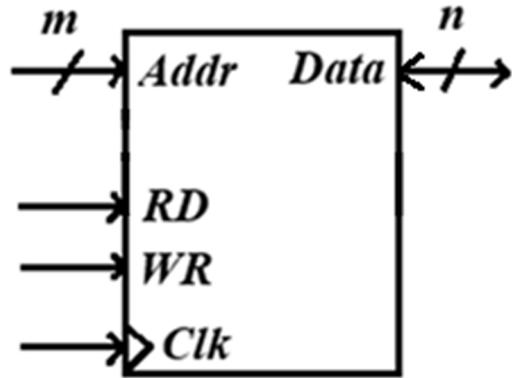
Sơ đồ khối gợi ý

- Mô tả các bước chạy của giải thuật với ngõ vào A=174 và B=25.
- Định nghĩa ngõ vào và ra của thiết kế, giả sử A và B là 2 số 8 bit (Yêu cầu phải có chân start và reset).
- Thiết kế máy trạng thái bậc cao của thiết kế.
- Thiết kế Datapath và Control Unit của thiết kế.
- Viết chương trình mô phỏng hoạt động của thiết kế.

Câu 2. Thiết kế phần cứng dùng để tìm giá trị lớn nhất và nhỏ nhất trong một mảng dữ liệu. Giả sử mảng được lưu trong bộ nhớ Single Port như ở Hình 2 và quá trình đọc/ghi diễn ra đồng bộ theo Clk và hoàn thành trong 1 Clk.

- Định nghĩa ngõ vào và ra của thiết kế, vẽ kết nối của thiết kế với bộ nhớ (Yêu cầu phải có chân start và reset).
- Thiết kế máy trạng thái bậc cao của thiết kế.
- Thiết kế Datapath và Control Unit của thiết kế.

d. Viết chương trình mô phỏng hoạt động của thiết kế.



Hình 2

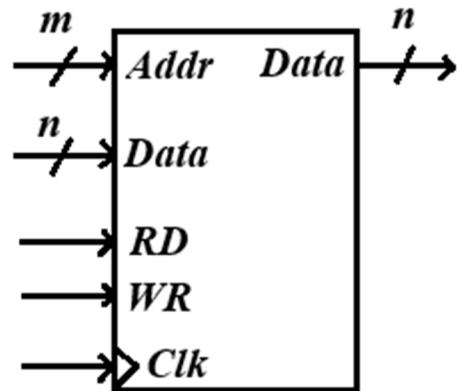
Câu 3. Cho giải đoạn code C sau dùng để sắp xếp một mảng n phần tử theo thứ tự tăng dần **sử dụng giải thuật Selection Sort**:

```

for (j = 1; j >= n-1; j++){
    smallest = j;
    for (i = j+1; i <= n; i++) {
        if (A[i] < A[smallest])
            smallest = i;
        swap (A[j], A[smallest]);
    }
}

```

Đoạn chương trình C



Hình 3

Người ta muốn chuyển giải thuật trên sang phần cứng để thực thi. Giả sử mảng được lưu trong bộ nhớ Single Port như ở Hình 3 và quá trình đọc/ghi diễn ra đồng bộ theo Clk và hoàn thành trong 1 Clk.

- Định nghĩa ngõ vào và ra của thiết kế, vẽ kết nối của thiết kế với bộ nhớ (Yêu cầu phải có chân start và reset).
- Thiết kế máy trạng thái bậc cao của thiết kế.
- Thiết kế Datapath và Control Unit của thiết kế.
- Viết chương trình mô phỏng hoạt động của thiết kế.
- Giả sử vòng lặp $i=0$, không có swap (hoán đổi) và vòng lặp $i=1$, có swap. Vẽ dạng sóng từ lúc start=1 đến lúc hoàn thành vòng lặp $i=1$ của thiết kế.

Câu 4. Thiết kế phần cứng dùng xóa đi các phần tử có giá trị chẵn trong một mảng dữ liệu (mô tả ở ví dụ). Giả sử mảng được lưu trong bộ nhớ Single Port như ở Hình 4 và quá trình đọc/ghi diễn ra đồng bộ theo Clk và hoàn thành trong 1 Clk.

Ví dụ: (... là dữ liệu từ các ô nhớ khác được chuyển xuống)

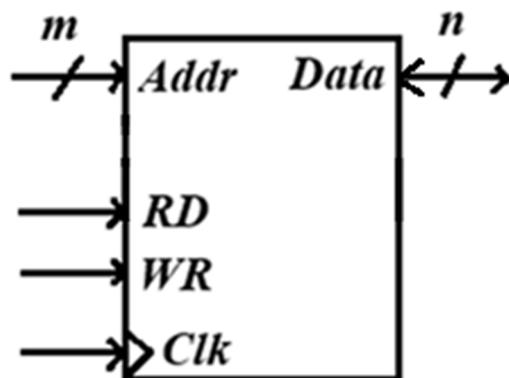
| Địa chỉ | Nội dung |
|---------|----------|
| 0x04 | 15 |
| 0x03 | 14 |
| 0x02 | 12 |
| 0x01 | 33 |
| 0x00 | 24 |

Trước khi thực hiện

| Địa chỉ | Nội dung |
|---------|----------|
| 0x04 | .. |
| 0x03 | .. |
| 0x02 | ... |
| 0x01 | 15 |
| 0x00 | 33 |

Sau khi thực hiện

- a. Định nghĩa ngõ vào và ra của thiết kế, vẽ kết nối của thiết kế với bộ nhớ (Yêu cầu phải có chân start và reset).
- b. Thiết kế máy trạng thái bậc cao của thiết kế.
- c. Thiết kế Datapath và Control Unit của thiết kế.
- d. Viết chương trình mô phỏng hoạt động của thiết kế.



Hình 4