

VIETNAM NATIONAL UNIVERSITY HO CHI MINH CITY  
HO CHI MINH CITY UNIVERSITY OF TECHNOLOGY  
FACULTY OF ELECTRICAL AND ELECTRONICS ENGINEERING

—oOo—



---

HOMEWORK REPORT

## Chương 3 - Thiết kế mạch tổ hợp

---

SUPERVISOR: Nguyễn Trung Hiếu  
SUBJECT: Digital System Design  
and Verification (EE3213)  
GROUP: 04

List of Members

STT	MSSV	Họ Và Tên	Lớp
1	2213874	Nguyễn Thanh Tùng	L01
2	2210780	Nguyễn Đại Đồng	L01
3	2213496	Nguyễn Quốc Tín	L01

Ho Chi Minh, ../../20..

**Mục lục**

Câu 6	1
a) . . . . .	2

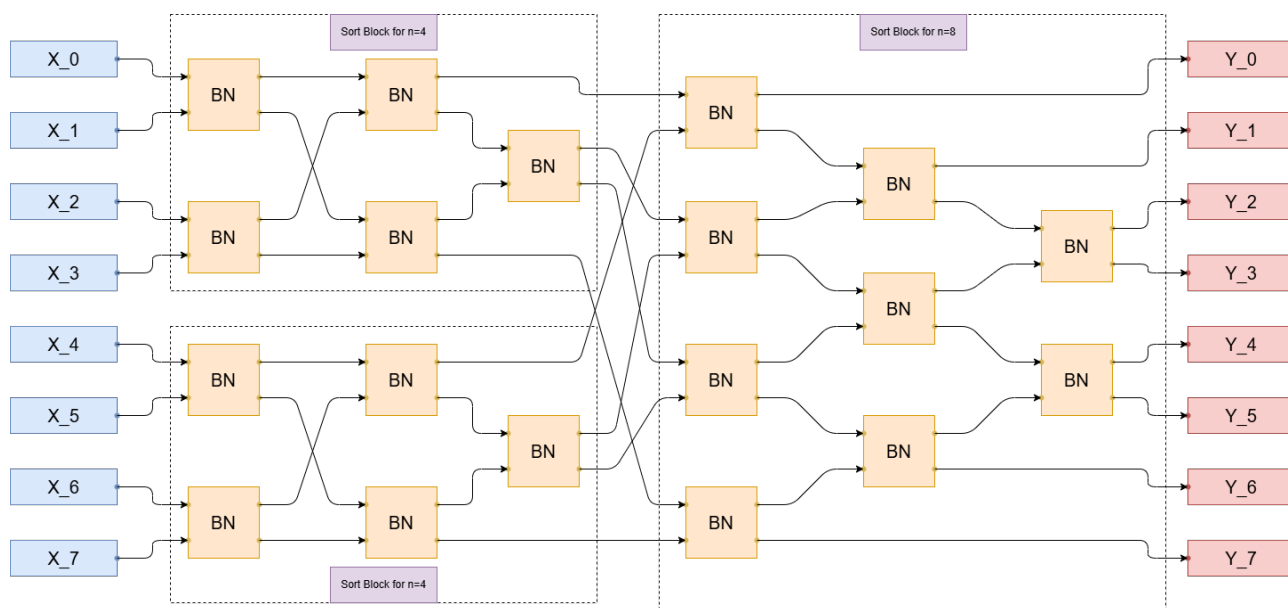
**Danh sách hình vẽ**

**Danh sách bảng**

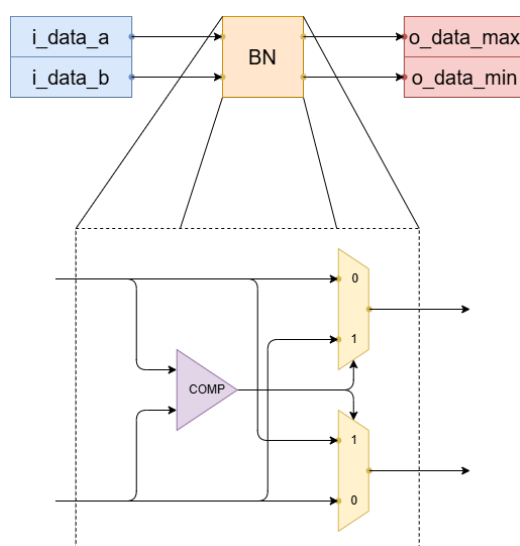
**List of Listings**

## Câu 6

Thiết kế một bộ sắp xếp song song như hình dưới, mô tả giải thuật sắp xếp 8 mẫu ngõ vào  $x_1, x_2, \dots, x_8$ , và cho ngõ ra là  $y_1, y_2, \dots, y_8$  theo thứ tự giảm dần (hoặc tăng dần).



Trong đó, mỗi bộ BN (Bitonic Sort) có cấu trúc như hình:



Cho các standard cell là: Cổng NOT, các cổng logic 2 ngõ vào, Mux 2-1, Mux 4-1.

a) Giả sử các mẫu ngõ vào có độ rộng là 8bit. Thiết kế mạch trên theo phương pháp đã cho và chỉ được sử dụng các standard cell trên.

*Bộ so sánh 8bit*

*Bộ Swap 8bit*

*Bitonic Sort*