



دانشگاه تهران

پردیس دانشکده های فنی

دانشکده مهندسی برق و کامپیوتر



تمرین کامپیوتری دوم

درس Digital Electronic Circuits

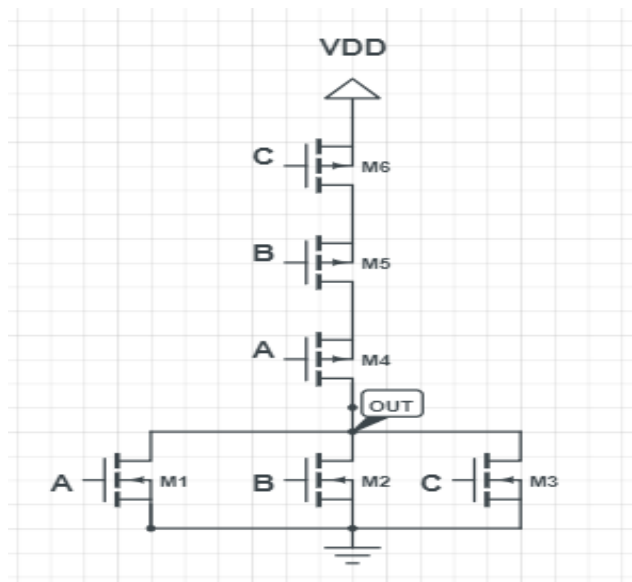
تاریخ تحویل

۹۷/۸/۱۳

در این تمرین کامپیوتری هدف اصلی بررسی تاخیر و توان مصرفی می باشد.

گیت مورد بررسی NOR، سه ورودی با منطق Static CMOS می باشد که ساختار آن در شکل ۱ آمده است.

توجه داشته باشید که شبیه سازی در تکنولوژی ۴۵ نانومتر ($l_{min}=45nm$) انجام می شود. دمای کاری ۲۵ درجه و v_{dd} برابر ۱ ولت می باشد.



شکل ۱

الف) در مدار شکل ۱ سائز ترانزیستور ها را به گونه ای انتخاب کنید که مقاومت بخش pull-up و pull-down معادل مقاومت R_p و R_n اینورتر پایه باشد.

ب) حال با توجه به قسمت قبل مقادیر t_{rise} و t_{fall} را محاسبه کنید.

ج) با استفاده از نرم افزار و ابعاد محاسبه شده در قسمت الف) مقادیر t_{rise} و t_{fall} را به دست آورید. (* تمامی حالات ممکن t_{rise} و t_{fall} را بررسی کرده و بدترین حالت را پیدا کنید)

برای دادن ورودی پالس ، از پالس با مشخصات زیر استفاده نمایید:

$$TR = 1ps \quad TF = 1ps \quad PW = 50ps \quad PER = 100ps$$

د) از طریق شبیه سازی t_{pd} را بدست آورید

ه) ماکزیمم فرکانس کاری مدار چقدر است؟

و) یکی از تعاریف انرژی به صورت زیر است :

$$\text{PowerDelayProduct(PDP)} = \text{AvgPower} * \text{tpd}$$

به کمک این تعریف مقدار انرژی مصرفی را محاسبه و گزارش کنید.

* برای محاسبه توان متوسط باید ورودی های متعددی به مدار داده شود و با توجه به آنها توان متوسط منبع محاسبه شود.

بدین منظور به کمک دستور .vec فایل 'VectorTest.txt' را فراخوانی کنید.

.vec 'VectorTest.txt'

ساختار این فایل دارای سه بخش زیر است:

1)Vector Pattern Definition section

2)Waveform Characteristics section

3)Tabular Data section

1)Vector Patterns

RADIX 1 1 1 1

VNAME a b c out

IO i i i o

TUNIT ps

- RADIX defines 4 single-bit vectors
- VNAME gives each vector a name.
- IO determines which vectors are inputs, outputs
- TUNIT indicates that the time unit for the tabular data to follow is in units of picoseconds

2)Waveform Characteristics

*SLOPE

Specifies the rise/fall time for the input signal

***VIL**

Specifies the logic-low voltage for each input signal to which the mask applies.

***VIH**

Specifies the logic-high voltage for each input signal to which the mask applies.

***VOH**

Specifies the logic-high voltage for each output signal to which the mask applies.

***VOL**

Specifies the logic-low voltage for each output signal to which the mask applies.

***TDELAY**

Defines the delay time for both input and output signals in the Tabular Data section.

***PERIOD**

Defines the time interval for the Tabular Data section.

3) Tabular Data section

در این بخش نیز داده های لازم برای تست را وارد می کنیم.
نمونه ای از ساختار این فایل در زیر آورده شده است:

```

1 RADIX 1 1 1 1
2 IO i i i o
3 VNAME a b c out
4 TDELAY Out_T_DLY 0 0 0 1
5
6 TUNIT ps
7 SLOPE slp
8 VIH 1
9 VIL 0
10 VOH .7
11 VOL .3
12 PERIOD PRD
13
14 0 0 0 1
15 0 0 0 1
16 0 0 0 1
17 0 0 1 0
18 0 0 1 0
19 0 0 1 0
20 0 0 1 0
21 0 0 0 1
22 0 0 0 1
23 0 0 0 1
24 0 1 0 0
25 0 1 0 0
26 0 1 0 0
27 0 0 0 1
28 0 0 0 1
29 0 0 0 1
30 1 0 0 0
31 0 0 0 1

```

در نت لیست نیز مقادیر Out_T_DLY و slp و PRD مثلا مانند زیر تعریف می کنیم.

.param slp=0.1p

.param Out_T_DLY=12.95

.param PRD=13

برای محاسبه توان نیز از دستور SRC_PWR average_power tran meas استفاده کنید.

*توجه داشته باشید که زمان تغییر ورودی ها (PRD) را حدود ۴-۳ پیکو ثانیه بیشتر از tpd در نظر بگیرید.

توضیحات :

۱- با توجه به شکل ، بدنه ترانزیستور هارا به سورس آنها وصل کنید .

فایل تکست VectorTest برای اعمال ورودی ها به همراه فایل تکنولوژی ضمیمه گشته است.

گزارش خود را با فرمت PDF به همراه فایلهای شبیه سازی و فایل کتابخانه در یک فایل زیپ قرار دهید و در سایت درس آپلود کنید. نام فایل به صورت زیر باشد:

Name_StudentNumber_CA2

سوالات خود را به آدرس ایمیل زیر ارسال نمایید

zsh9494@gmail.com

موفق باشید