ISEN CSI3 - CIR3 19 novembre 2018

Durée CSI3: 2h, CIR3: 1h

SANS DOCUMENT

AVEC CALCULATRICE

ELECTRONIQUE NUMERIQUE

- 1 / Microcontrôleur (CSI3 et CIR3)
- 1 Que contient le compteur ordinal (ou Program Counter) ?
- 2 Quelles sont les 2 méthodes possibles pour prendre en compte un événement externe au microcontrôleur ?
- 3 On suppose que le registre BSR (Bank Select Register) est chargé avec la valeur 0x01.

On exécute une instruction utilisant l'adressage direct. (Elle contient donc les 8 bits de poids faible de l'adresse de la variable concernée.) On suppose que ces 8 bits valent 0x05.

Quelle est l'adresse de la variable concernée par l'instruction

- si on n'utilise pas l'Access Bank?
- si on utilise l'Access Bank?

Mêmes questions dans le cas où les 8 bits d'adresse contenus dans l'instruction valent 0xF1.

4 – Un microcontrôleur PIC18 est cadencé par une horloge interne à 1 MHz.

En combien de temps exécute-t-il une instruction basique ? (La réponse doit être justifiée.)

5 – Sur un PIC18, le bus d'adresse de la mémoire Flash est sur 21 bits. La taille des mots pour cette mémoire est de 1 octet.

En théorie, quel est le nombre maximum d'instructions qui peuvent être contenues dans la mémoire ? (La réponse doit être justifiée.)

- 6 Que contient un pointeur, tel que FSR0H:FSR0L ? (Précisez à quelle mémoire il fait référence.)
- 7 Lors de l'appel d'une routine, où est stockée l'adresse de retour ?

Quelle est l'instruction qui termine une routine?

8 – Pour le programme qui suit, on a préalablement déclaré 3 variables var0, var1 et var2. Les variables se trouvent toutes dans l' « Access Bank ».

 $\begin{array}{lll} \text{MOVLW 0xAA} & \text{; MOVLW signifie & MOVE literal to W & (constante \rightarrow W)} \\ \text{MOVWF var0, 0} & \text{; MOVWF signifie & MOVE W to f & (W \rightarrow var0)} \\ & \text{; le & 0 & signifie que l'on utilise l'Access Bank} \\ \text{MOVLW 0x55} & \text{; (constante } \rightarrow \text{W)} \\ \text{MOVWF var1, 0} & \text{; (W \rightarrow var1)} \\ \text{ADDWF var0, 0} & \text{; (W + var0} \rightarrow \text{W, mise à jour de CARRY)} \\ \text{MOVWF var2, 0} & \text{; (W \rightarrow var2)} \\ \text{COMF WREG} & \text{; COMF signifie & COMPLEMENT f & (complément de W <math>\rightarrow \text{W})} \\ \end{array}$

A la fin de ce programme,

- que contient l'accumulateur W ?
- que contiennent les variables var0, var1 et var2 ?
- quelle est la valeur de la CARRY ?

9 - Soit le programme suivant:

MOVLW 0x21

MOVWF FSR0L, 0 ; $(W \rightarrow FSR0L)$

le « 0 » signifie que l'on utilise l'Access Bank, donc on est sûr de bien écrire dans FSR0L

MOVLW 0x03

MOVWF FSROH, 0

MOVLW 0xAA

MOVWF INDFO ; on utilise le pointeur

MOVLW 0xBB

MOVWF POSTINCO ; on utilise le pointeur, puis on l'incrémente

MOVLW 0xCC

MOVWF PREINCO : on incrémente le pointeur, puis on l'utilise

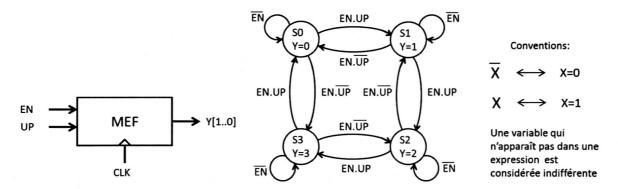
A quelle adresse charge-t-on la valeur 0xAA?

A quelle adresse charge-t-on la valeur 0xBB?

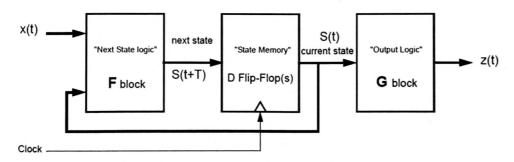
A quelle adresse charge-t-on la valeur 0xCC?

2/ Machine à états finis (CSI3 uniquement): synthèse d'un compteur/décompteur modulo 4

Le graphe d'états du circuit à réaliser est présenté ci-dessous. La sortie Y sur 2 bits est codée en binaire naturel.



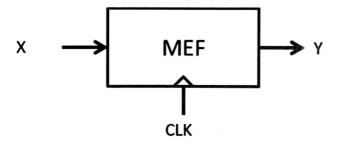
Le schéma bloc du circuit aura la forme suivante :



- 1/ Combien de bascules sont nécessaires <u>au minimum</u> pour coder tous les états de la machine ? Justifiez.
- 2/ Transcrivez le graphe d'états en table de transitions.

- 3/ Quelle combinaison faut-il affecter aux états de la machine pour que la sortie du compteur (Y) soit identique au contenu de la mémoire d'états (de ce fait, le bloc G disparaît) ?
- 4/ Déterminez les équations logiques du bloc F.
- 5/ Donnez le schéma complet de votre circuit.

3/ Machine à états finis (CSI3 uniquement): synthèse d'un détecteur de séquence En utilisant les conventions de l'exercice précédent, donnez le graphe d'états d'une machine de MOORE dont la sortie Y passe à 1 si et seulement si la séquence 0011 apparaît sur l'entrée X. Vous ferez apparaître les éventuels états non utilisés sur votre graphe.



La promo 63, tous des ingrats.