

# TD3 - Composants logiques de base

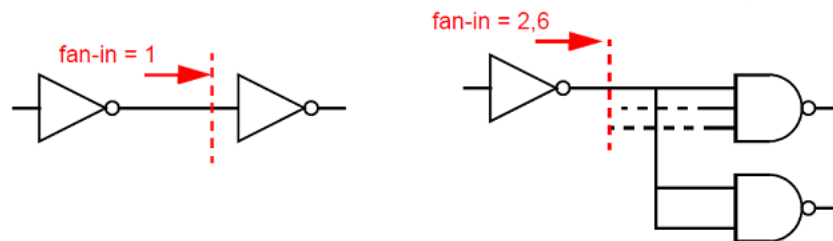
## Exercice 1. Additionneur 1 bit avec retenue :

Cette fonction ne sera pas réalisée de la façon habituelle mais à l'aide de multiplexeurs.

1. Combien d'entrées et de sorties doit comporter ce bloc ?
2. Combien de combinaisons d'entrée faut-il traiter ? En déduire le type et le nombre de multiplexeurs à utiliser.
3. Donner le schéma de votre solution (on ne détaillera pas la structure interne des multiplexeurs).

## Exercice 2. Additionneur 1 bit optimisé

1. Retrouver le schéma interne du multiplexeur utilisé dans la question précédente. En tenant compte du fait que, dans cette application particulière, les entrées du multiplexeur sont reliées à des niveaux logiques fixés, proposer une version minimale du circuit multiplexeur (vous utiliserez des portes "non" ainsi que des portes "non et" comportant entre 2 et 4 entrées).
2. Le temps de propagation  $t_p$  d'une porte dépend de la charge qu'elle doit piloter. Cette charge est définie par le paramètre appelé fan-in et dont la valeur est propre à chaque porte. Lorsqu'une sortie attaque plusieurs portes, la charge vue est la somme des fan-in de chaque porte connectée.



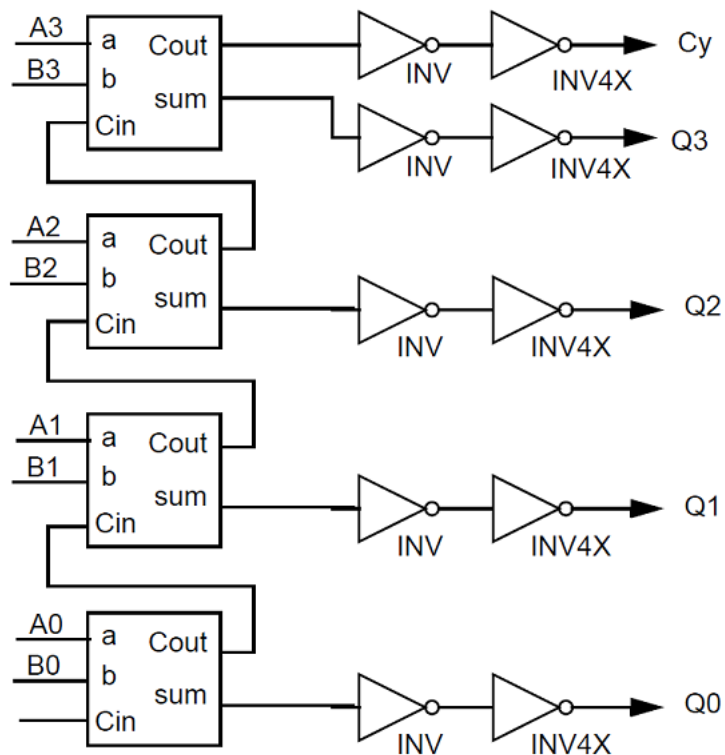
Le temps de propagation d'une porte se calcule de la façon suivante :  $t_p = t_{p0} + \alpha \Sigma(fan - in)$ . Par exemple, une porte INV qui pilote une porte INV4X aura pour temps de propagation :

$$t_p = 0,09 + 0,05 \times 3,7 = 0,275ns.$$

Fonction	Fan-in	$t_{p0}(ns)$	$\alpha(ns/fan - in)$	$P_d(\mu W/MHz)$
INV	1	0.09	0.05	0.5
XOR2	1.6	0.3	0.1	0.6
INV4X	3.7	0.08	0.01	2.8
NAND2	0.85	0.15	0.1	0.6
NAND3	0.9	0.2	0.1	0.6
NAND4	1	0.25	0.1	0.6
NOR2	0.75	0.15	0.1	0.6
NOR3	0.8	0.2	0.15	0.6
AND2	0.9	0.3	0.06	0.9

Soit le circuit additionneur 4 bits ci-dessous dans lequel on utilise les blocs "additionneur 1 bit" optimisés.

# TD3 - Composants logiques de base



- Déterminer le fan-in des entrées  $a$ ,  $b$  et  $C_{in}$  pour un additionneur 1 bit optimisés.
- Pour les bits 0, 1 et 2, déterminer la charge des sorties  $sum$  et  $C_{out}$ . Déterminer le temps de réponse des blocs additionneurs correspondants.
- Même question pour le bit 3.
- Déterminer le temps de réponse du circuit complet.

**Exercice 3.** Après avoir rappelé les tables de vérité des bascules D et JK synchronisées sur front montant, donner le chronogramme des sorties  $Q$  de chacune des bascules câblées ci-dessous en fonction d'une entrée d'horloge  $H$ .

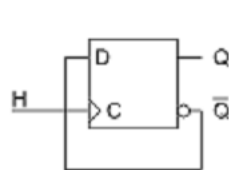


Figure 1

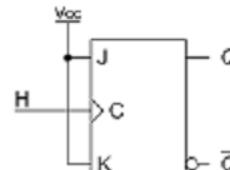
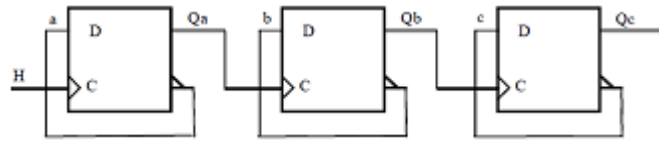


Figure 2

# TD3 - Composants logiques de base

**Exercice 4.** Soit le montage suivant :

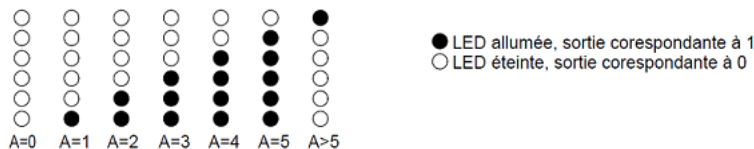


1. Le fonctionnement de ces bascules est-il synchrone ou asynchrone ? Argumenter votre réponse.
2. Tracer les chronogrammes des sorties  $Q_a$ ,  $Q_b$  et  $Q_c$  (à l'état initial,  $Q_a = Q_b = Q_c = 0$ ).
3. Convertir en décimal les trois bits binaires  $Q_a$ ,  $Q_b$  et  $Q_c$  en prenant  $Q_a$  pour bit de poids faible.
4. Quelle est la fonction réalisée ?

**Exercice 5. Bonus.** Soit un nombre A codé en binaire naturel sur 2 bits A1 et A0, A0 étant le bit de poids le plus faible. On désire réaliser un transcodeur fournissant en sortie un nombre B tel que  $B = A^3 + 4$ .

1. Quel est le nombre de bits nécessaires pour coder le nombre B ?
2. Établissez la table de vérité correspondante.
3. Déduisez-en les équations logiques.
4. Etablissez le schéma à base de "non et" exclusivement (nombre d'entrées non limité).

**Exercice 6. Bonus.** Soit un nombre A codé en binaire naturel sur 3 bits A2, A1 et A0, A0 étant le bit de poids le plus faible. On désire réaliser un circuit pilotant une rampe de LED selon les spécifications Suivantes :



Établir le schéma à base de "non et" exclusivement (nombre d'entrées non limité).

**Exercice 7. Bonus.** Un encodeur de priorité est un circuit combinatoire qui fournit en sortie le code correspondant à l'entrée activée ayant la plus haute priorité. Cette fonction est utile lorsqu'il faut déterminer quel événement traiter si plusieurs événements sont simultanés, par exemple la gestion des interruptions matérielles dans un microcontrôleur. Le circuit que nous voulons réaliser comporte 4 entrées D0 à D3 (classées ici par priorité croissante) et 3 sorties. Les sorties A0 et A1 prennent la valeur décimale du chiffre associé à l'entrée active de plus haute priorité (le poids est  $A0 = 1$  et  $A1 = 2$ ). Si aucune entrée n'est activée, la valeur des bits A0 et A1 est zéro. La troisième sortie V est active si au moins une des entrées est activée.

Établir la table de vérité du circuit ainsi que le schéma correspondant.