

第15回FA設備勉強会 状態遷移設計(図、表)を使ったことありますか? ~ラダー図との対応関係について考えてみた~

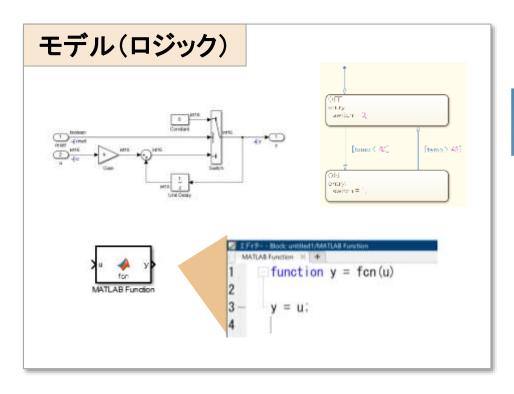
Nori_Kobayashi

@MathWorks Japan



なぜ状態遷移図について考えてみたのか?

Simulink PLC Coderとは?





設計図に近い環境からコード生成

⇒ラダー図を書くときは状態遷移設計はどうやって 使えるのか?

```
FUNCTION BLOCK rst cntr
VAR INPUT
  ssMethodType: SINT;
  reset: BOOL;
  u: INT;
END VAR
VAR OUTPUT
  y: INT;
END VAR
VAR
  UnitDelay DSTATE: INT;
END VAR
CASE ssMethodType OF
  0:
    UnitDelay DSTATE := 0;
    IF reset THEN
      y := 0;
    ELSE
      y := DINT TO INT(INT TO DINT(2 * u) +
      INT TO DINT(UnitDelay DSTATE));
    END IF;
    UnitDelay DSTATE := y;
END CASE;
END FUNCTION BLOCK
```

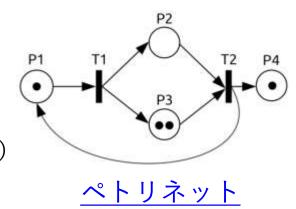


- 1) 状態遷移図・状態遷移表とは?
- 2)状態遷移図を動かしてみよう!
- 3)状態遷移図・表を使った設計とは?
- 4)ラダー図との関係を考えてみた

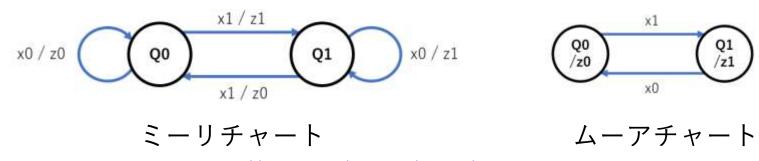


状態遷移図、表とは?

- ・有限オートマトン、状態遷移図、ステートマシン図などの類義の言葉がある
- ・PLCでも使われるケースがある、SFC(Sequential Function Chart) とは似ているようで、一般には少し違う概念 (SFCは学術上はペトリネットと呼ばれる)



- ・理論としては、オートマトンが議論され始めたのが1930年代、 その一つの派生形態としてペトリネット1960年代から議論されてきた様子
- ・状態遷移図表現には、ミーリチャート(Mealy Chart) と ムーアチャート(Moore Chart)がある(情報処理技術者試験にも出てくる表現)



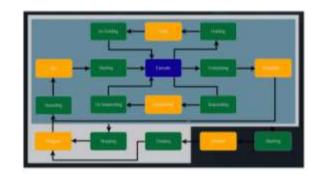
https://qiita.com/stozaki/items/5b2da63054ff1b25db51

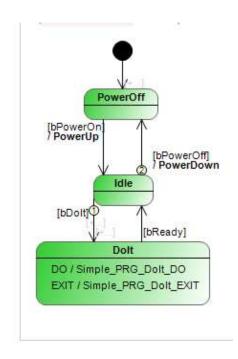
・組み込みのUML界隈では従来より、ステートマシン表現を扱えるツールが多数存在



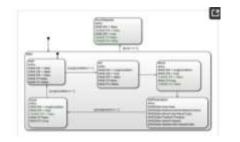
PLC関連での状態遷移表現の利用例は?

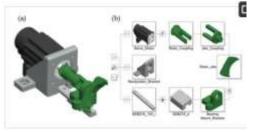
- ・CodesysではState Machineの表現に対応 https://content.helpme-codesys.com/en/CODESYS%20UML/f_uml_sc.html
- ・OMAC PackMLにてState Machine表現を使ったテンプレート定義がある





・モデルベースのキーワードでRockwell PLCに対して上記に近い考えを適用している文献もある
<u>Applied Sciences | Free Full-Text | A Model-Based Approach to Automated Validation and Generation of PLC Code for Manufacturing Equipment in Regulated Environments (mdpi.com)</u>







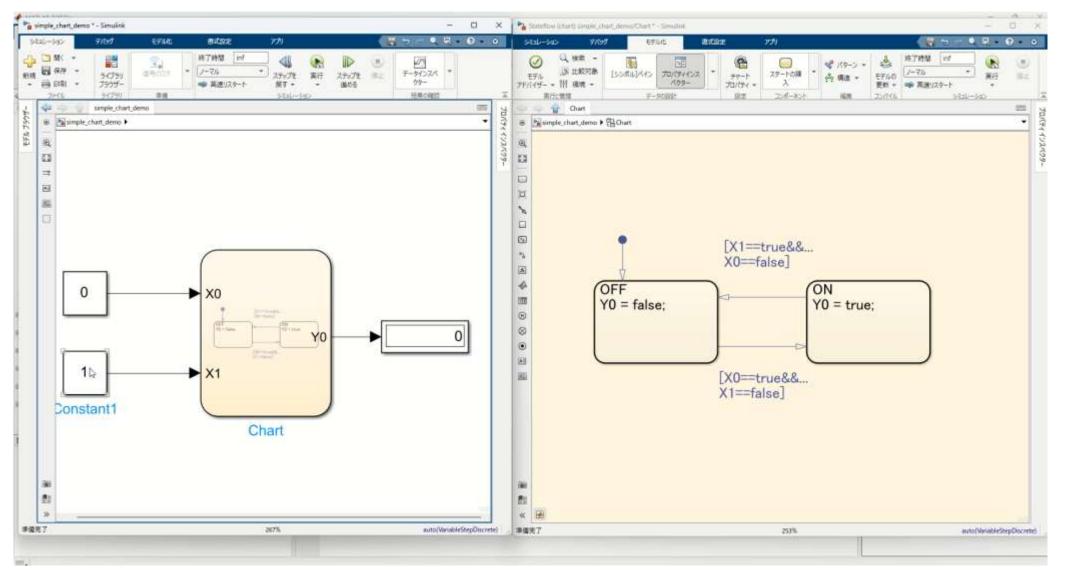


- 1)状態遷移図・状態遷移表とは?
- 2)状態遷移図を動かしてみよう!
- 3)状態遷移図・表を使った設計とは?
- 4)ラダー図との関係を考えてみた



状態遷移図を動かしてみよう!

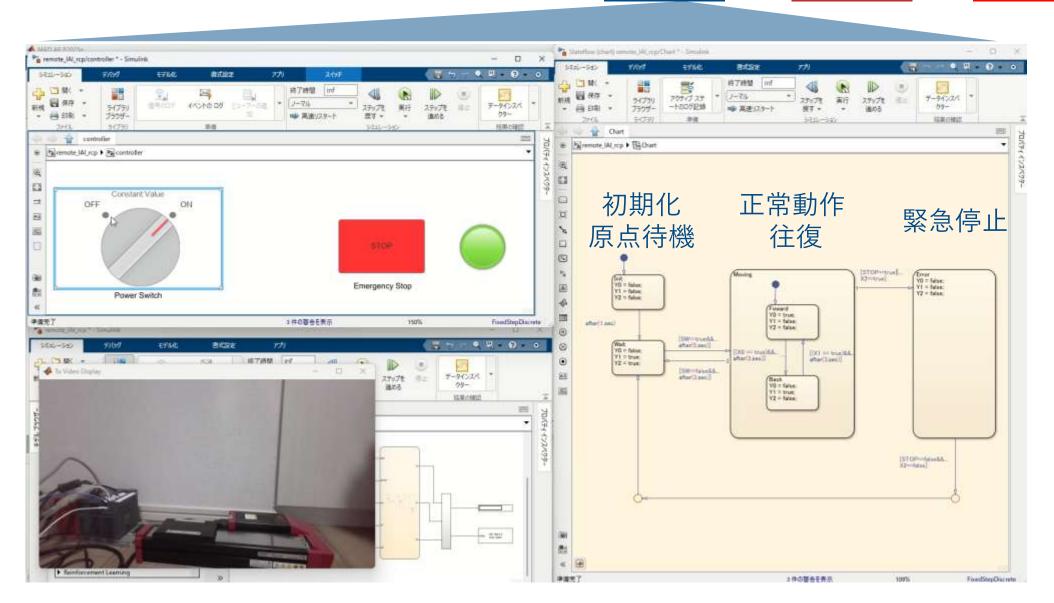
出力の状態がわかりやすい形で ムーアチャートを利用





状態遷移図、表とは?

PC UDP PLC 24v エレシリンダ



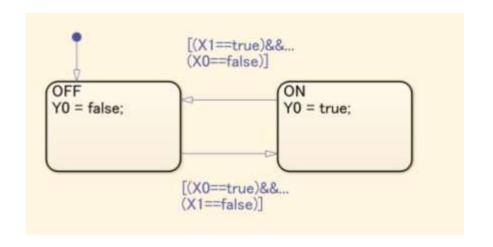


- 1) 状態遷移図・状態遷移表とは?
- 2)状態遷移図を動かしてみよう!
- 3)状態遷移図・表を使った設計とは?
- 4)ラダー図との関係を考えてみた



状態遷移図、表をどう使うのか?

正常系以外の入力に対する動作の設計をどのように行っていますか? ※いじわる試験など



入力		状態						
X0	X1	OFF	ON					
0	0	_	-					
0	1	-	OFF					
1	0	ON	_					
1	1	_						
設計の余地 (そもそも同時入力は起きる)								

適切な軸設定(重複なく、漏れがないMECE)ができれば、可読性の高い設計書になりえる ※いじわる試験に対する設計漏れを防げる



状態遷移図、表をどう使うのか?

ただし現実の問題はもっと複雑なケースが多いので、

ス 十

- >機能を適切に分割して、1機能を複雑なロジックにしないこと
- > 設計を適切に表現する軸を設定して、簡易的に表現すること
- 例)仮異常開始時にタイマーを開始するシステム、5sec後に本異常判定をする

	/\/J					
			ON			
×	異常信号	仮異常5sec	OFF	正常	仮異常	本異常
	0	0	ı	-	正常	X
	0	1	-	X	正常	X
	1	0	-	仮異常	_	X
	1	1	-	Х	本異常	_

※電源ON信号 は今回は 考慮しない

> ※電源OFF状態では 異常信号が出ている装置か? その場合、OFF状態での判定するべきか?

状態

※仮異常5secと同時に、 異常信号が停止したら?



- 1) 状態遷移図・状態遷移表とは?
- 2)状態遷移図を動かしてみよう!
- 3)状態遷移図・表を使った設計とは?
- 4)ラダー図との関係を考えてみた



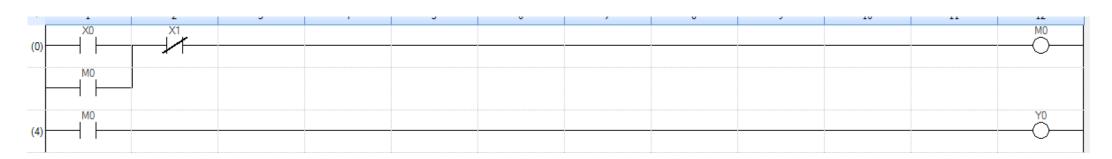
現状の結論:置き換えは可能、ただし、STで置き換えたほうがよいかも

理由 :デバイス効率を考えると、変数の代入や比較演算(==)を使いたくなるため、

ラダー表現の良さがあまり出ない可能性がある、、、

ラダー特有の「自己保持」や、「パルス」表現を利用して、状態遷移を表現してみる

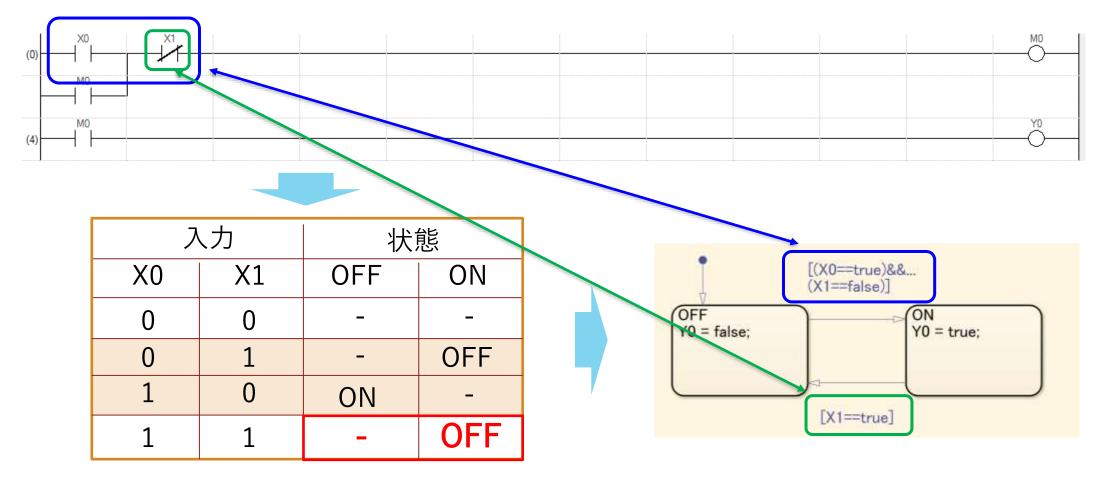
まずは次の、簡単な2状態のON/OFFを考えてみる



X0を入力として、状態M0がON、 X1の入力時に状態M0がOFF、M0中はY0をONする



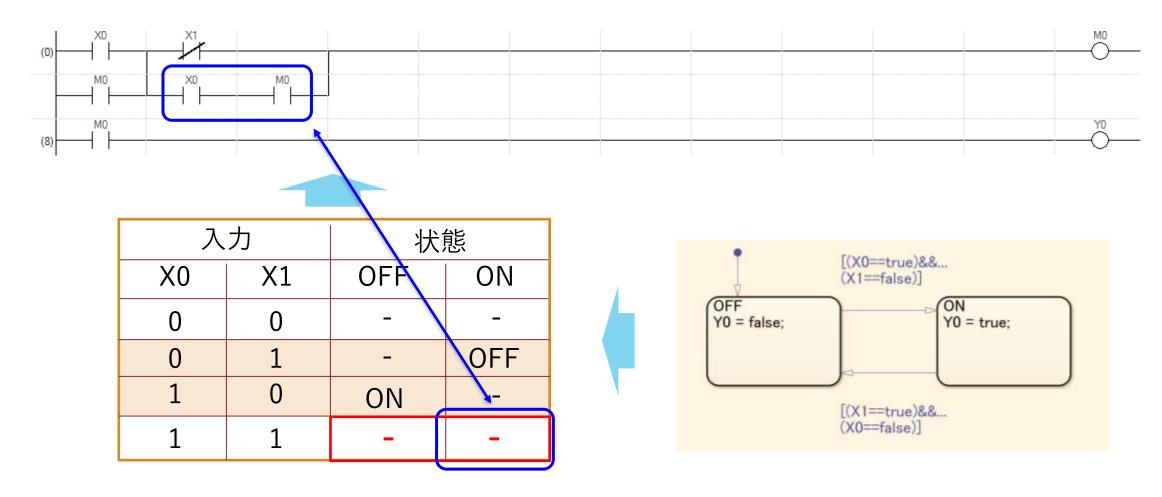
まずは次の、簡単な2状態のON/OFFを考えてみる



2状態であればそこまで違和感なく実現可能



次に、状態遷移から逆算した2状態のON/OFFを考えてみる

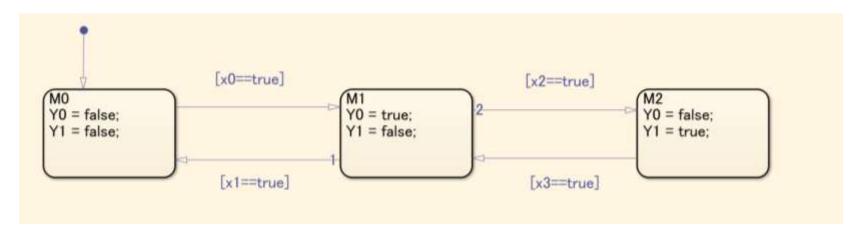


2状態ですが、ラダーの可読性は個人的にはあまりよくない※ラダーの書き方の問題?



次に、状態遷移から逆算した3状態の状態遷移を考えてみる

(※簡単化のためX0,X1,X2,X3はいずれも同時に1となることがないと仮定)



状態が3つ以上になると、状態表現と、前回状態の判断に工夫が必要

<u>状態表現:</u>

- 1)bitデバイスを2つ利用する 00 01 10 11(※変数格納は今回は使わない)
- 2)bitデバイスを3つ利用する M0 0/1, M1 0/1, M2 0/1

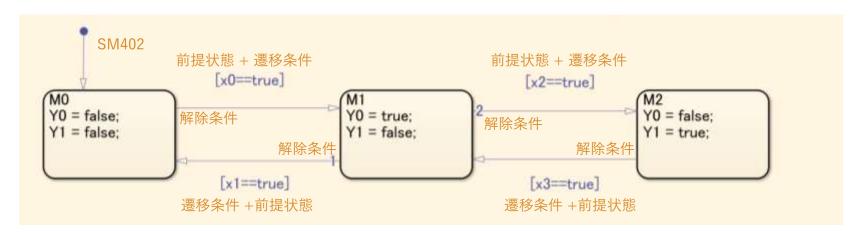
前回状態の判断:

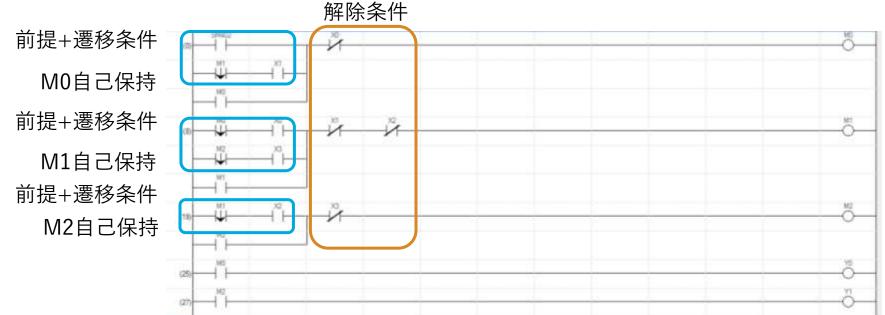
- 1)前回状態が○○ならば(※今回は==表現を使わない)
- 2)前回状態が○○ならばを、 | ↓ | 表現で置き換える



次に、状態遷移から逆算した3状態の状態遷移を考えてみる

(※簡単化のためX0,X1,X2,X3はいずれも同時に1となることがないと仮定)







まとめと感想

まとめ:

・状態遷移表現について何等か参考になりましたら幸いです

感想:

- ・ラダー表現は明確に出力を禁止するインターロック表現に適している印象 ※ダブルコイルの禁止も、出力を停止するロジックを組みやすい?
- 一方でそれ以外の処理を記述するにあたっては状態遷移の方が直感的かなという印象※ただしマニュアルはほぼラダーで記述されており、通信周りの記述などはハードルが高い場合もありそう

ご意見ください:

- ・シーケンスorラダー表現の実践的な教科書などあれば(手持ち4冊 $+ \alpha$)
- ・状態遷移⇒ラダー変換ツール、欲しい方いますか?