

传输的状态来控制发送器和接收器的操作。发送器由一个移位寄存器和发送控制逻辑组成。接收器由一个移位寄存器，四个接收缓冲器和接收控制逻辑组成。

## 时钟产生

时钟产生逻辑分为主机时钟预分频器和从机时钟检测器，分别工作在主机操作和从机操作模式下。时钟预分频器由比特率控制位和倍速控制位来选择分频系数，产生相应的分频时钟（共有 7 种可选的分频系数，详细信息见寄存器描述），输出到 **SPCK** 引脚为通信提供时钟，同时为内部发送和接收移位寄存器提供移位时钟。时钟检测器对输入时钟 **SPCK** 进行边沿检测，根据 **SPI** 的数据传输模式对发送器和接收器进行移位操作。为保证对时钟信号的正确采样，**SPCK** 时钟的高电平和低电平的宽度均须大于 2 个系统时钟周期。

## 发送和接收

**SPI** 模块在单线模式下支持同时发送和接收，在双线模式下只支持主机双线接收。

### 单线发送和接收

**SPI** 的主机将需要通信的从机选择信号 **SPSS** 拉低，即可启动一次传输过程。主机和从机将需要传输的数据准备好，主机在时钟信号 **SPCK** 上产生时钟脉冲以交换数据，主机的数据从 **MOSI** 移出，从 **MISO** 移入，从机的数据从 **MISO** 移出，从 **MOSI** 移入，交换完数据后主机拉高 **SPSS** 信号即可完成通信。

当配置为主机时，**SPI** 模块并不控制 **SPSS** 引脚，必须由用户软件来处理。软件拉低 **SPSS** 引脚，选择要通信的从机，启动传输。软件将需要传输的数据写入 **SPDR** 寄存器即会启动时钟发生器，硬件产生通信的时钟，并把 8 位数据移出给从机，同时把从机的数据移入。移位一个字节的数据后，停止时钟发生器，并置位传输完成标志 **SPIF**。软件可再次写入数据到 **SPDR** 寄存器来继续传输下一个字节，也可以拉高 **SPSS** 信号来结束当前传输。最后进来的数据将保存在接收缓冲器中。

当配置为从机时，只要 **SPSS** 信号一直为高，**SPI** 模块将保持睡眠状态，并保持 **MISO** 引脚为三态。这时软件可更新 **SPDR** 寄存器的内容。即使此时 **SPCK** 引脚上有输入时钟脉冲，**SPDR** 的数据也不会被移出，直至 **SPSS** 信号被拉低。当一个字节的数据传输完成之后，硬件置位传输完成标志 **SPIF**。此时软件在读取移入的数据之前可继续往 **SPDR** 寄存器写入数据，最后进来的数据将保存在接收缓冲器中。

**SPI** 模块在发送方向只有四个缓冲器，在接收方向也有四个缓冲器。在发送数据时，当发送缓冲器处于非满状态（即发送缓冲器满标志位 **WRFULL** 位为低）时，可对 **SPDR** 寄存器进行写操作。而在接收数据时，当接收缓冲器属于非空状态（即接收缓冲器空标志位 **RDEMPT** 位为低）时，可通过访问 **SPDR** 寄存器读取已经接收到的字符。

### 主机双线接收

**SPI** 模块的双线模式只在主机操作模式下有效，与单线模式的不同在于 **MOSI** 和 **MISO** 都用于主机接收数据，每一个 **SPCK** 时钟脉冲同时接收 2 个比特的数据（**MISO** 线上的数据在