

Arquitectura de Computadores

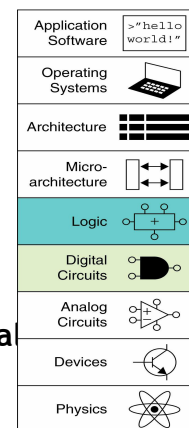
Diseño Lógico Combinacional

Basado en texto: "*Digital Design and Computer Architecture* , 2nd Edition",
David Money Harris and Sarah L. Harris

Chapter 1 <1>

Tópicos

- Introducción
- Ecuaciones Booleanas
- Algebra de Boole
- De la Lógica a las Compuertas
- Lógica Combinacional Multinivel
- Mapas de Karnaugh
- Bloques de Construcción Combinacional

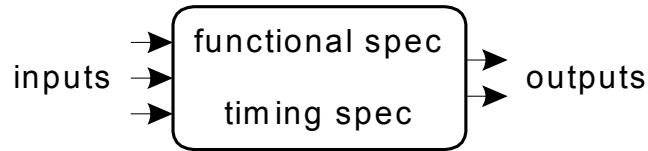


Chapter 1 <2>

Introducción

Un circuito lógico se compone de:

- Entradas
- Salidas
- Especificaciones Funcionales
- Especificaciones de sincronización

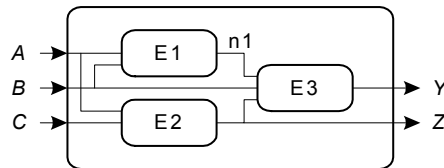


Chapter 1 <3>

Circuitos

• Nodos

- Entradas: A , B , C
- Salidas: Y , Z
- Internos: $n1$



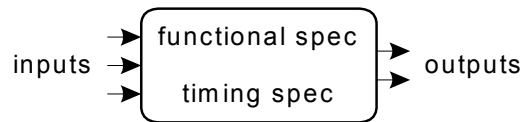
• Elementos del Circuito

- $E1$, $E2$, $E3$
- Cada uno es un circuito

Chapter 1 <4>

Tipos de Circuitos Lógicos

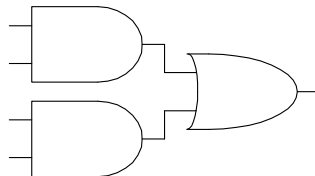
- **Lógica Combinacional**
 - Sin Memoria
 - Salidas determinadas por los valores actuales de las entradas
- **Lógica Secuencial**
 - Tiene memoria
 - Las salidas se determinan por los valores de entrada actuales y anteriores



Chapter 1 <5>

Reglas de Composición

- Cada elemento es combinacional
- Cada nodo es una entrada o se conecta *exactamente a una* entrada
- El circuito no contiene ciclos
- **Ejemplo:**

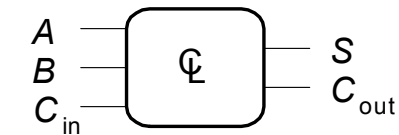


Chapter 1 <6>

Ecuaciones Booleanas

- Especificación funcional de las salidas en términos de sus entradas
- **Ejemplo:** $S = F(A, B, C_{in})$

$$C_{out} = F(A, B, C_{in})$$



$$S = A \oplus B \oplus C_{in}$$

$$C_{out} = AB + AC_{in} + BC_{in}$$

Chapter 1 <7>

Algunas Definiciones

- Complemento: variable con una barra sobre ella
 $\bar{A}, \bar{B}, \bar{C}$
- Literal: variable o su complemento
 $A, \bar{A}, B, \bar{B}, \bar{C}, C$
- Implicante: producto de literales
 $\bar{A}\bar{B}, \bar{A}C, BC$
- Minitermino: producto que incluye todas las variables de entrada
 $\bar{A}\bar{B}C, \bar{A}B\bar{C}, ABC$
- Maxitermino: suma que incluye todas las variables de entrada
 $(A+B+C), (A+\bar{B}+C), (\bar{A}+\bar{B}+\bar{C})$

Chapter 1 <8>

Forma Suma-de-Productos(SOP)

- Todas las ecuaciones pueden ser escritas en forma SOP
- Cada fila tiene un **minitermino**
- Un mintermino es un producto (AND) de literales
- Cada mintermino es VERDADERO para esa fila (y solo esa fila)
- La función se forma aplicando suma (OR) a los miniterminos cuya salida es VERDADERA
- Por lo tanto, una suma (OR) de productos (términos AND)

A	B	Y	minterm	minterm name
0	0	0	$\overline{A} \overline{B}$	m_0
0	1	1	$\overline{A} B$	m_1
1	0	0	$A \overline{B}$	m_2
1	1	1	$A B$	m_3

$$Y = F(A, B) =$$

Chapter 1 <9>

Forma Suma-de-Productos

- Todas las ecuaciones pueden ser escritas en forma SOP
- Cada fila tiene un **minitermino**
- Un mintermino es un producto (AND) de literales
- Cada mintermino es VERDADERO para esa fila (y solo esa fila)
- La función se forma aplicando suma (OR) a los miniterminos cuya salida es VERDADERA
- Por lo tanto, una suma (OR) de productos (términos AND)

A	B	Y	minterm	minterm name
0	0	0	$\overline{A} \overline{B}$	m_0
0	1	1	$\overline{A} B$	m_1
1	0	0	$A \overline{B}$	m_2
1	1	1	$A B$	m_3

$$Y = F(A, B) =$$

Chapter 1 <10>

Forma Producto-de-Sumas (POS)

- Todas las ecuaciones booleanas pueden ser escritas en forma POS
- Cada fila tiene un **maxitermino**
- Un maxitermino es una suma (OR) de literales
- Cada maxitermino es FALSO para esa fila (y solo esa fila)
- La función se forma co una pitatoria (AND) de los maxiterminos cuya salida es FALSA
- Por lo tanto, un producto (AND) de sumas (términos OR)

A	B	Y	maxterm	maxterm name
0	0	0	$\overline{A} + \overline{B}$	M_0
0	1	1	$\overline{A} + B$	M_1
1	0	0	$A + \overline{B}$	M_2
1	1	1	$A + B$	M_3

$$Y = F(A, B) = (A + B)(\overline{A} + \overline{B}) = \Pi(0, 2)$$

Chapter 1 <11>

Ejemplo Ecuaciones

- Si vas a una cafetería a comprar almuerzo
 - No almorzaras (\overline{E})
 - Si no esta abierto (\overline{O}) o
 - Si solo se sirven completos (C)
- Escriba la tabla de verdad para determinar si vas a almorzar (E).

O	C	E
0	0	
0	1	
1	0	
1	1	

Chapter 1 <12>

Ejemplo Ecuaciones Booleanas

- Si vas a una cafetería a comprar almuerzo
 - No almorzaras (\bar{E})
 - Si no está abierto (\bar{O}) o
 - Si solo se sirven completos (C)
- Escriba una tabla de verdad para determinar si vas a almorzar (E).

O	C	E
0	0	0
0	1	0
1	0	1
1	1	0

Chapter 1 <13>

Forma SOP & POS

- SOP - suma-de-productos

O	C	E	minterm
0	0		$\bar{O} \bar{C}$
0	1		$\bar{O} C$
1	0		$O \bar{C}$
1	1		$O C$

- POS - producto-de-sumas

O	C	E	maxterm
0	0		$O + C$
0	1		$O + \bar{C}$
1	0		$\bar{O} + C$
1	1		$\bar{O} + \bar{C}$

Chapter 1 <14>

Forma SOP & POS

- SOP - suma-de-productos

O	C	E	minterm
0	0	0	$\overline{O} \overline{C}$
0	1	0	$\overline{O} C$
1	0	1	$O \overline{C}$
1	1	0	$O C$

$$E = O\overline{C}$$

$$= \Sigma(2)$$

- POS - producto-de-sumas

O	C	E	maxterm
0	0	0	$O + C$
0	1	0	$O + \overline{C}$
1	0	1	$\overline{O} + C$
1	1	0	$\overline{O} + \overline{C}$

$$E = (O + C)(O + \overline{C})(\overline{O} + \overline{C})$$

$$= \Pi(0, 1, 3)$$

Chapter 1 <15>

Algebra Booleana

- Axiomas y teoremas para **simplificar** ecuaciones Booleanas
- Al igual que en álgebra tradicional, pero mas sencillo: las variables tienen solo dos valores (1 or 0)
- Dualidad** en axiomas y teoremas:
 - ANDs y ORs, 0's y 1's se intercambian

Chapter 1 <16>

Axiomas Booleanos

Axiom	Dual	Name
A1 $B = 0 \text{ if } B \neq 1$	A1' $B = 1 \text{ if } B \neq 0$	Binary field
A2 $\overline{0} = 1$	A2' $\overline{1} = 0$	NOT
A3 $0 \bullet 0 = 0$	A3' $1 + 1 = 1$	AND/OR
A4 $1 \bullet 1 = 1$	A4' $0 + 0 = 0$	AND/OR
A5 $0 \bullet 1 = 1 \bullet 0 = 0$	A5' $1 + 0 = 0 + 1 = 1$	AND/OR

Theorem	Dual	Name
T1 $B \bullet 1 = B$	T1' $B + 0 = B$	Identity
T2 $B \bullet 0 = 0$	T2' $B + 1 = 1$	Null Element
T3 $B \bullet B = B$	T3' $B + B = B$	Idempotency
T4 $\overline{\overline{B}} = B$		Involution
T5 $B \bullet \overline{B} = 0$	T5' $B + \overline{B} = 1$	Complements

Chapter 1 <17>

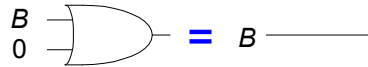
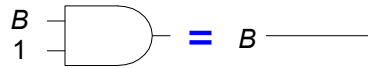
T1: Teorema de Identidad

- $B \bullet 1 = B$
- $B + 0 = B$

Chapter 1 <18>

T1: Teorema de Identidad

- $B \bullet 1 = B$
- $B + 0 = B$



Chapter 1 <19>

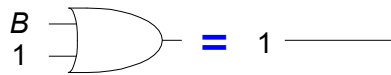
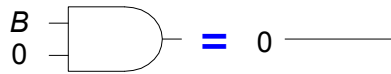
T2: Teorema del Elemento Nulo

- $B \bullet 0 = 0$
- $B + 1 = 1$

Chapter 1 <20>

T2: Teorema del Elemento Nulo

- $B \bullet 0 = 0$
- $B + 1 = 1$



Chapter 1 <21>

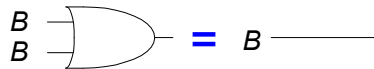
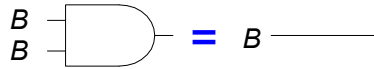
T3: Teorema de la Idempotencia

- $B \bullet B = B$
- $B + B = B$

Chapter 1 <22>

T3: Teorema de la Idempotencia

- $B \bullet B = B$
- $B + B = B$



Chapter 1 <23>

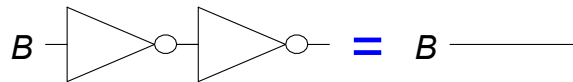
T4: Teorema de Identidad

- $\overline{\overline{B}} = B$

Chapter 1 <24>

T4: Teorema de Identidad

- $\overline{\overline{B}} = B$



Chapter 1 <25>

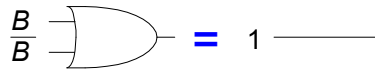
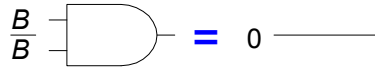
T5: Teorema del Complemento

- $B \bullet \overline{B} = 0$
- $B + \overline{B} = 1$

Chapter 1 <26>

T5: Teorema del Complemento

- $B \bullet \bar{B} = 0$
- $B + \bar{B} = 1$



Chapter 1 <27>

Resumen Teoremas Booleanos

	Theorem		Dual	Name
T1	$B \bullet 1 = B$	T1'	$B + 0 = B$	Identity
T2	$B \bullet 0 = 0$	T2'	$B + 1 = 1$	Null Element
T3	$B \bullet B = B$	T3'	$B + B = B$	Idempotency
T4		$\bar{\bar{B}} = B$		Involution
T5	$B \bullet \bar{B} = 0$	T5'	$B + \bar{B} = 1$	Complements

Chapter 1 <28>

Teoremas Booleanos de Varias Vars

Theorem	Dual	Name
T6 $B \bullet C = C \bullet B$	T6' $B + C = C + B$	Commutativity
T7 $(B \bullet C) \bullet D = B \bullet (C \bullet D)$	T7' $(B + C) + D = B + (C + D)$	Associativity
T8 $(B \bullet C) + (B \bullet D) = B \bullet (C + D)$	T8' $(B + C) \bullet (B + D) = B + (C \bullet D)$	Distributivity
T9 $B \bullet (B + C) = B$	T9' $B + (B \bullet C) = B$	Covering
T10 $(B \bullet C) + (B \bullet \overline{C}) = B$	T10' $(B + C) \bullet (B + \overline{C}) = B$	Combining
T11 $(B \bullet C) + (\overline{B} \bullet D) + (C \bullet D) = B \bullet C + \overline{B} \bullet D$	T11' $(B + C) \bullet (\overline{B} + D) \bullet (C + D) = (B + C) \bullet (\overline{B} + D)$	Consensus
T12 $\overline{B_0 \bullet B_1 \bullet B_2 \dots} = (\overline{B_0} + \overline{B_1} + \overline{B_2} \dots)$	T12' $\overline{B_0 + B_1 + B_2 \dots} = (\overline{B_0} \bullet \overline{B_1} \bullet \overline{B_2})$	De Morgan's Theorem

Nota: T8' difiere del álgebra tradicional: OR (+) distribuye sobre AND (\bullet)

Chapter 1 <29>

Simplificación de Ecuaciones

Ejemplo 1:

$$Y = AB + \overline{A}B$$

Chapter 1 <30>

Simplificación de Ecuaciones

Ejemplo 1:

$$\begin{aligned}
 Y &= AB + \bar{A}B \\
 &= B(A + \bar{A}) \quad \text{T8} \\
 &= B(1) \quad \text{T5'} \\
 &= B \quad \text{T1}
 \end{aligned}$$

Chapter 1 <31>

Simplificación de Ecuaciones Booleanas

Ejemplo 2:

$$Y = A(AB + ABC)$$

Chapter 1 <32>

Simplificación de Ecuaciones

Ejemplo 2:

$$Y = A(AB + ABC)$$

$$= A(AB(1 + C)) \quad \text{T8}$$

$$= A(AB(1)) \quad \text{T2'}$$

$$= A(AB) \quad \text{T1}$$

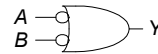
$$= (AA)B \quad \text{T7}$$

$$= AB \quad \text{T3}$$

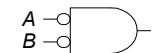
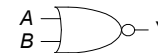
Chapter 1 <33>

Teorema de DeMorgan

- $Y = \overline{AB} = \overline{A} + \overline{B}$



- $Y = \overline{\overline{A} + \overline{B}} = \overline{\overline{A}} \cdot \overline{\overline{B}}$

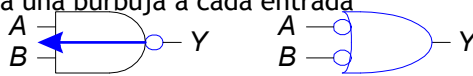


Chapter 1 <34>

Empujando burbujas

- **Hacia atras:**

- Cuerpo cambia
- Agrega una burbuja a cada entrada



- **Hacia adelante:**

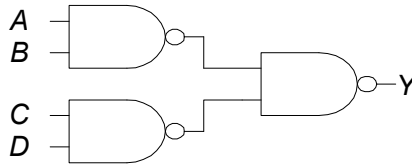
- Cuerpo cambia
- Agregar una burbuja a la salida



Chapter 1 <35>

Empujando burbujas

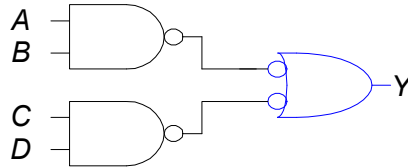
- ¿Cual es la expresion booleana para este circuito?



Chapter 1 <36>

Empujando burbujas

- ¿Cual es la expresion booleana para este circuito?

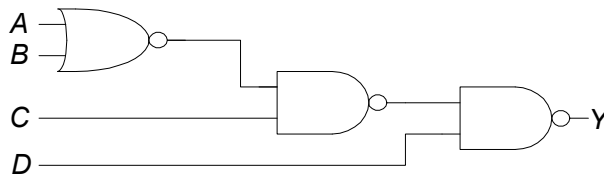


$$Y = AB + CD$$

Chapter 1 <37>

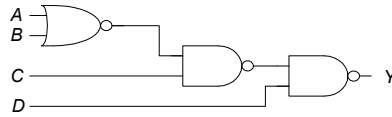
Reglas para Empujar burbujas

- Comience en la salida, luego opere hacia las entradas
- Empuje burbujas desde la salida final hacia atras
- Dibuje las compuertas en una forma que permita que las burbujas se cancelen



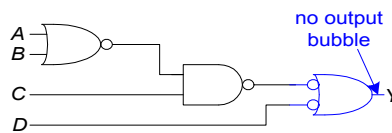
Chapter 1 <38>

Ejemplo Empujando burbujas



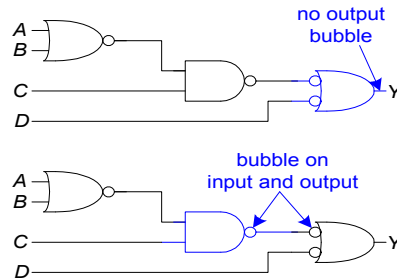
Chapter 1 <39>

Ejemplo Empujando burbujas



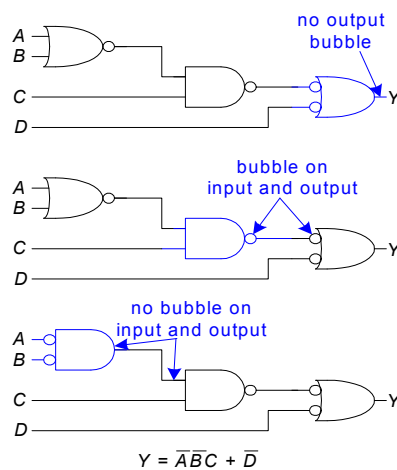
Chapter 1 <40>

Ejemplo Empujando burbujas



Chapter 1 <41>

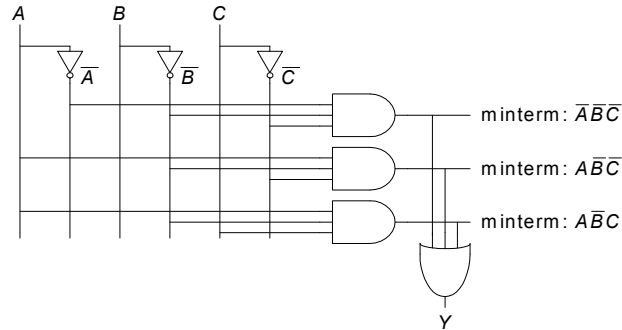
Ejemplo Empujando burbujas



Chapter 1 <42>

De la lógica a las compuertas

- Lógica de dos niveles: ANDs seguidos por ORs
- Ejemplo: $Y = \bar{A}\bar{B}\bar{C} + A\bar{B}\bar{C} + \bar{A}BC$



Chapter 1 <43>

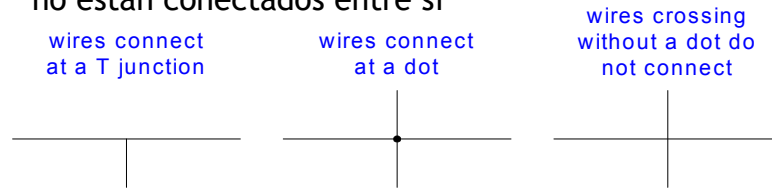
Reglas Esquemáticas de circuitos

- Entradas a la izquierda (o arriba)
- Salidas a la derecha (o abajo)
- Compuertas fluyen desde la izquierda hacia la derecha
- Lo mejor es usar cables rectos

Chapter 1 <44>

Reglas Esquemáticas de circuitos (cont.)

- Cables siempre se conectan en una unión T
- Un punto indica una conexión entre dos cables que se cruzan
- El lugar de cruce de dos cables que no es destacado por un punto indica que estos cables no están conectados entre si

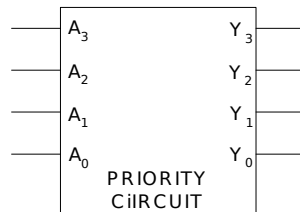


Chapter 1 <45>

Circuitos de Múltiples-Salidas

Ejemplo: Circuito de Prioridad

La salida es alta (1) cuando es VERDADERA la entrada mas significativa



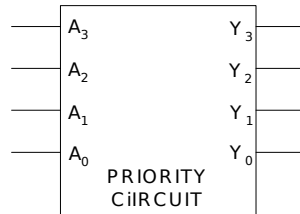
A_3	A_2	A_1	A_0	Y_3	Y_2	Y_1	Y_0
0	0	0	0				
0	0	0	1				
0	0	1	0				
0	0	1	1				
0	1	0	0				
0	1	0	1				
0	1	1	0				
0	1	1	1				
1	0	0	0				
1	0	0	1				
1	0	1	0				
1	0	1	1				
1	1	0	0				
1	1	0	1				
1	1	1	0				
1	1	1	1				
1	1	1	1				

Chapter 1 <46>

Circuitos de Múltiples Salidas

- Ejemplo: Circuito de Prioridad**

La salida es alta (1) cuando es VERDADERA la entrada mas significativa

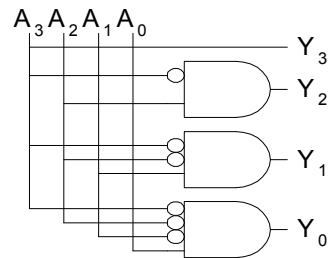


A ₃	A ₂	A ₁	A ₀	Y ₃	Y ₂	Y ₁	Y ₀
0	0	0	0	0	0	0	0
0	0	0	1	0	0	0	1
0	0	1	0	0	0	1	0
0	0	1	1	0	0	1	0
0	1	0	0	0	1	0	0
0	1	0	1	0	1	0	0
0	1	1	0	0	1	0	0
0	1	1	1	0	1	0	0
1	0	0	0	1	0	0	0
1	0	0	1	1	0	0	0
1	0	1	0	1	0	0	0
1	0	1	1	1	0	0	0
1	1	0	0	1	0	0	0
1	1	0	1	1	0	0	0
1	1	1	0	1	0	0	0
1	1	1	1	1	0	0	0
1	1	1	1	1	0	0	0

Chapter 1 <47>

Hardware de Circuito de Prioridad

A ₃	A ₂	A ₁	A ₀	Y ₃	Y ₂	Y ₁	Y ₀
0	0	0	0	0	0	0	0
0	0	0	1	0	0	0	1
0	0	1	0	0	0	1	0
0	0	1	1	0	0	1	0
0	1	0	0	0	1	0	0
0	1	0	1	0	1	0	0
0	1	1	0	0	1	0	0
0	1	1	1	0	1	0	0
1	0	0	0	1	0	0	0
1	0	0	1	1	0	0	0
1	0	1	0	1	0	0	0
1	0	1	1	1	0	0	0
1	1	0	0	1	0	0	0
1	1	0	1	1	0	0	0
1	1	1	0	1	0	0	0
1	1	1	1	1	0	0	0



Chapter 1 <48>

Salidas Irrelevantes

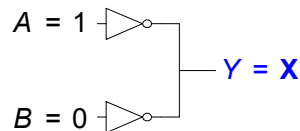
A_3	A_2	A_1	A_0	Y_3	Y_2	Y_1	Y_0
0	0	0	0	0	0	0	0
0	0	0	1	0	0	0	1
0	0	1	0	0	0	1	0
0	0	1	1	0	0	1	0
0	1	0	0	0	1	0	0
0	1	0	1	0	1	0	0
0	1	1	0	0	1	0	0
0	1	1	1	0	1	0	0
1	0	0	0	1	0	0	0
1	0	0	1	1	0	0	0
1	0	1	0	1	0	0	0
1	0	1	1	1	0	0	0
1	1	0	0	1	0	0	0
1	1	0	1	1	0	0	0
1	1	1	0	1	0	0	0
1	1	1	1	1	0	0	0

A_3	A_2	A_1	A_0	Y_3	Y_2	Y_1	Y_0
0	0	0	0	0	0	0	0
0	0	0	1	0	0	0	1
0	0	1	X	0	0	1	0
0	1	X	X	0	1	0	0
1	X	X	X	1	0	0	0

Chapter 1 <49>

Contención: X

- Contención: el circuito trata de entregar a la salida 1 y 0
 - El valor real es algo entre estos extremos
 - Podría ser 0, 1, o estar en la zona prohibida
 - Podría cambiar por cambios de voltaje, temperatura, time, ruido electrico
 - A menudo causa exceso de disipación de potencia



Peligro:

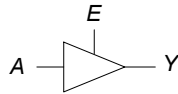
- La contención usualmente indica un **bug**.
- La X se usa para indicar un “irrelevante” y contención - hay que observar el contexto para concluir y distinguir que simboliza la X

Chapter 1 <50>

Flotante: Z

- Flotante, alta impedancia, o abierto, Z alto
- Una salida flotante podria ser 0, 1, o un valor entre estos
 - Un voltmetro no nos muestra si un nodo esta flotando

Bufer Triestado

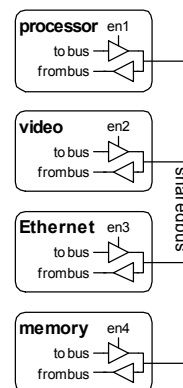


E	A	Y
0	0	Z
0	1	Z
1	0	0
1	1	1

Chapter 1 <51>

Buses Triestado

- Nodos flotantes son empleados e los buses triestado
 - Muchos y distintos dispositivos
 - Exactamente solo uno esta activo a la vez



Chapter 1 <52>

Mapas de Karnaugh (K-Maps)

- Las expresiones booleanas pueden ser minimizadas combinando términos
- Los mapas K minimizan las ecuaciones gráficamente
- $PA + P\bar{A} = P$

A	B	C	Y
0	0	0	1
0	0	1	1
0	1	0	0
0	1	1	0
1	0	0	0
1	0	1	0
1	1	0	0
1	1	1	0

Y C	AB			
	00	01	11	10
0	1	0	0	0
1	1	0	0	0

Y C	AB			
	00	01	11	10
0	$\bar{A}\bar{B}\bar{C}$	$\bar{A}B\bar{C}$	$AB\bar{C}$	$A\bar{B}\bar{C}$
1	$\bar{A}\bar{B}C$	$\bar{A}BC$	ABC	$A\bar{B}C$

Chapter 1 <53>

Mapas K

- Encierre 1's en cuadrados adyacentes
- En una expresión booleana, incluya solo aquellos literales que sean verdadero y cuyos complementos **no** estén en el círculo

A	B	C	Y
0	0	0	1
0	0	1	1
0	1	0	0
0	1	1	0
1	0	0	0
1	0	1	0
1	1	0	0
1	1	1	0

Y C	AB			
	00	01	11	10
0	1	0	0	0
1	1	0	0	0

$$Y = \bar{A}\bar{B}$$

Chapter 1 <54>

Mapa K de 3 entradas

Y \ C \ AB				
	00	01	11	10
0	$\bar{A}\bar{B}\bar{C}$	$\bar{A}B\bar{C}$	$AB\bar{C}$	$A\bar{B}\bar{C}$
1	$\bar{A}\bar{B}C$	$\bar{A}BC$	ABC	$A\bar{B}C$

Truth Table

A	B	C	Y
0	0	0	0
0	0	1	0
0	1	0	1
0	1	1	1
1	0	0	0
1	0	1	0
1	1	0	0
1	1	1	1

K-Map

Y \ C \ AB				
	00	01	11	10
0				
1				

Chapter 1 <55>

Mapa K de 3 entradas

Y \ C \ AB				
	00	01	11	10
0	$\bar{A}\bar{B}\bar{C}$	$\bar{A}B\bar{C}$	$AB\bar{C}$	$A\bar{B}\bar{C}$
1	$\bar{A}\bar{B}C$	$\bar{A}BC$	ABC	$A\bar{B}C$

Truth Table

A	B	C	Y
0	0	0	0
0	0	1	0
0	1	0	1
0	1	1	1
1	0	0	0
1	0	1	0
1	1	0	0
1	1	1	1

K-Map

Y \ C \ AB				
	00	01	11	10
0	0	1	0	0
1	0	1	1	0

$$Y = \bar{A}B + BC$$

Chapter 1 <56>

Definiciones de los Mapas K

- **Complemento:** variable con una barra sobre ella
 $\bar{A}, \bar{B}, \bar{C}$
- **Literal:** variable o su complemento
 $A, \bar{A}, B, \bar{B}, \bar{C}, C$
- **Implicante:** producto de literales
 $ABC, \bar{A}\bar{C}, BC$
- **Implicante primo:** implicante correspondiente al círculo mas grande del mapa K

Chapter 1 <57>

Reglas Mapas K

- Cada 1 debe ser encerrado al menos una vez
- Cada círculo debe abarcar una potencia de 2 (i.e. 1, 2, 4) de cuadrados en cada dirección
- Cada círculo debe ser tan grande como sea posible
- Un círculo podría envolver a través de los bordes
- Un “irrelevante” (X) es encerrado solo si ayuda a minimizar la ecuación

Chapter 1 <58>

Mapa K de 4-entradas

A	B	C	D	Y
0	0	0	0	1
0	0	0	1	0
0	0	1	0	1
0	0	1	1	1
0	1	0	0	0
0	1	0	1	1
0	1	1	0	1
0	1	1	1	1
1	0	0	0	1
1	0	0	1	1
1	0	1	0	1
1	0	1	1	0
1	1	0	0	0
1	1	0	1	0
1	1	1	0	0
1	1	1	1	0

Y CD \ AB				
	00	01	11	10
00				
01				
11				
10				

Chapter 1 <59>

Mapa K de 4-entradas

A	B	C	D	Y
0	0	0	0	1
0	0	0	1	0
0	0	1	0	1
0	0	1	1	1
0	1	0	0	0
0	1	0	1	1
0	1	1	0	1
0	1	1	1	1
1	0	0	0	1
1	0	0	1	1
1	0	1	0	0
1	0	1	1	0
1	1	0	0	0
1	1	0	1	0
1	1	1	0	0
1	1	1	1	0

Y CD \ AB				
	00	01	11	10
00	1	0	0	1
01	0	1	0	1
11	1	1	0	0
10	1	1	0	1

Chapter 1 <60>

Mapa K de 4-entradas

A	B	C	D	Y
0	0	0	0	1
0	0	0	1	0
0	0	1	0	1
0	0	1	1	1
0	1	0	0	0
0	1	0	1	1
0	1	1	0	1
0	1	1	1	1
1	0	0	0	1
1	0	0	1	1
1	0	1	0	1
1	0	1	1	0
1	1	0	0	0
1	1	0	1	0
1	1	1	0	0
1	1	1	1	1

Y CD \ AB				
	00	01	11	10
00	1	0	0	1
01	0	1	0	1
11	1	1	0	0
10	1	1	0	1

$$Y = \bar{A}\bar{C} + \bar{A}BD + A\bar{B}\bar{C} + \bar{B}\bar{D}$$

Chapter 1 <61>

Mapa K con Irrelevantes

A	B	C	D	Y
0	0	0	0	1
0	0	0	1	0
0	0	1	0	1
0	0	1	1	1
0	1	0	0	0
0	1	0	1	X
0	1	1	0	1
0	1	1	1	1
1	0	0	0	1
1	0	0	1	1
1	0	1	0	X
1	0	1	1	X
1	1	0	0	X
1	1	0	1	X
1	1	1	0	X
1	1	1	1	X

Y CD \ AB				
	00	01	11	10
00				
01				
11				
10				

Chapter 1 <62>

Mapa K con Irrelevantes

A	B	C	D	Y
0	0	0	0	1
0	0	0	1	0
0	0	1	0	1
0	0	1	1	1
0	1	0	0	0
0	1	0	1	X
0	1	1	0	1
0	1	1	1	1
1	0	0	0	1
1	0	0	1	1
1	0	1	0	X
1	0	1	1	X
1	1	0	0	X
1	1	0	1	X
1	1	1	0	X
1	1	1	1	X

Y \ CD \ AB	00	01	11	10
00	1	0	X	1
01	0	X	X	1
11	1	1	X	X
10	1	1	X	X

Chapter 1 <63>

Mapa K con Irrelevantes

A	B	C	D	Y
0	0	0	0	1
0	0	0	1	0
0	0	1	0	1
0	0	1	1	1
0	1	0	0	0
0	1	0	1	X
0	1	1	0	1
0	1	1	1	1
1	0	0	0	1
1	0	0	1	1
1	0	1	0	X
1	0	1	1	X
1	1	0	0	X
1	1	0	1	X
1	1	1	0	X
1	1	1	1	X

Y \ CD \ AB	00	01	11	10
00	1	0	X	1
01	0	X	X	1
11	1	1	X	X
10	1	1	X	X

$$Y = A + \overline{B}\overline{D} + C$$

Chapter 1 <64>

Bloques de Construcción Combinacionales

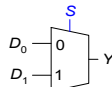
- Multiplexores
- Decodificadores

Chapter 1 <65>

Multiplexor (Mux)

- Selecciona una entrada entre N entradas alternativas a conectar con la salida
- La entrada selectora es de $\log_2 N$ -bit - control de entrada
- Ejemplo:

2:1 Mux



S	D ₁	D ₀	Y	S	Y
0	0	0	0	0	D ₀
0	0	1	1	1	D ₁
0	1	0	0		
0	1	1	1		
1	0	0	0		
1	0	1	0		
1	1	0	1		
1	1	1	1		

Chapter 1 <66>

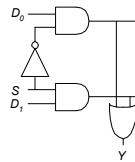
Implementacion de un Multiplexor

• Puertas Logicas

- Forma sum-de-productos

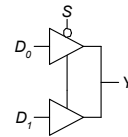
Y	$D_0 D_1$	00	01	11	10
S	0	0	0	1	1
1	0	1	1	0	0

$Y = D_0 \bar{S} + D_1 S$



• Triestados

- + Para un mux de N entradas, use N triestados
- + Enciende solo uno para seleccionar la entrada apropiada



Chapter 1 <67>

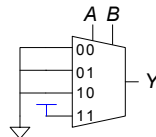
2-<67>

Multiplexores basados en Lógica

- Use el mux como una tabla de búsqueda

A	B	Y
0	0	0
0	1	0
1	0	0
1	1	1

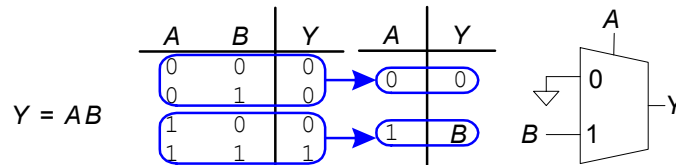
$Y = AB$



Chapter 1 <68>

Multiplexores basados en Lógica

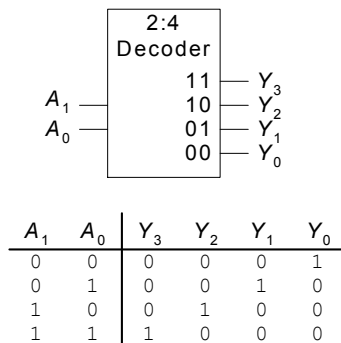
- Reduzca el tamaño del mux



Chapter 1 <69>

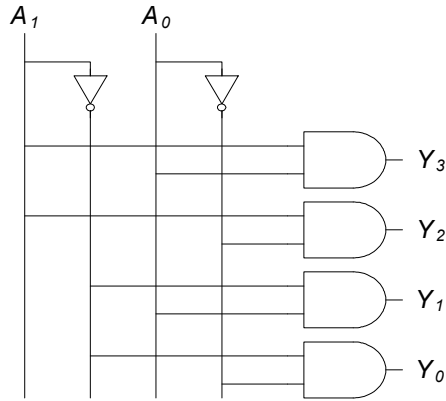
Decodificadores

- N entradas, 2^N salidas
- Solo una Salida Hot: Solo una salida HIGH a la vez



Chapter 1 <70>

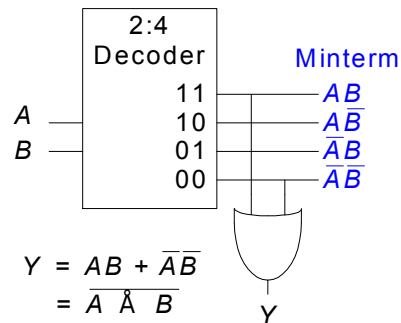
Implementación del Decodificador



Chapter 1 <71>

Decodificadores basados en Lógica

- OR de miniterminos



Chapter 1 <72>