

#### J. Christian Andersen

## Kursusuge 12

### Plan

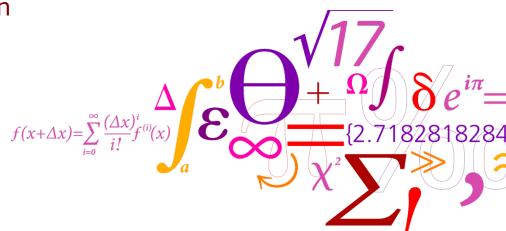
- Feed forward af input
- Feed forward af forstyrrelser
- Systemer med tidsforsinkelse

## Hjemmeopgave

Feed forward og delay design

Øvelse 10+11+12

REGBOT balance øvelse



## DTU Electrical Engineering

Department of Electrical Engineering

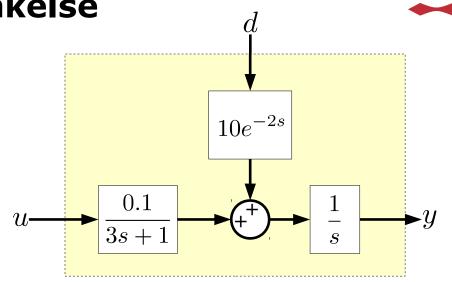


## Hjemmeopgave Feed forward og forsinkelse

# DTL

## Grupperegningsopgaver:

- 1a) Design en feed forward af forstyrrelse fra d til u (figur 1).
- 1b) afprøv i simulink med step på d (og plot y) - vurder resultat

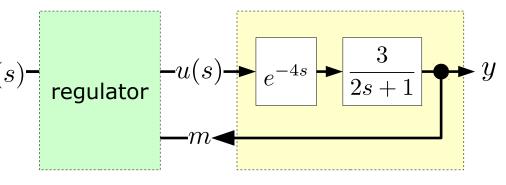


Figur 1

2a) Design en regulator til Det viste system i figur 2,med en fasemargin på 60 grader, r(s)-og ingen statisk fejl

2b) Afprøv system og regulator i Simulink med et steprespons.

- plot y og vurder resultat



Figur 2

Hjemmeopgave Feed forward og forsinkelse

Grupperegningsopgaver:

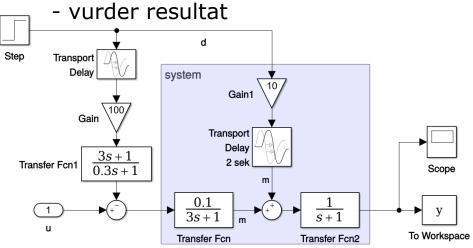
1a) Design en feed forward af forstyrrelse fra d til u (figur 1).

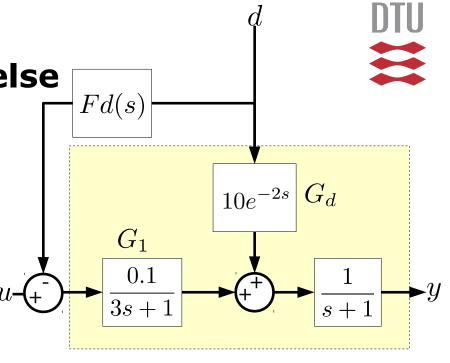
Forstyrrelse virker forsinket, det

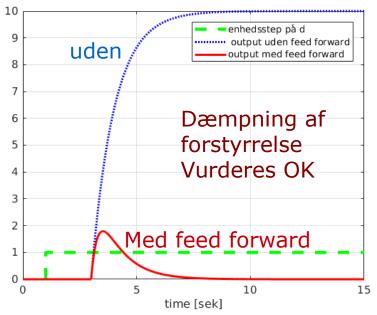
er OK, da  $F_d = \frac{G_d}{G_1}$ 

Med ekstra pol  $F_d = \frac{10(3s+1)e^{-2s}}{0.1(0.3s+1)}$ 

1b) afprøv i simulink med step på d (og plot y)







## Hjemmeopgave Forsinkelse

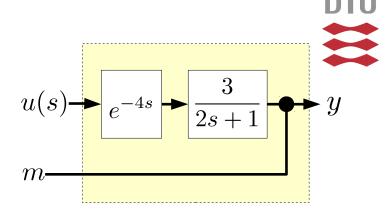
## Grupperegningsopgaver:

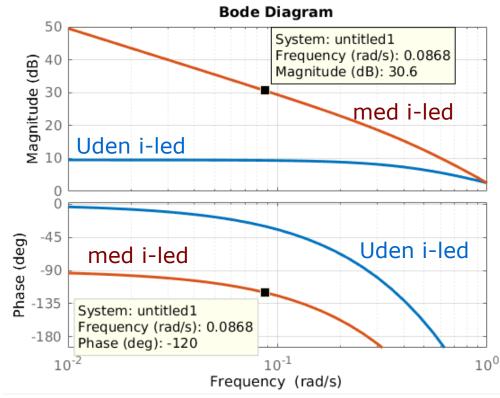
2a) Design en regulator til Det viste system, med en fasemargin på 60 grader og ingen statisk fejl

En I-regulator er nok passende Bodeplot af G + integrator fra regulator:

Krydsfrekvens ved -120 grader => Wc = 0.0868 rad/sek, Gain ved Wc = 30.6 dB

Kp = -30.6 dB = 0.0295





# **Hjemmeopgave Forsinkelse**

Grupperegningsopgaver:

2a) Design en regulator til Det viste system,med en fasemargin på 60 grader og ingen statisk fejl

Kp = 0.0295

2b) Afprøv system og regulatori Simulink med et steprespons.- plot y, vurder resultat

Rimeligt OK.

