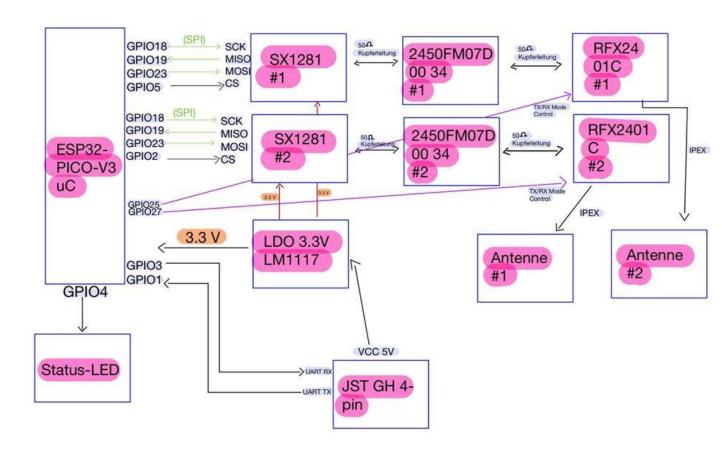
Embedded Systems Hardware Design and Rapid Prototyping

Nourhan Altahan

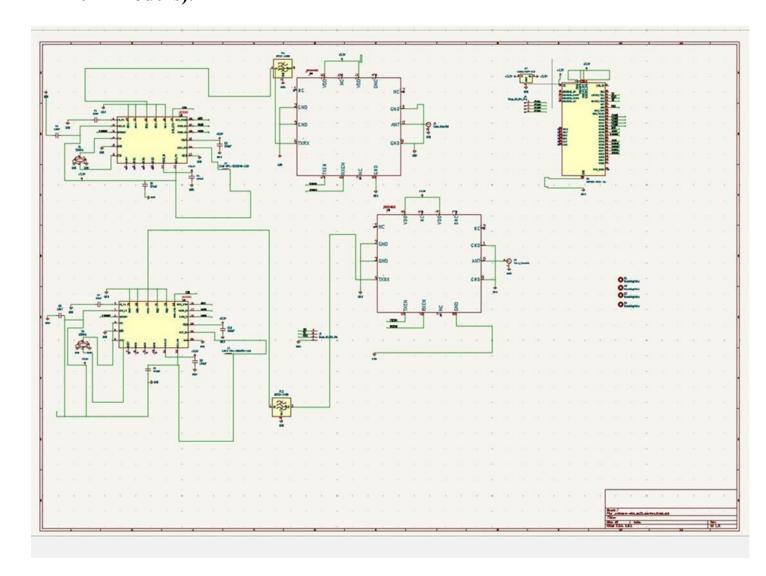
Architekturdiagramm:

zeigt einen weiteren Aspekt des Hardware-Design-Prozesses (z.B. Schaltplan, Layout-Schritt, Testbild)



Bestückungsplan:

Der Schaltplan zeigt den elektrischen Aufbau des Projekts. Er umfasst mehrere integrierte Schaltkreise, einen Mikrocontroller, HF-Komponenten sowie passive Bauteile zur Filterung und Spannungsversorgung. Über Steckverbinder sind externe Schnittstellen realisiert. Die Schaltung bildet die Grundlage für das zugehörige Leiterplattenlayout und ermöglicht die drahtlose Datenübertragung (vermutlich im Rahmen eines ExpressLRS-Funkmoduls).



Exel:

Reference	Value	Footprint
C1,C2,C6,C7	10nF	Capacitor_SMD:C_0603_1608Metric_Pad1.08x 0.95mm_HandSolder
C3,C4,C9,C10	100nF	Capacitor_SMD:C_0603_1608Metric_Pad1.08x 0.95mm HandSolder
C5,C8	470nF	Capacitor_SMD:C_0603_1608Metric_Pad1.08x 0.95mm_HandSolder
FL1,FL2	BFCN-2450	Filter:Filter_Mini-Circuits_FV1206-4
H1,H2,H3,H4	MountingHole	MountingHole:MountingHole_3.2mm_M3
J1.j2	Conn_Coaxial	Connector_Coaxial:U.F.L_Molex_MCRF_73412- 0110_Vertical
J3	Conn_01x04_Pin	Connector JST:JST GH_SM04B-GHS-TB_1x04-1 MP P1.25mm Horizontal
μ.	Conn_01x04_Pin	Connector PinSocket 2.54mm:PinSocket 1x0 4_P2.54mm_Vertical
и	15uH MPL-SES5040-150	Inductor_SMD:L_APV_ANR5045
Ľ2	15uH MPL-SE5040-150	Inductor_SMD:L_APV_ANR5045
V1	ESP32-PICO-D4	Package_DFN_QFN:QFN-48-1EP_7x7mm_P0.5mm_ EP5.3x5.3mm
U2,U3		Package_DFN_QFN:QFN-24-1EP_4x4mm_P0.5mm_ EP2.7x2.7mm
U4,U6		Package_DFN_QFN:QFN-16-1EP_3x3mm_P0.5mm_ EP1.75x1.75mm
V7	UM1117MP-3.3	Package_TO_SOT_SMD:SOT-223-3_TabPin2
Y1,Y2	52MHz	nan

