

А. И. Бабёр

ОСНОВЫ СХЕМОТЕХНИКИ

*Рекомендовано учреждением образования
«Республиканский институт профессионального образования»
Министерства образования Республики Беларусь в качестве
пособия для учащихся учреждений образования, реализующих
образовательные программы среднего специального образования
по специальности «Автоматизация технологических
процессов и производств»*



Минск
РИПО
2018

УДК 621.3.049.77(076)

ББК 32.844я723

Б12

Автор:
преподаватель УО «Минский государственный
колледж электроники» *А. И. Бабёр.*

Рецензенты:
цикловая комиссия электротехники и эксплуатации
электронных систем филиала «Минский государственный
автомеханический колледж имени М.С. Высоцкого»
УО РИПО (*Л. В. Сычёва*);
доцент кафедры «Автоматизированные системы управления
производством» УО «Белорусский государственный аграрный
технический университет», кандидат технических наук,
доцент *А. Г. Сеньков.*

*Все права на данное издание защищены. Воспроизведение всей книги или любой
ее части не может быть осуществлено без разрешения издательства.*

*Выпуск издания осуществлен при финансовой поддержке Министерства об-
разования Республики Беларусь.*

Бабёр, А. И.

Б12 Основы схемотехники : пособие / А. И. Бабёр. — Минск :
РИПО, 2018. — 110 с. : ил.
ISBN 978-985-503-754-6.

Рассмотрены выпускаемые промышленностью микросхемы и схе-
мотехника их использования, особенности входных и выходных цепей,
возможности стыковки и согласования уровней сигналов, требования к
источникам питания, вопросы помехозащищенности и др. Приведены
примеры, позволяющие разобраться в особенностях применения отдель-
ных микросхем и их соединений.

Предназначено для учащихся учреждений среднего специального об-
разования по специальности «Автоматизация технологических процессов
и производств». Может быть полезно студентам вузов и специалистам,
работающим в области автоматизации технологических процессов.

УДК 621.3.049.77(076)
ББК 32.844я723

ISBN 978-985-503-754-6

© Бабёр А. И., 2018
© Оформление. Республиканский институт
профессионального образования, 2018

.....
ПРЕДИСЛОВИЕ
.....

Знания из области схемотехники широко используют в промышленности при создании радиоэлектронной аппаратуры для связи, автоматики, телевидения, радиолокации, навигации, вычислительной техники, систем управления технологическими процессами и др. Поэтому изучение схемотехники является важной задачей подготовки специалистов в области эксплуатации автоматизированных систем управления.

В настоящем пособии в доступной для понимания учащихся форме изложены основы схемотехники аналоговых и цифровых устройств. При изложении материала дополнительный акцент сделан на практическое совместное использование отдельных элементов микроэлектроники для создания электронных устройств. Представлены возможности применения элементной базы электроники, стыковки элементов и использования их для создания определенных устройств, приведены вопросы для самопроверки.

Пособие предназначено для изучения правил построения аналоговых, цифровых узлов и устройств, которые применяют при разработке систем автоматического программного управления и автоматизации технологических процессов в производстве.

..... РАЗДЕЛ 1. АНАЛОГОВАЯ СХЕМОТЕХНИКА

Электронные устройства (датчики температуры, давления и других физических величин) являются источниками аналоговых сигналов. Управление многими устройствами (например, двигателями) часто осуществляется в аналоговой форме. Поэтому, несмотря на то, что большинство вычислительных и управляющих комплексов являются *числовыми (цифровыми)*, обработка и преобразование аналоговых сигналов не теряют своей актуальности. Более того, некоторые устройства как были, так и остаются аналоговыми. Аналоговая техника постоянно совершенствуется, и рынок аналоговых элементов и устройств постоянно расширяется как по объему используемых устройств, так и по номенклатуре. При этом улучшаются и эксплуатационные характеристики, надежность и качество аналоговых элементов.

..... 1.1. Операционные усилители

Операционный усилитель (ОУ) разработан для выполнения математических операций в аналоговых вычислительных машинах. Первый ОУ был выпущен в 1942 г. на лампах, имел большие размеры и был достаточно дорогим. Переход к транзисторам вызвал резкое уменьшение размеров, увеличение надежности и снижение стоимости ОУ. Интегральные микросхемы (отечественный аналог 140УД1), несмотря на существенные недостатки, нашли широкое применение и высокий спрос на рынке. ОУ 153УД1 лишен многих недостатков и применяется до сих пор. Разработанные позже ОУ LM101 и LM101A (их отечественные аналоги 153УД2 и 153УД6) не требовали внешних цепей защиты, в них использовались новинки,

в том числе многоэмиттерные и многоколлекторные транзисторы, применение их стало проще и удобнее.

Операционный усилитель представляет собой *дифференциальный усилитель* постоянного тока с двумя входами, большим коэффициентом усиления и малыми токами смещения.

Благодаря малым размерам, высокому коэффициенту усиления, почти идеальным характеристикам (за счет интегрального исполнения) свойства усилителя определяются в основном внешними цепями. За счет низкой стоимости и простоты использования схемы многих устройств часто выгодно выполнять с помощью ОУ вместо транзисторов.

Обозначение ОУ показано на рисунке 1.1. Первоначально ОУ изображали по варианту *а*. Входы усилителя располагали слева, выходы справа, а цепи питания и корректирующие цепи — на боковых линиях. Такое обозначение до сих пор можно встретить в литературе и в технической документации. ГОСТ 2.759–82 требует обозначений по вариантам *б* и *в*. Входы располагают слева, выходы справа, в центральном поле помещают символ усилителя и выполняемую функцию, на боковых полях — входы и выходы и их функции. Вариант *б* — упрощенное обозначение ОУ.

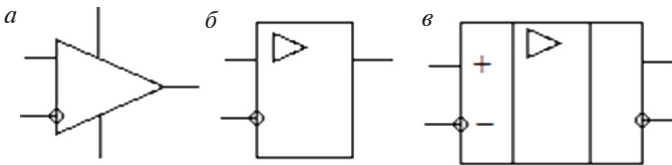


Рис. 1.1. Условно-графические обозначения ОУ

Операционные усилители имеют два равнозначных входа: U_1 и U_2 . Однако для определенности один из входов называют *прямым*, другой — *инвертирующим*. Инвертирующий вход обозначают кружочком (см. рис. 1.1), знаком «-» (минус) или символом *n* (*negative*), прямой — знаком «+» (плюс), символом *p* (*positive*) или вообще он не имеет символа.

Операционные усилители имеют очень большие входные сопротивления (более 50 кОм), поэтому их входные токи малы и в расчетах используют коэффициенты усиления по напряжению.

Как у любого дифференциального усилителя, выходное напряжение пропорционально разности входных напряжений. Чтобы по фазе оно соответствовало прямому входу, принято считать

$$U_{\text{вых}} = K_U (U_1 - U_2), \text{ или } U_{\text{вых}} = K_U (U_{\text{пр}} - U_{\text{инв}}),$$

$$\text{или } U_{\text{out}} = K_U (U_p - U_n).$$

Коэффициент усиления K_U называют *дифференциальным* коэффициентом усиления. Реальные ОУ имеют достаточно большие коэффициенты усиления: $K_U = 10^3 \dots 30 \cdot 10^6$. Напряжение $U_{\text{пр}} - U_{\text{инв}}$ называют *дифференциальным входным* напряжением; напряжение $(U_{\text{пр}} - U_{\text{инв}}) / 2$ — *синфазным входным* напряжением (синфазное входное напряжение рассматривалось при изучении балансных усилителей).

Чтобы обеспечить возможность работы ОУ с разнополярными напряжениями, используют два источника питания. Плюс одного источника подключают к входу питания «+ ОУ», минус другого источника — к входу питания «– ОУ». Источники имеют общую точку, которая обычно подключается к корпусу устройства; относительно этой точки выдается выходной сигнал ОУ.

Большинство ОУ имеют питание ± 15 В, однако множество усилителей питается самыми разными напряжениями, вплоть до однополярных. Обычно цепи питания усилителей в схемах не показывают, но в левом нижнем углу схемы помещают таблицу питания, в которой указывают напряжение, подключаемое к соответствующему выводу микросхемы. В случае необходимости на правом или левом боковом поле условно-графического обозначения ОУ выделяют отдельный участок, на котором показывают подключение источников питания.

Имея огромный коэффициент усиления K_U , ОУ в обычном исполнении может применяться весьма ограниченно. Поэтому его охватывают *отрицательной обратной связью* — ООС (рис. 1.2). Цепь ОС имеет коэффициент передачи β . На вход цепи ОС подается выходной сигнал $U_{\text{вых}}$ усилителя с ОС, а на вход усилителя — сигнал $\Delta U = U_{\text{вх}} - \beta U_{\text{вых}}$. Поэтому

$$U_{\text{вых}} = K_U \Delta U = K_U (U_{\text{вх}} - \beta U_{\text{вых}}) = K_U U_{\text{вх}} - K_U \beta U_{\text{вых}}.$$

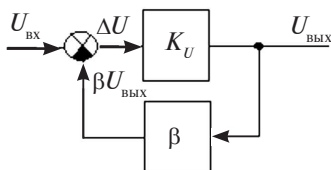


Рис. 1.2. Операционный усилитель с обратной связью

После переноса слагаемых, содержащих $U_{\text{вых}}$, влево, а $U_{\text{вх}}$ — вправо, получается

$U_{\text{вых}} + K_U \beta U_{\text{вых}} = K_U U_{\text{вх}}$, или $U_{\text{вых}} (1 + K_U \beta) = K_U U_{\text{вх}}$, откуда коэффициент усиления усилителя, охваченного ОС,

$$K = \frac{U_{\text{вых}}}{U_{\text{вх}}} = \frac{K_U}{1 + K_U \beta} = \frac{1}{\frac{1}{K_U} + \beta}. \quad (1.1)$$

В знаменателе выражения (1.1) первым слагаемым можно пренебречь вследствие того, что K_U очень велико, а $\beta = 0,01$ —1. Поэтому

$$K = \frac{1}{\beta}. \quad (1.2)$$

Из выражения (1.2) следует, что коэффициент усиления усилителя с ОС не зависит от коэффициента усиления самого усилителя и **определяется, в основном, цепью ОС.**

Из этого следует еще один важный вывод: изменяя элементы цепи ОС, можно изменять такие качества усилителя, как линейность, коэффициент усиления, осуществлять нелинейные преобразования и т. д.

..... 1.2. Основные схемы включения операционного усилителя

Принятые допущения

Поскольку ОУ имеет два входа, его можно использовать для усиления сигнала, подключенного к одному из входов (прямому или инвертирующему), или для усиления разности двух сигналов, подключенных к обоим входам. Во всех случаях входные и выходные напряжения должны измеряться относительно некоторой общей шины, в качестве которой можно использовать, например, корпус, а также необходимо использовать ООС. Чтобы создать ООС, напряжение *прямого* выхода следует подать на *инвертирующий* вход усилителя (или инвертирующий выход подать на прямой вход).

Существуют три возможности включения ОУ, которые будут рассмотрены ниже. При этом приняты следующие допущения.

1. Входные сопротивления ОУ равны бесконечности, а входные токи равны нулю.

2. При *наличии* ООС напряжения на входах ОУ одинаковы. Это легко доказать.

Ниже приведены три способа доказательства:

а) чем больше разность напряжений на входах, тем больше выходной сигнал, пропорциональный разности входных напряжений. Однако при наличии ООС этот выходной сигнал поступает на инвертирующий вход, уменьшая разность напряжений между входами на величину, пропорциональную этой разности. Процесс станет установившимся только в случае равенства напряжений на входах;

б) если напряжения неодинаковы, выходное напряжение будет изменяться до тех пор, пока напряжения на входах уравниваются (следует заметить, что это качество не относится к *ПОС* – *положительной ОС*);

в) математически доказательство проще провести для случая $K = 1$, $\beta = 1$. В этом случае при напряжениях на входах U_1 и U_2 $U_{\text{пр}} = U_1$, а $U_{\text{инв}} = U_2 + U_{\text{вых}} = U_2 + (U_1 - U_2) = U_1$, т. е. на прямом и инвертирующем входах напряжения равны U_1 , т. е. одинаковы.

3. При равных сигналах на входах напряжение на выходе равно нулю (в реальности добиться равенства входных сигналов очень трудно, а внутренние цепи усилителя дают смещение нуля).

Неинвертирующее Включение

Входной сигнал подается на прямой вход. Организовать ООС по этому входу невозможно, так как она будет положительной. ООС создается по инвертирующему входу (рис. 1.3).

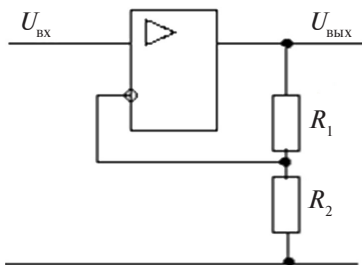


Рис. 1.3. Неинвертирующее включение ОУ

На инвертирующий вход подается напряжение

$$U = \frac{U_{\text{ВЫХ}}}{R_1 + R_2} R_2.$$

Это напряжение должно быть равным напряжению на неинвертирующем входе, т. е.

$$U_{\text{ВХ}} = \frac{U_{\text{ВЫХ}}}{R_1 + R_2} R_2.$$

Отсюда коэффициент усиления неинвертирующего усилителя

$$K = \frac{U_{\text{ВЫХ}}}{U_{\text{ВХ}}} = \frac{R_1 + R_2}{R_2} = 1 + \frac{R_1}{R_2}. \quad (1.3)$$

Из выражения (1.3) следует, что коэффициент усиления неинвертирующего усилителя > 1 . При $R_2 = \infty$ (инвертирующий вход отсоединен от общей шины и присоединен к выходу) независимо от величины R_1 $K = 1$. Усилитель, в котором выход присоединен к инвертирующему входу, является повторителем напряжения, так как в этом случае $K = 1$.

Повторители выпускают в виде микросхем. В одном корпусе размещают четыре и более повторителей.

Инвертирующее Включение

Входной сигнал подается на инвертирующий вход. По этому же входу организуется ООС через сопротивление R_2 . Прямой вход ОУ подключается к общей шине (рис. 1.4).

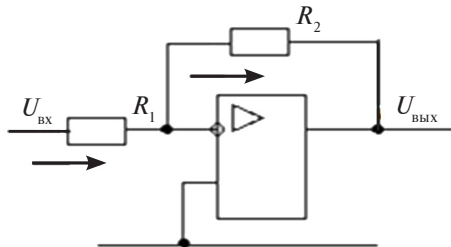


Рис. 1.4. Инвертирующее включение ОУ

Ток усилителя по инвертирующему входу равен нулю. В сопротивлениях R_1 и R_2 возникает ток i за счет разности напряжений $U_{\text{ВХ}}$ и $U_{\text{ВЫХ}}$. На инвертирующем входе усилителя напряжение равно $U_{\text{ВХ}} - iR_1$ и $U_{\text{ВЫХ}} + iR_2$. И оно же равно напряжению на неинвертирующем входе, т. е. нулю.

Поэтому

$$U_{\text{ВХ}} - iR_1 = 0, \text{ откуда } U_{\text{ВХ}} = iR_1;$$

$$U_{\text{ВЫХ}} + iR_2 = 0, \text{ откуда } U_{\text{ВЫХ}} = -iR_2.$$

Коэффициент усиления

$$K = \frac{U_{\text{ВЫХ}}}{U_{\text{ВХ}}} = \frac{-iR_2}{iR_1} = -\frac{R_2}{R_1}. \quad (1.4)$$

Из выражения (1.4) следует, что: а) выходное напряжение находится в противофазе к входному; б) коэффициент усиления может быть как больше, так и меньше единицы.

Поскольку напряжение на инвертирующем входе равно нулю, входной ток схемы $i = U_{\text{ВХ}} / R_1$, т. е. входным сопротивлением ОУ с ОС является R_1 . Чтобы получить усилитель с высоким коэффициентом усиления K , необходимо уменьшить R_1 (см. выражение (1.4)), но тогда уменьшается и входное сопротивление. Можно увеличить R_2 , но это приведет к неустойчивости ОУ. Чтобы получить усилитель с большим коэффициентом усиления и высоким входным сопротивлением, используют специальные схемы цепи ОС.

Схема позволяет суммировать несколько входных напряжений (рис. 1.5), поскольку напряжение на инвертирующем входе равно нулю:

$$i_1 + i_2 = i; i_1 = \frac{U_{\text{ВХ}_1}}{R_1}; i_2 = \frac{U_{\text{ВХ}_2}}{R_2}; i = -\frac{U_{\text{ВЫХ}}}{R_3},$$

$$\frac{U_{\text{ВХ}_1}}{R_1} + \frac{U_{\text{ВХ}_2}}{R_2} = -\frac{U_{\text{ВЫХ}}}{R_3}. \quad (1.5)$$

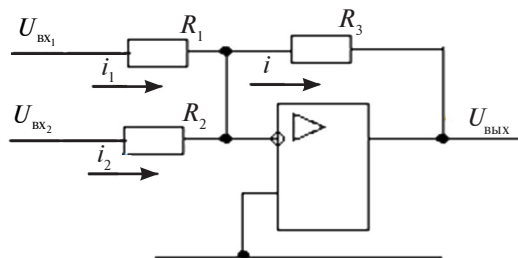


Рис. 1.5. Суммирование напряжений на инвертирующем усилителе

Из выражения (1.5) следует, что напряжения суммируются обратно пропорционально входным сопротивлениям. Если $R_1 = R_2 = R_3$, то

$$U_{\text{вх}_1} + U_{\text{вх}_2} = -U_{\text{вых}}.$$

Суммирование входных напряжений можно выполнить и без инвертирования, складывая напряжения на неинвертирующем входе.

Дифференциальное Включение

При дифференциальном включении ООС создается по цепям инвертирующего входа, а неинвертирующий вход в общем случае должен подключаться с помощью резисторов R_2 , R_3 (рис. 1.6).

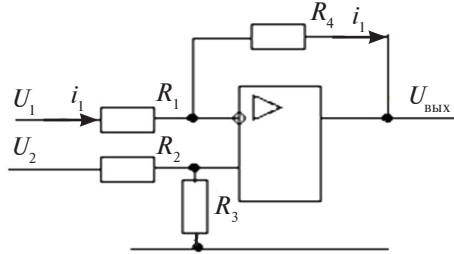


Рис. 1.6. Дифференциальное включение ОУ

Чтобы определить дифференциальный коэффициент усиления, можно провести следующие рассуждения.

За счет ООС напряжения на инвертирующем и на неинвертирующем входах одинаковы. Пусть напряжение на неинвертирующем входе U_p . Тогда напряжение на инвертирующем входе тоже U_p . Входной ток по инвертирующему входу

$$i_1 = \frac{U_1 - U_p}{R_1}.$$

Этот же ток протекает по сопротивлению R_4 , так как входное сопротивление ОУ равно бесконечности:

$$i_1 = \frac{U_p - U_{\text{вых}}}{R_4},$$

откуда

$$\frac{U_1 - U_p}{R_1} = \frac{U_p - U_{\text{вых}}}{R_4},$$

$$(U_1 - U_p)R_4 = (U_p - U_{\text{вых}})R_1;$$

$$U_{\text{вых}}R_1 = U_pR_1 - U_1R_4 + U_pR_4 = U_p(R_1 + R_4) - U_1R_4. \quad (1.6)$$

Напряжение U_p , которое нужно подставить в выражение (1.6), можно найти по соотношениям на неинвертирующем входе:

$$U_p = \frac{U_2}{R_2 + R_3}R_3;$$

$$U_{\text{вых}}R_1 = \frac{U_2}{R_2 + R_3}R_3(R_1 + R_4) - U_1R_4,$$

откуда

$$U_{\text{вых}} = U_2 \frac{R_3(R_1 + R_4)}{R_1(R_2 + R_3)} - U_1 \frac{R_4}{R_1}. \quad (1.7)$$

Из выражения (1.7) можно сделать следующие выводы:

1) при наличии всех сопротивлений $R_1...R_4$ выходное напряжение вычислить достаточно сложно;

2) при $R_3 = \infty$ отсутствует гальваническая связь неинвертирующего входа с общим проводом:

$$U_{\text{вых}} = U_2 - U_1 \frac{R_4}{R_1};$$

3) интересно определить, при каких соотношениях сопротивлений $U_{\text{вых}}$ будет зависеть только от разности $U_2 - U_1$:

$$U_{\text{вых}} = U_2 \frac{R_3(R_1 + R_4)}{R_1(R_2 + R_3)} - U_1 \frac{R_4}{R_1} = \frac{R_4}{R_1} \left(U_2 \frac{R_3(R_1 + R_4)R_1}{R_1(R_2 + R_3)R_4} - U_1 \right).$$

Для выполнения поставленного условия необходимо, чтобы

$$\frac{R_3(R_1 + R_4)R_1}{R_1(R_2 + R_3)R_4} = 1,$$

т. е.

$$R_3R_1 + R_3R_4 = R_2R_4 + R_3R_4$$

или

$$R_3R_1 = R_2R_4. \quad (1.8)$$

При выполнении условия (1.8)

$$U_{\text{вых}} = \frac{R_4}{R_1}(U_2 - U_1)$$

и дифференциальный коэффициент усиления

$$K_U = \frac{U_{\text{вых}}}{U_2 - U_1} = \frac{R_4}{R_1}.$$

..... 1.3. Параметры операционного усилителя

Параметры ОУ можно разбить на три группы: точностные, динамические и эксплуатационные.

Действие точностных параметров выражается в том, что при заданных входных сигналах выходные сигналы отличаются от расчетных. Ниже перечислены наиболее важные параметры и описано их влияние.

Чем больше коэффициенты усиления, в том числе и *дифференциальный коэффициент усиления*, тем выше погрешность. Коэффициент усиления существенно зависит от входного сопротивления последующего каскада.

Ослабление *синфазного входного сигнала* определяется сигналом, приведенным к входу усилителя. *Коэффициент ослабления синфазного сигнала* показывает, какое значение дифференциального входного напряжения следует приложить к входу усилителя, чтобы скомпенсировать усиление синфазного сигнала.

Смещение нуля ОУ проявляется в наличии постоянного выходного напряжения при отсутствии напряжений на входе. Чтобы привести смещение нуля к входу, смещение выходного напряжения умножают на коэффициент передачи β звена ОС. Смещение нуля обусловлено в основном двумя причинами: разбросом параметров транзисторов балансного каскада и разностью входных токов. Что касается второй причины, она может быть устранена, как правило, правильным подбором входных сопротивлений. Для устранения первой причины фирмы, выпускающие ОУ, применяют различные схемотехнические решения, вплоть до установки внутренних цифроаналоговых преобразователей для определения и компенсации сдвига нуля. В некоторых ОУ имеются входы, к которым подключают внешние элементы для подстройки. Схемотехнические решения позволяют снизить смещение нуля до 10 мкВ в усилителях с биполярными транзисторами на входе и до 100 мкВ с полевыми транзисторами на входе. Усилители предыдущих поколений имели соответствующие показатели: 0,1–5 и 0,5–20 мВ.

Важное значение имеет также *временной дрейф*, который определяется как приращение изменения смещения за месяц или за 1000 ч работы.

Коэффициент подавления нестабильности питания определяют как отношение статического изменения напряжения источника питания (обычно на 1 В) к приведенному к входу ОУ изменению выходного напряжения, вызванного этим изменением. С ростом пульсаций напряжения питания коэффициент подавления нестабильности уменьшается. Для повышения стабильности между каждым из выводов питания и общей точкой устанавливают электролитические конденсаторы емкостью 2,2 мкФ и керамические конденсаторы емкостью 0,1 мкФ. Керамические конденсаторы устанавливают как можно ближе к корпусу ОУ.

Шумы ОУ, накладываясь на полезный сигнал, вызывают искажения, погрешности. Различают внешние и внутренние шумы. С *внешними шумами* борются с помощью фильтров, рациональным размещением элементов и линий связи, экранированием и т. д. *Внутренние шумы* возникают в результате различных эффектов (чаще всего тепловых), влияющих на работу компонентов электронного устройства. С ними борются подбором элементов.

Полевые транзисторы обладают меньшим по сравнению с биполярными уровнем шума. Чтобы оценить уровень шума, вводят понятие «коэффициент шума».

Коэффициент шума показывает, во сколько раз отношение мощности шума к мощности сигнала на выходе усилителя больше аналогичного отношения на входе.

Динамические параметры характеризуют быстродействие ОУ. Условно их разделяют на параметры малого сигнала (например, полоса пропускания, время установления) и параметры большого сигнала (например, скорость нарастания выходного напряжения). Параметры малого сигнала рассматривают при выходном сигнале ≤ 1 В; параметры большого сигнала — при входном сигнале ≥ 50 мВ.

К *эксплуатационным параметрам* относят номинальное значение питающего напряжения; допустимый диапазон питающих напряжений; ток, потребляемый от источника питания; максимальный выходной ток и т. д.

1.4. Типы операционных усилителей

В мире выпускают сотни наименований ОУ, которые можно классифицировать по различным признакам. С точки зрения внутренней схемотехники, по типу используемых транзисторов ОУ можно разделить на биполярные, биполярно-полевые и комплементарные полевые транзисторы с изолированным затвором (КМОП).

В биполярно-полевых ОУ полевые транзисторы обычно используют в дифференциальных входных каскадах для увеличения входного сопротивления и уменьшения входных токов.

Усилители общего назначения — это дешевые усилители среднего быстродействия и малой выходной мощности. Обычные параметры: дифференциальный коэффициент усиления $K_u = 20\,000 \dots 200\,000$; напряжение смещения нуля, приведенное к входу, $U_{см} = 0,1 \text{--} 10 \text{ мВ}$, частота входного сигнала $0,1 \text{--} 10 \text{ МГц}$. Типичные представители таких ОУ: 140УД6, 149УД8, 153УД6, LF411.

Быстродействующие ОУ при средней точности имеют высокие динамические характеристики. Типичные представители таких усилителей: 573УД3, 154УД4, AD825, AD8042, LM6165.

Прецизионные ОУ имеют высокий дифференциальный коэффициент усиления по напряжению, малый дрейф нуля, малые входные токи и, как правило, невысокое быстродействие. Отличаются способами устранения дрейфа нуля. Типичные представители: 140УД24, 140УД26, AD707, MAX400M, MAX430, AD8571.

Микроомощные ОУ отличаются малым потреблением энергии. Появился целый класс ОУ, питающихся от напряжения 3 В, потребляющих наноамперный ток. Остальные параметры обычно невысокие (TLV2401, LMC6442). Такие усилители могут непрерывно работать десятки лет от одной литиевой батарейки.

Чтобы дать возможность разработчику найти компромисс между потреблением и быстродействием, разработаны *программируемые ОУ*, в которых имеется специальный вывод для присоединения резистора. Изменяя сопротивление резистора, они приводят к увеличению тока потребления и росту быстродействия или, наоборот, к снижению быстродействия за счет уменьшения потребления (140УД12, 1407УД2).

При однополярном источнике сигнала (например, датчик с однополярным питанием) удобно применять и усилители с однополярным питанием. Такие усилители рассмотрены ниже.

Многие усилители выпускают в виде микросхем, имеющих на одном кристалле несколько одностипных ОУ. Примеры: 140УД20 имеет в своем составе два ОУ с параметрами 140УД7; МАХ407 – два усилителя типа МАХ406; МАХ409 – четыре таких усилителя.

Высоковольтные и мощные ОУ имеют разность питающих напряжений более 50 В. Сложность выпуска таких ОУ связана с трудностью выполнения высоковольтных транзисторов и создания необходимой изоляции между элементами в кристалле. Поэтому большинство ОУ с питанием выше 100 В изготавливают в гибридном исполнении.

Операционные усилители общего применения имеют выходной ток до 5 мА. К мощным относят усилители с выходным током более 100 мА. Существуют ОУ, способные выдавать в нагрузку ток до 100 А и более.

1.5. Однополярное питание операционного усилителя

Схемы с однополярным питанием позволяют упростить источник питания и повысить экономичность устройства. В таких устройствах имеется возможность установить напряжение питания (U_n) 5 В и ниже. На рисунке 1.7 изображен инвертирующий усилитель с однополярным питанием.

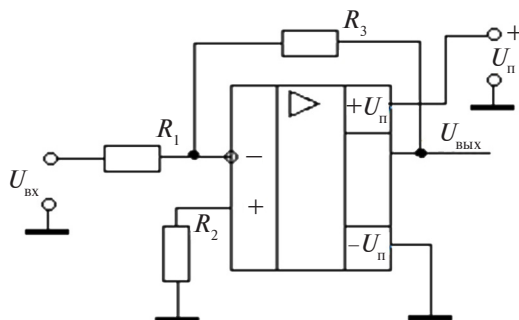


Рис. 1.7. Однополярное включение ОУ

Отрицательный полюс источника подключен к нулевой (общей) шине. Если входной сигнал однополярный, он должен измеряться относительно общей шины, т. е. также подключаться к общей шине. Важно соблюсти полярность подключения. Дело в том, что сигнал на инвертирующем входе должен быть меньше, чем на неинвертирующем. Тогда $U_{\text{вых}} > 0$. В противном случае

вследствие отсутствия источника питания отрицательной полярности схема работать не будет. При двухполярном сигнале или невозможности подключения источника сигнала к общей шине необходимо ввести искусственное смещение сигнала или искусственную нулевую точку.

Действие *искусственного смещения* показано на рисунке 1.8.

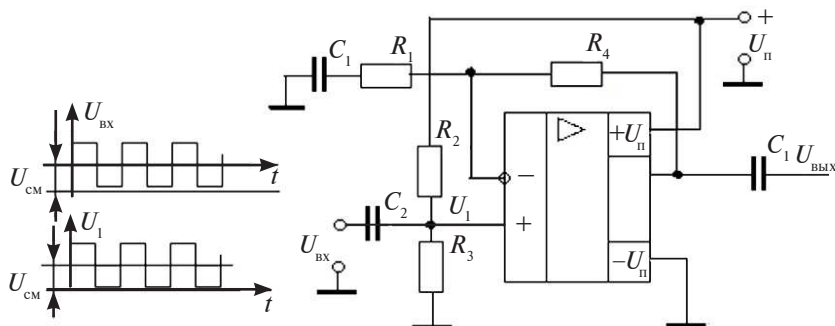


Рис. 1.8. Искусственное смещение

На вход подается напряжение смещения U_{CM} такое, чтобы весь сигнал расположился в диапазоне напряжения одной полярности (нижняя диаграмма). Там же показана одна из схем для усиления синусоидального сигнала с помощью неинвертирующего усилителя с однополярным питанием. Смещение задается с помощью делителя на сопротивлениях R_2 , R_3 . Величина смещения зависит от соотношения между R_2 и R_3 . Если $R_2 = R_3$, смещение будет равно половине напряжения питания U_{π} . Сопротивления R_2 и R_3 должны быть достаточно большими, чтобы не нагружать источник питания и входного сигнала.

При двухполярном питании напряжения питания расположены по обе стороны от нулевой точки, относительно которой задается и входной сигнал. Выходной сигнал, так же как и входной, будет двухполярным. При однополярном питании двухполярный входной сигнал должен разместиться в зоне одной полярности. Для этого необходимо создать искусственную нулевую точку, которую можно расположить приблизительно в середине величины напряжения питания. Тогда двухполярный входной сигнал расположится относительно искусственной нулевой точки.

Существует много схем создания искусственной нулевой точки. Схема на рисунке 1.9 позволяет получить напряжение искус-

ственной точки с помощью стабилитрона. В схеме напряжение $U_{\text{вых}}$ создается относительно искусственной нулевой точки, напряжение которой определяется напряжением стабилитрона VD . Входное напряжение $U_{\text{вх}}$ также задается относительно этой нулевой точки. Каждая из таких схем имеет свои достоинства и недостатки и при выборе требует тщательного анализа.

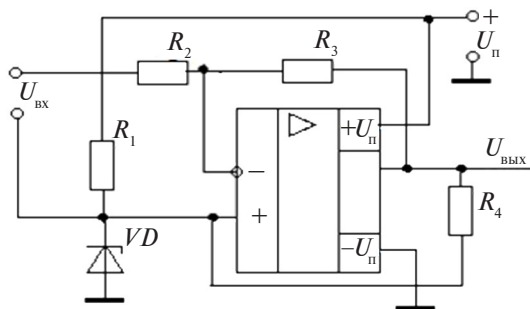


Рис. 1.9. Создание искусственной нулевой точки с помощью стабилитрона

Фирма *Texas Instruments* выпускает специальную микросхему для получения искусственной нулевой точки. Многие фирмы выпускают ОУ, предназначенные для работы только с однополярным питанием, которые обеспечивают полный размах входа и выхода.

..... 1.6. Устройства на операционных усилителях

Компаратор

Компаратор — это устройство сравнения двух величин. Аналоговый компаратор сравнивает две аналоговые величины. Операционный усилитель фактически представляет собой компаратор, поскольку его выходное напряжение зависит от разности входных напряжений. Однако применение ОУ в качестве компаратора ограничено тем, что, имея огромный коэффициент усиления, ОУ усиливает самую маленькую разность напряжений на входе до напряжений источника питания. При равенстве напряжений на входах ОУ неизбежны их флуктуации (из-за пульсаций напряжений источников питания, изменения напряжений источников сигнала, по другим причинам). Поэтому выходной сигнал будет хаотично изменяться от минимального до максимального (явление называют «дребезг контактов»). Чтобы избе-

вилься от дребезга контактов, вводят явление, которое называют «гистерезис» (рис. 1.10). Для простоты напряжение на одном из входов ($U_{\text{вх}2}$) принято постоянным ($U_{\text{вх}2} = U_1$). Напряжение на другом входе $U_{\text{вх}1}$ изменяется. Когда напряжение на первом входе достигает значения U_1 (точка 1 на рис. 1.10), выходное напряжение $U_{\text{вых}}$ изменяется до отрицательного напряжения источника питания. Явление гистерезиса состоит в том, что при понижении напряжения $U_{\text{вх}1}$ обратный переход $U_{\text{вых}}$ к положительному значению произойдет не в точке 2, а в точке 3 при напряжении $U_2 < U_1$. Дребезг устраняется, так как любое изменение напряжения $U_{\text{вх}1}$ от точки 2 до точки 3 не вызовет срабатывания ОУ. Явление гистерезиса обычно изображают в системе координат ($U_{\text{вх}}$, $U_{\text{вых}}$). Стрелки показывают, при каком напряжении происходит срабатывание «вперед», при каком – «назад»; $U_1 - U_2$ показывает величину гистерезиса.

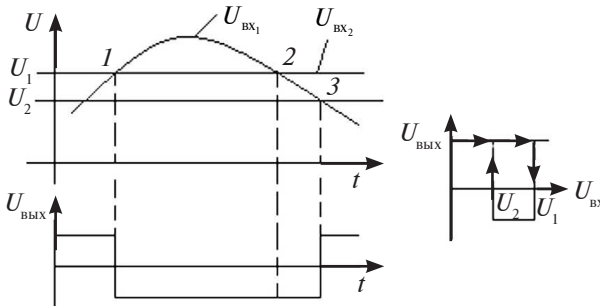


Рис. 1.10. Гистерезис

Для создания искусственного гистерезиса существует много приемов. Один из них – введение положительной обратной связи (ПОС) в инвертирующий усилитель (рис. 1.11).

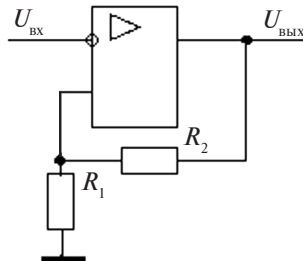


Рис. 1.11. Создание искусственного гистерезиса

На прямом (неинвертирующем) входе напряжение всегда равно $\frac{U_{\text{вых}} R_1}{R_1 + R_2}$. Если входное напряжение *меньше* этого значения (см. слева от точки 1 на рис. 1.10), $U_{\text{вых}} > 0$, напряжение на неинвертирующем входе равно $+\frac{U_{\text{вых}} R_1}{R_1 + R_2} > 0$. Если напряжение $U_{\text{вх}}$ *повысится* и выполнится условие $U_{\text{вх}} \geq \frac{U_{\text{вых}} R_1}{R_1 + R_2}$ (справа от точки 1), то станет $U_{\text{вых}} < 0$ и на прямом входе напряжение станет $-\frac{U_{\text{вых}} R_1}{R_1 + R_2}$. При этом сохранится состояние $U_{\text{вых}} < 0$, так как напряжение $U_{\text{вх}} > -\frac{U_{\text{вых}} R_1}{R_1 + R_2}$ (оно стало выше $+\frac{U_{\text{вых}} R_1}{R_1 + R_2}$).

Такое состояние сохранится до тех пор, пока выполняется условие $U_{\text{вх}} > -\frac{U_{\text{вых}} R_1}{R_1 + R_2}$.

При понижении напряжения $U_{\text{вх}}$ (правее точки 2) состояние $U_{\text{вых}} < 0$ будет продолжаться до момента, когда станет $U_{\text{вх}} \leq -\frac{U_{\text{вых}} R_1}{R_1 + R_2}$ (справа от точки 3). Тогда установится $U_{\text{вых}} > 0$ и на прямом входе напряжение будет $+\frac{U_{\text{вых}} R_1}{R_1 + R_2}$. При этом $U_{\text{вх}} < -\frac{U_{\text{вых}} R_1}{R_1 + R_2}$, т. е. тем более $U_{\text{вх}} < \frac{U_{\text{вых}} R_1}{R_1 + R_2}$, и на выходе сохранится состояние $U_{\text{вых}} > 0$ (следует учесть, что диаграмма не полностью соответствует описываемому случаю: на ней U_2 не изменяется).

За счет ПОС состояние ОУ сохраняется от нижнего до верхнего порога. От значения входного напряжения $-\frac{U_{\text{вых}} R_1}{R_1 + R_2}$ до значения $+\frac{U_{\text{вых}} R_1}{R_1 + R_2}$ компаратор не реагирует на входной сигнал и при напряжении $U_{\text{вх}}$ выше верхнего порога его состояние $U_{\text{вых}} = 1$ (напряжение источника питания), а при $U_{\text{вх}}$ ниже нижнего порога его состояние $U_{\text{вых}} = -1$.

Здесь рассмотрен компаратор (называемый триггером Шмитта) для сравнения входного сигнала с нулем, т. е. уровни срабатывания устанавливаются вокруг нулевой точки. Если на прямой вход подать напряжение смещения $U_{см}$, уровни срабатывания установятся относительно напряжения смещения.

Компараторы выпускают в виде самостоятельных приборов. Наиболее известный российский компаратор 521СА3. Некоторые компараторы имеют стробирующий вход. Сравнение происходит по разрешению стробирующего входа. Выходы многих компараторов имеют возможность подключать к ним цифровые микросхемы.

Существует большое количество компараторов с однополярным питанием. В зависимости от соотношения входных сигналов выходной сигнал равен единице или нулю.

Компараторы можно использовать в устройствах:

- обнаружения перехода напряжения через нуль (нуль-орган);
- преобразования синусоидального напряжения в прямоугольные импульсы;
- генераторе прямоугольных импульсов — мультивибраторе;
- генераторе прямоугольных импульсов с регулируемой скважностью;
- широтно-импульсном модуляторе и др.

Широко известная микросхема аналогового таймера 1006ВИ1, включающая компараторы, позволяет создать более 500 схем управления. Кроме того, она содержит генераторы различных последовательностей импульсов, ШИМ-регулирование, таймеры, ждущий мультивибратор и т. д. Существует аналог NE555, выполненный на МОП-транзисторах (ICM7555), имеющий лучшие точностные характеристики, но меньшую выходную мощность.

Измерительные усилители

Во многих устройствах необходимо измерять напряжение между точками, каждая из которых имеет потенциал, отличный от потенциала общей точки схемы (например, корпуса). В таких случаях используют дифференциальные усилители, которые подавляют синфазное напряжение и усиливают дифференциальное напряжение. В качестве примера показана схема подключения измерительного усилителя к мостовой схеме, сопротивления которой $R_1 \dots R_4$ могут содержать, например, тензорезисторы. В ре-

зультате их изменения меняется напряжение в измерительной диагонали моста.

На рисунке 1.12 показано включение измерительного усилителя для измерения напряжения на диагонали моста. Недостатком такого подключения измерительного усилителя может быть его малое входное сопротивление. Для увеличения входного сопротивления усилителя необходимо использовать резисторы с большими номиналами сопротивлений. Однако это приводит к уменьшению дифференциального коэффициента усиления. Для выполнения обоих условий (большое входное сопротивление и большой дифференциальный коэффициент усиления) используют различные схемные решения, в частности Т-образное включение сопротивления в цепи ОС (на схеме не показано) или использование дополнительного усилителя для повышения коэффициента усиления.

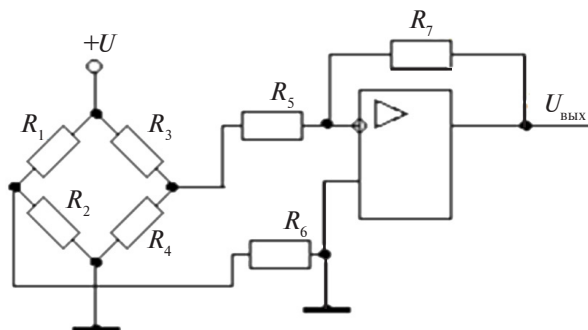


Рис. 1.12. Использование измерительного усилителя

Обычно все дополнительные элементы, включаемые в усилитель, входят в состав микросхемы, которую называют *измерительный* (или *инструментальный*) *усилитель*. Фирмы выпускают измерительные усилители в виде микросхем, обладающих теми или иными качествами. На рисунке 1.13 показан пример применения измерительных усилителей при фотометрических измерениях.

В качестве приемника в фотометрических преобразователях обычно используют фотодиод в обратном включении. Обратное включение фотодиода характеризуется линейностью световой характеристики, но малым током. В цифровые схемы можно включить фотодиод непосредственно на вход логического элемента. Однако это редко удается в связи с достаточно большими входными токами логических элементов. Поэтому ток фотодиода усиливают с помощью ОУ.

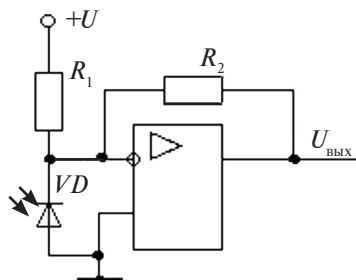


Рис. 1.13. Использование ОУ для фотометрических измерений

.....

Измерение температуры с помощью термопары

Одна из термопар T_1 располагается в зоне измерения (рис. 1.14), вторая T_2 — в обычных условиях (например, при 0°C). На измерительный прибор поступает разность напряжений термопар, которая, если $T_2 = 0$, соответствует температуре T_1 в зоне измерения. На практике такое измерение выполнить сложно, так как необходимо поддерживать постоянной температуру T_2 холодного спая (операцию называют *термостатированием*).

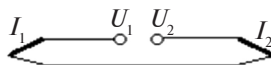


Рис. 1.14. Включение термопар при измерении температуры

Длительный процесс совершенствования измерений с помощью термопар привел к тому, что вместо термопары T_2 стали применять устройство, называемое *компенсатором*, которое создает ЭДС, равное термоЭДС термопары при 0°C , независимо от температуры окружающей среды. Часто компенсатор совмещают с измерительным усилителем.

На рисунке 1.15 штриховой линией показана металлическая плита, на которой расположен полупроводниковый датчик $ДТ$ температуры и производятся соединения рабочей термопары с медными проводами. Эти соединения сами образуют термопары, которые соответствуют термопаре холодного спая.

Датчик $ДТ$ измеряет температуру плиты, т. е. температуру холодного спая. Напряжение датчика с помощью делителя R_1, R_2 включается в цепь термопары и служит компенсационным напряжением, которое подается между точками A и B . Элементы схемы подобраны так, что компенсируется то: а) что в холодном спая установлена

термопара с характеристикой, отличной от характеристики термопары T_1 ; б) что температура этого спая не равна нулю; подаваемое напряжение сводит температуру холодного спая к нулю.

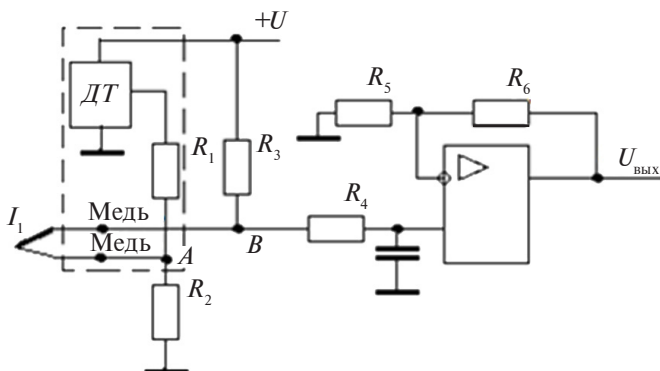


Рис. 1.15. Включение ОУ при измерении температуры с помощью термопары

Напряжение между токами A и B подается на дифференциальные входы измерительного усилителя (один конец через последовательно включенные R_2 и R_5 на инвертирующий вход, второй через R_4). Напряжение на выходе соответствует разности температур $T_1 - 0^\circ$.

Существует много других схем измерения напряжений с помощью компенсатора.

.....
Выход с открытым коллектором. Компаратор с выходом типа «открытый коллектор». Нуль-орган

Выходной сигнал ОУ может принимать значения по величине от нуля до напряжения источников (положительного и отрицательного) питания. В компараторах же для выявления ситуации «больше-меньше» достаточно двух уровней сигнала: нуль и напряжение, близкое к напряжению питания. Это дает возможность выполнить выходной каскад компаратора с помощью одного транзистора (рис. 1.16), эмиттер которого подключен к нулю (корпусу), а коллектор с помощью резистора — к положительному полюсу источника питания. Выходные каскады некоторых компараторов (например, 521СА3) выполнены с открытым коллектором. Термин «открытый коллектор» означает, что коллектор транзистора выведен наружу, за пределы микросхемы, и под-

ключение к внешнему источнику питания выполняется снаружи через сопротивление. В качестве сопротивления может служить резистор или, например, катушка реле (тока коллектора должно быть достаточно для срабатывания реле). Выход с открытым коллектором позволяет получить выходной сигнал с напряжением, отличающимся от напряжения питания компаратора. Такую возможность используют для связи с *логическими элементами*, имеющими уровень питания 5, 9, 12, 15 В, и другими напряжениями.

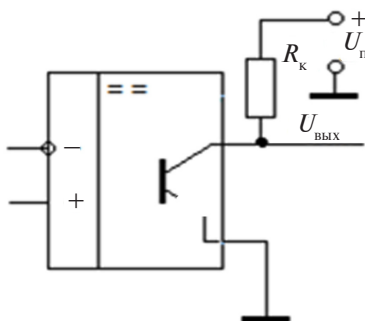


Рис. 1.16. Выход компаратора типа «открытый коллектор»

На рисунке 1.17 показано построение с помощью компаратора с открытым коллектором нуля-органа — устройства, фиксирующего переход напряжения (например, синусоидального) через нулевую точку.

Сопротивление R_k связывает источник питания с открытым коллектором выходного транзистора компаратора. Сопротивления R_4 , R_5 представляют собой делитель для создания опорного напряжения на неинвертирующем входе. Если $R_1 + R_2 = R_5$, а $R_3 = R_4$, входы компаратора симметричны и условие равенства напряжений на входах будет удовлетворено при $U_{вх} = 0$, так как второй вход присоединен к корпусу. Резистор R_6 положительной ОС создает гистерезис при переключениях. При $R_6 = 2000R_5$ гистерезис равен приблизительно 0,1 В. Диод VD не позволяет снизиться напряжению на инвертирующем входе ниже $-0,1$ В при отрицательной полуволне входного напряжения. В этом случае диод будет открыт и напряжение в точке соединения резисторов будет равно падению напряжения на открытом диоде ($-0,3...0,7$ В).

Нуль-орган, например, позволяет преобразовать синусоидальное напряжение в последовательность прямоугольных импульсов.

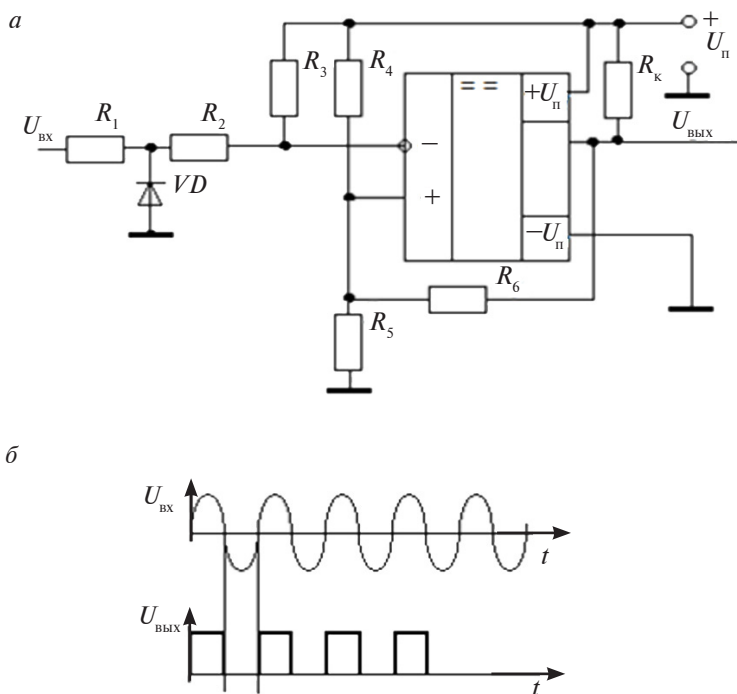


Рис. 1.17. Использование компаратора в качестве «нуль-органа»:
а — схема; *б* — диаграмма напряжений

Вопросы для самопроверки

1. Какие характеристики идеального ОУ вы можете привести?
2. Что значит дифференциальный входной сигнал? синфазный?
3. В чем состоит преимущество применения дифференциального усилительного каскада?
4. Чему равен коэффициент усиления усилителя, охваченного ОС?
5. Какие две предпосылки обеспечивают упрощенный анализ ОУ?
6. В каких случаях используется искусственная нулевая точка?
7. Какую форму имеет выходной сигнал компаратора?
8. Можно ли с помощью компаратора связать аналоговое устройство с цифровым?

.....

РАЗДЕЛ 2. СХЕМОТЕХНИКА ЧИСЛОВЫХ (ЦИФРОВЫХ) УСТРОЙСТВ

.....

Со времени изобретения первых цифровых интегральных схем (США, 1959) как сами интегральные схемы (ИС), так и технология их производства претерпели значительные изменения. Характеристикой сложности ИС является параметр — *степень интеграции*, оцениваемый количеством базовых логических элементов, размещенных на кристалле.

В соответствии с уровнем интеграции производят микросхемы МИС, СИС, БИС и СБИС (малой, средней, большой и сверхбольшой степени интеграции). Применение находят все, однако удельный вес СБИС возрастает. Чем проще базовый элемент, тем больше его универсальность. Например, на основе элементов И–НЕ можно разработать любое устройство, но оно будет обладать большими размерами, иметь низкие быстродействие и надежность. Разработка сложного устройства на одном кристалле будет способствовать значительному улучшению указанных качеств. Однако такой подход приведет к увеличению сроков разработки и удорожанию ИС, многократному увеличению номенклатуры изделий. Это противоречие решается за счет ЭВМ. Применение микропроцессоров позволило существенно уменьшить номенклатуру сложных ИС за счет того, что в микропроцессорах сложности схемотехники переместились в область программирования, когда задачи решаются с помощью программ, изменение которых не требует изменения самих устройств. Микропроцессоры используют типовые блоки, в которых производятся операции.

Возможностью не увеличивать номенклатуру ИС является и создание программируемых логических матриц (ПЛМ). В них содержится множество логических блоков, связи между которыми устанавливает (программирует) сам схемотехник. Более того, на одном кристалле можно совмещать микропроцессор и ПЛМ, что еще более увеличивает возможности интеграции.

.....

2.1. Элементная база схемотехники

Несмотря на бесспорные достижения в области создания сложных ИС, применение разработанных ранее и применявшихся долгое время серий ИС продолжается и будет продолжаться, так как многие устройства экономически и аппаратно выгодно выполнять на этих элементах, которые могут использоваться в самых сложных системах. Поэтому элементы будут рассмотрены в порядке их усложнения.

Серии элементов

В настоящее время наиболее широкое применение находят ИС, изготавливаемые по ТТЛ-технологии (ТТЛ — транзисторно-транзисторная логика) и КМОП-технологии (металл — оксид — проводник) с разновидностью КМДП-технологии (металл — диэлектрик — полупроводник). Каждая технология непрерывно развивается и совершенствуется с целью увеличить быстродействие и уменьшить потребляемую мощность.

Серии *ТТЛ* ИС выпускают, как правило, в четырнадцати- или шестнадцатывыводных корпусах, с напряжением питания 5 + 15 В. Напряжение питания подается на выводы по диагонали корпуса: 0 В — на седьмой или восьмой вывод, 5 В — на четырнадцатый или шестнадцатый вывод. Номера выводов отсчитываются по часовой стрелке, начиная от ключа, если смотреть сверху (со стороны маркировки и ключа). В одном корпусе размещается несколько элементов, подключенных к выводам источника питания. Как правило, входы и выходы одного элемента располагаются рядом.

Серии различаются в основном по быстродействию (определяется временем задержки распространения $t_{з.р.}$), потребляемой мощности P , входному и выходному токам в единичном состоянии элемента ($I_{вых}^1$) и нулевом состоянии ($I_{вых}^0$). Как видно из та-

блицы 2.1, токи сильно различаются. В большинстве справочников указаны и те и другие.

Таблица 2.1

**Распространенные серии элементов ТТЛ
и их основные характеристики**

Обозначение серий		$t_{з.р}$, нс	$I_{вых}^0$, мА	$I_{вых}^1$, мА	P , мВт
между-народное	устаревшее				
SN74	K155	10	16	−0,4	10
SN74S	K531	3	20	−1	20
SN74LS	K555	10	8	−0,4	2
SN74ALS	KP1533	4	8	−0,4	2
SN74L	K134	33	0,5	−0,15	1

Примечание. В таблице указаны средние значения величин.

Выпускают и другие серии, характеристики которых можно найти в справочниках. Знак «−» в выходных токах $I_{вых}^1$ говорит о том, что они «втекают» в микросхему.

Все серии совместимы по входам и выходам. При использовании различных серий следует учитывать различные выходные токи, т. е. взаимную нагрузочную способность. Все серии, кроме элементов со стандартным выходом, содержат элементы с повышенной нагрузочной способностью (буферы), выходной ток которых приблизительно в 3 раза выше стандартного.

В различных сериях содержатся микросхемы одинакового функционального назначения, имеющие одинаковую структурную схему, условное обозначение и цоколевку (расположение выводов). Некоторые микросхемы встречаются только в определенных сериях.

В состав серий входят такие элементы, как формирователи, генераторы, логические элементы, триггеры, счетчики, ключи, мультиплексоры, регистры, дешифраторы и др. Состав и эксплуатационные характеристики отдельных микросхем приведены в справочниках.

Основные характеристики элементов КМДП-технологии

Основными элементами микросхем на основе КМДП-технологии являются комплементарные (одинаковые по характеристикам, но противоположной проводимости) полевые транзисторы с индуцированным каналом. Эти ИС характеризуются малым потреблением мощности в статическом режиме, большой помехозащищенностью по сравнению с ТТЛ. У ИС КМДП быстродействие существенно зависит от напряжения питания.

Отклонения выходных напряжений логического нуля $U_{\text{вых}}^0$ и логической единицы $U_{\text{вых}}^1$ от уровней напряжений источника питания очень небольшие и достигают 10 мВ при температуре 25 °С и 50 мВ при температуре 125 °С. Это является фактором, повышающим помехоустойчивость ИС. В то же время уровни $U_{\text{вых}}^0$ и $U_{\text{вых}}^1$ существенно зависят от токов нагрузки, что необходимо учитывать при совместном использовании ИС КМДП и ТТЛ, а также транзисторов. В разных типах ИС КМДП токи $I_{\text{вых}}^0$ и $I_{\text{вых}}^1$ могут различаться в десятки раз из-за особенностей выходного каскада. При понижении температуры эти токи увеличиваются из-за уменьшения сопротивления канала.

Нагрузочная способность ИС КМДП очень высока, так как токи ИС очень малы (до 1000 вводов на один вывод). Характеристики КМДП-элементов приведены в таблице 2.2.

Таблица 2.2

Распространенные серии элементов КМДП и их основные характеристики

Обозначение серий		$t_{\text{з.р}}, \text{ нс}$	$I_{\text{вых}}^0, \text{ мА}$	$I_{\text{вых}}^1, \text{ мА}$	$U_{\text{п}}, \text{ В}$
международное	устаревшее				
CD4000	176	200	—	—	9, 3–15
CD4000A	564, 561	80	0,25–0,45	0,25–0,55	3–15
CD4000B	KP1561	25	1,1	–0,44	3–18
54НС	1564	4	8	–0,4	2–6
74НС	1564	10	5	5	5

Примечание. В таблице указаны средние значения величин.

В настоящее время серию CD4000 не выпускают, за исключением некоторых микросхем. Наиболее употребительны серии CD4000A и CD4000B.

По сравнению с ТТЛ для ИС КМОП характерны следующие достоинства:

- малая потребляемая мощность при частотах до 1 МГц;
- большой диапазон напряжений питания (3–15 В);
- высокое входное сопротивление;
- большой коэффициент разветвления (до 1000);
- незначительная зависимость характеристик от температуры.

Недостатки наиболее употребляемых серий (561 и 1561):

- высокое выходное сопротивление (до 1 кОм);
- влияние емкости нагрузки и напряжения питания на характеристики интегральных микросхем;
- разброс параметров, большое время задержки.

Постоянное совершенствование технологического процесса постепенно устраняет эти недостатки.

Типы выходов цифровых микросхем

Физические параметры и функциональные возможности интегральных микросхем зависят от выполнения выходных каскадов, которые могут быть следующими: стандартный выходной каскад; выходной каскад с тремя состояниями выхода; выходной каскад с открытым коллектором; выходной каскад с открытым эмиттером. В некоторые ИС (кроме стандартного выхода) встроены мощные транзисторы, эмиттер, коллектор и база которых выведены наружу и могут подключаться как к внешним выводам ИС, так и к другим устройствам.

Стандартный выходной каскад ТТЛ показан на рисунке 2.1 (на схеме не изображены элементы, служащие для увеличения помехозащищенности или быстродействия, например диоды Шоттки). На базы транзисторов $VT1$ и $VT2$ с логической части микросхемы подаются напряжения в противофазе. Когда транзистор $VT1$ закрыт, $VT2$ открыт, и наоборот. В соответствии с этим $U_{\text{вых}}$ равно нулю или единице. Такой выходной каскад обеспечивает высокую крутизну фронта и среза. Выходной ток нулевого состояния $I_{\text{вых}}^0$ (когда открыт транзистор $VT2$) значительно превосходит ток $I_{\text{вых}}^1$ единичного состояния (открыт транзистор $VT1$). Это обусловлено наличием резистора R и диода VD . Диод сдвигает уровень базы транзистора $VT1$, что необходимо для устранения состязаний при переключении транзисторов. Сопротивление R ограничивает ток транзистора. При замыкании вывода на корпус микросхема не выходит из строя.

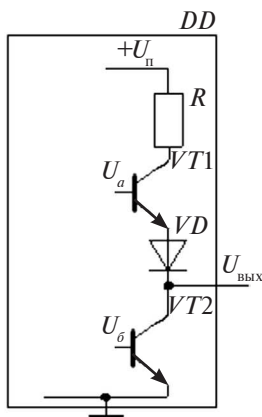


Рис. 2.1. Стандартный выходной каскад ТТЛ

Выходные каскады различных серий могут несколько отличаться друг от друга.

Стандартный выходной каскад КМОП показан на рисунке 2.2. Он проще каскада ТТЛ, так как комплементарные транзисторы работают в противофазе при одном и том же входном сигнале. Выходной ток единичного состояния мало отличается от тока нулевого состояния. В момент переключения транзисторов, так же как и в ТТЛ, возникает сквозной ток через оба транзистора и создаются импульсные помехи, с которыми приходится бороться.

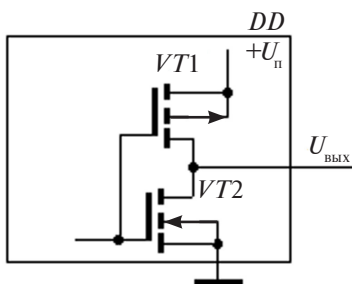


Рис. 2.2. Стандартный выходной каскад КМОП

Выход с тремя состояниями для ИС ТТЛ показан на рисунке 2.3. Микросхема имеет управляющий вход *OE* (его подключение внутри микросхемы не показано). При $OE = 0$ микросхема работает так же, как и микросхема со стандартным выходом. При

$OE = 1$ напряжения на базах транзисторов U_a и U_b принимают нижний (запирающий) уровень. Транзисторы запираются, выходные токи отсутствуют, выходное сопротивление становится равным сотням килоом (кОм). Это высокоимпедансное состояние выхода называют *третьим состоянием* или *Z-состоянием*. Такой выход, присоединенный к выходу другой микросхемы, никак не повлияет на работу этой схемы.

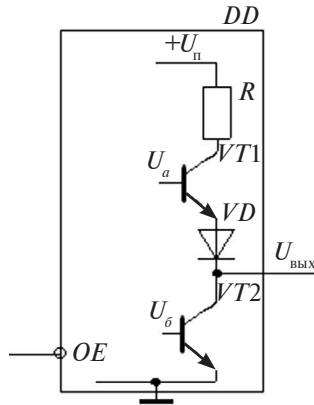


Рис. 2.3. Выход с тремя состояниями

Выходы логических элементов с тремя состояниями могут соединяться параллельно, реализуя при этом логическую функцию ИЛИ. Поскольку она создается только за счет монтажа, функцию называют «монтажное ИЛИ». Логические элементы с тремя состояниями выходов имеют обычно повышенную нагрузочную способность и их называют *драйверами*. Драйверы широко применяют в микропроцессорных системах для подключения устройств к системным шинам.

Выходной каскад с открытым коллектором (стоком) представляет собой транзистор, коллектор которого выведен наружу (рис. 2.4). Вывод такого транзистора подключается к источнику питания либо через нагрузку, потребляющую ток, равный току транзистора (например, обмотку реле), либо через дополнительный резистор. Транзистор VT может выдать ток, существенно больший стандартного тока. Транзисторы рассчитаны на напряжения 5, 15, 30, 35 В и др. Открытые коллекторы нескольких микросхем могут присоединяться к одному источнику питания через общий резистор. Такое соединение реализует «монтажное

ИЛИ» для нулевых выходных уровней или «монтажное И» для единичных уровней.

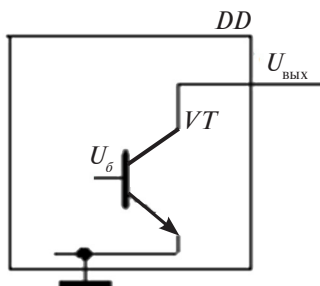


Рис. 2.4. Выходной каскад с открытым коллектором

Возможности подключения открытого коллектора к различным источникам питания позволяют повысить напряжение логической единицы выше 5 В. Это используют для согласования элементов, питающихся разными напряжениями.

Наряду с выходными каскадами с открытым коллектором выпускают ИС с открытым эмиттером, которые также имеют свои особенности.

На рисунке 2.5 слева направо показаны значки, которые изображаются на выходах логических элементов в схемах: выход с *Z*-состоянием; выход с открытым коллектором (стоком); выход с открытым эмиттером (исток). Некоторые ИС могут содержать элементы, сочетающие разные типы выхода.

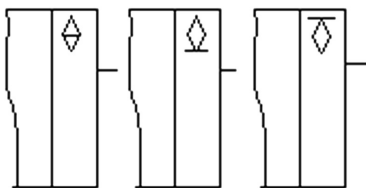


Рис. 2.5. Обозначение типов выходных каскадов

Входные цепи интегральных микросхем

Входные цепи ИС не должны оставаться отсоединенными от источника сигнала, когда сигнал на них не должен поступать. Такие ситуации могут возникнуть, например, когда вход ИС подключен к механическому переключателю или к *Z*-выходу предыдущей микросхемы. На отключенных входах могут индуциро-

ваться потенциалы, величина которых сопоставима с величиной полезного сигнала или даже превосходит их. Это может вызвать ложное срабатывание.

Если наведенный потенциал имеет некоторое граничное значение, соответствующее фронту или срезу, могут возникнуть сквозные токи, имеющие опасные последствия.

Избежать таких ситуаций можно, привязав входы микросхем к напряжению источника питания или к нулю с помощью сопротивлений больших номиналов (сотни килоом для КМОП-микросхем).

На рисунке 2.6 при третьем состоянии выхода ИС *DD1* вход микросхемы *DD2* должен находиться на левом рисунке, например, при высоком потенциале, на правом — при низком. Эти напряжения обеспечиваются резисторами *R*. Такие резисторы соответственно называют *подтягивающими* (подтягивают к напряжению питания) и *заземляющими*. Напряжения, поступающие с их помощью на вход ИС, называют *слабыми*. Сигналы, поступающие от предыдущего источника, многократно превышают слабые сигналы. Действие слабых сигналов при наличии сильных бесконечно мало и не ощущается. При отсутствии сильных сигналов слабые создают на входах необходимые потенциалы.

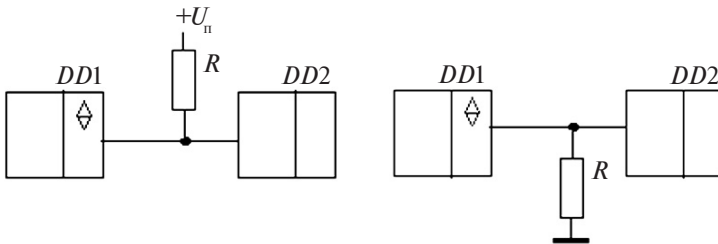


Рис. 2.6. Включение подтягивающих и заземляющих резисторов

Защита от перенапряжений на входах ИС показана на рисунке 2.7. При положительном входном сигнале, большем напряжения питания, диод *VD1* откроется. Напряжение на затворе будет ограничено величиной напряжения питания плюс падение напряжения на диоде. При отрицательном напряжении на входе откроется диод *VD2* и напряжение на затворе будет по величине не более напряжения на диоде (в обоих случаях предполагается, что наведенный сигнал невелик по мощности и проводящий диод снизит его напряжение).

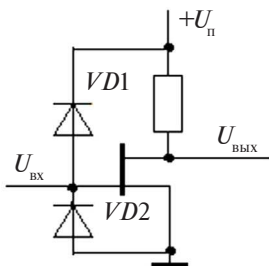


Рис. 2.7. Защита входных цепей микросхем

При построении схем часто используются не все входы ИС. В соответствии с логикой работы элемента ИС на эти входы следует подать либо единицу, либо нуль. Логический уровень нуля как в ТТЛ, так и в КМОП подается подключением вывода к корпусу. Логический уровень единицы подается подключением к источнику питания, причем в ТТЛ подключение осуществляется через токоограничивающий резистор для защиты от скачков напряжения, возникающих, например, при включении питания. Неиспользуемые входы одного элемента можно подключить к используемым (например, чтобы получить инвертор из схемы 2И–НЕ).

В одном корпусе располагается несколько одинаковых элементов, часть из которых в разрабатываемой схеме может не использоваться. Поскольку неиспользуемые элементы внутри ИС подключены к питанию, за счет наводимых на входе сигналов они потребляют энергию источника питания и могут создавать помехи для остальных элементов. Поэтому для ТТЛ рекомендуется, а для МДП *обязательно*: нельзя оставлять неподключенными неиспользуемые входы.

2.2. Передача сигналов и помехи

Источники помех

Одна из важнейших задач при проектировании электронных устройств — передача сигналов и борьба с помехами, возникающими при этом.

1. Источниками некоторых помех являются сами элементы. При переключении элементов в их выходных цепях возникают кратковременные, но большие сквозные токи. Большие токи могут вызываться и цепями перезаряда емкостей.

Токи протекают по шине питания и по «земляной» шине, которые имеют соответственно полные сопротивления Z_{CC} и Z_{GND} . На этих сопротивлениях падает напряжение, имеющее форму протекающего по шинам тока. На рисунке 2.8 показано, что сквозной ток i , возникший в элементе $DD1$, вызывает на соответствующих шинах падение напряжения: на положительной шине импульс в отрицательную сторону, на отрицательной — в положительную. Если входной сигнал последующего элемента единица, напряжение этого сигнала будет снижено. При достаточном снижении сигнала элемент сработает неправильно (помеха). При нулевом сигнале на входе снижение напряжения на положительной шине не вызовет помехи, но помеху вызовет повышение напряжения на общей шине.

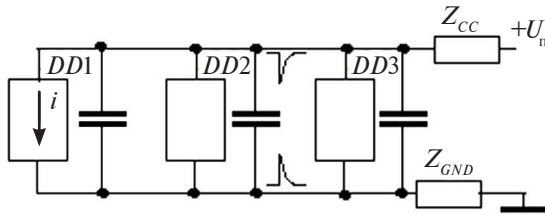


Рис. 2.8. Возникновение помех по цепям питания и борьба с ними

Конструктивные меры борьбы с помехами по питанию:

- общую шину на печатных платах выполняют как можно с большей поверхностью, иногда заполняют пустующие участки платы;
- шины питания (положительные) выполняют как можно короче, иногда их проводят специальными конструкциями большого сечения над печатной платой;
- при конструировании печатной платы располагают положительные и отрицательные шины питания как можно ближе друг к другу. В двусторонних платах их располагают с разных сторон платы так, чтобы они проходили одна над другой, тогда они создают емкость, действие которой рассмотрено далее.

Схематехнические методы борьбы:

- ограничение сквозных токов и токов перезаряда конденсаторов включением последовательно с ними сопротивлений;
- применение развязывающих каскадов на выходе элементов, чтобы уменьшить емкостные составляющие. Развязывающий (буферный) каскад устанавливают так, чтобы выходные токи

переключающегося элемента были минимальны, в связи с чем уменьшаются и помехи по питанию;

- установка емкостей между выводами питания каждой ИС (как показано на рис. 2.8). Импульсная помеха, возникшая на шинах питания, проходит через конденсатор, который играет роль фильтра. Конденсатор должен быть высокочастотным. Обычно в качестве фильтрующих конденсаторов используют керамические конденсаторы.

Трассировка шин питания с разных сторон печатной платы также создает емкость, служащую фильтром.

2. Перекрестные помехи создаются токами, протекающими в соседних линиях. Если токи резко изменяются, в соседних линиях возникают помехи за счет паразитных емкостей между линиями или за счет взаимной индукции. Для борьбы с перекрестными помехами линии не располагают параллельно, между ними размещают экранированные заземленные проводники (так, в частности, поступают в плоских кабелях), используют витые пары, коаксиальные кабели.

Для борьбы с внешними магнитными полями используют экранирование.

Передача сигналов

Линии передачи сигналов между микросхемами (межсоединения) даже на печатной плате имеют достаточно большую длину. Их влияние на помехозащищенность нельзя приуменьшать.

При *непосредственной связи* между элементами помеха поступает на вход принимающего элемента так же, как и полезный сигнал. Поэтому проводники непосредственной связи должны быть как можно короче и проходить по возможности над земляной шиной.

Значительную защиту от помех дает *установка на приемной стороне триггера Шмитта*. Гистерезис, имеющийся в этой схеме, вызывает переключение в «1» при напряжении, большем, чем порог срабатывания обычной микросхемы, и в «0» при напряжении, меньшем нуля. Помеха, чтобы вызвать срабатывание, должна иметь достаточную величину. Промышленность выпускает триггеры Шмитта (SN74 13, SN74 14, отечественные аналоги 155ТЛ1, 155ТЛ2, 155ТЛ3), осуществляющие как обычные логические элементы логические функции И, ИЛИ, НЕ с сигналами, имеющими высокие пороги срабатывания.

Известно, что операционный усилитель, работающий с *парафазным* сигналом, ослабляет *синфазную* помеху, поступающую на его входы. Для защиты от помех парафазный сигнал подают на *дифференциальные входы компаратора*. На один из входов компаратора поступает сигнал $U + U_{\text{пом}}$, на другой $-U + U_{\text{пом}}$ (U — полезный сигнал, $U_{\text{пом}}$ — сигнал помехи). Сигнал на выходе представляет собой разность этих напряжений, т. е. равен удвоенному полезному сигналу, а помеха уничтожается.

Как отмечалось, во время перехода входного сигнала из одного порогового состояния в другое появляются импульсные помехи. Особенно это проявляется в многовходовых элементах, каждый из входов которых устанавливается в новое состояние независимо от остальных входов. Одним из способов борьбы с помехами такого рода является *синхронизация*: переход элемента в новое состояние осуществляется по *синхроимпульсу*, который подается тогда, когда все входные сигналы элемента переключились. Осуществление синхронизации возможно, по крайней мере, при выполнении двух условий: элементы должны иметь дополнительный вход синхронизации; к моменту прихода синхроимпульса все переключения входов должны завершиться.

К частоте синхронизации и длительности импульсов синхронизации предъявляются жесткие требования, поскольку они влияют на быстродействие системы. Между двумя импульсами синхронизации входы элементов ИС могут переустанавливаться, но это не оказывает влияния на элемент. Импульс синхронизации должен иметь минимальную длительность. Во многих случаях для синхронизации используют фронты или срезы импульсов, которые в свою очередь должны иметь максимальную крутизну.

Гальваническая развязка

Для передачи электрических сигналов необходимы две линии. В качестве одной из них используют металлический корпус прибора (устройства). В двусторонних печатных платах для корпуса используют одну из сторон, в многослойных — один из слоев. В этом слое могут быть и другие межсоединения, но большая часть площади отдана корпусу. При передаче сигналов от одного устройства к другому корпусу должны быть соединены. Непосредственное соединение проводами имеет существенное ограничение. Во-первых, до соединения корпуса могут иметь раз-

ные потенциалы. Соединение их может создать кольцевые цепи, по которым пройдут токи от выравнивания потенциалов, что может привести к перенапряжению на элементах. Во-вторых, одним из устройств может быть силовое устройство, питание которого осуществляется напряжением, отличающимся как по величине, так и по качеству (например, в цепи двигателя постоянного тока присутствует множество импульсных помех, обусловленных щеточно-коллекторным механизмом). Кроме того, в электрически связанных цепях возникают перекрестные помехи, помехи по цепям питания и т. д.

Для гальванической развязки, т. е. для устранения гальванической связи между приемником и источником сигнала, служат оптопары (оптроны). На рисунке 2.9 передающая часть оптрона (фотодиод) подключена к элементу с открытым коллектором. Приемная часть оптрона (фототранзистор) гальванически развязана от первой части схемы: имеет свой источник питания ($U_{п2}$), отдельный корпус, с которым связана вторая часть схемы.

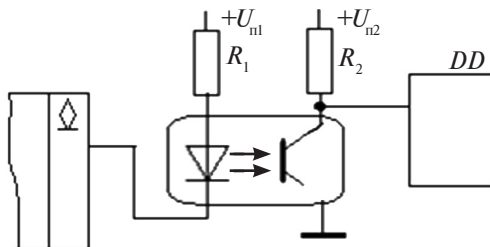


Рис. 2.9. Гальваническая развязка

Если возможно, гальваническую развязку осуществляют с помощью оптрона, на который сигнал подается витой парой (рис. 2.10). В витой паре один из проводов можно представить как оплетку (экран) кабеля. Витая пара является аналогом коаксиального кабеля и служит хорошей защитой от помех. Одна из характеристик коаксиального кабеля — *волновое сопротивление*.

Волновое сопротивление определяется *распределенными параметрами* кабеля (сопротивлением, индуктивностью, емкостью), не привязанными к одной точке, а имеющимися по всей длине кабеля. Коаксиальный кабель требует согласования нагрузки. Сопротивления R_1 и R_2 называют *резисторами-терминаторами*. Они служат для согласования волновой нагрузки витой пары. Передающая часть имеет корпус 1, приемная — корпус 2.

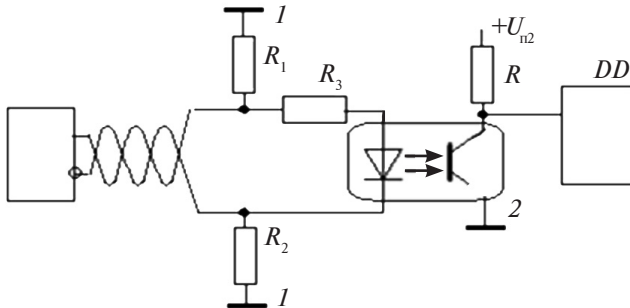


Рис. 2.10. Гальваническая развязка с помощью витой пары и оптрона

Недостатком передачи сигналов с помощью гальванической развязки является невысокое быстродействие, связанное с быстродействием оптрона.

Согласование уровней сигналов разнотипных элементов

При необходимости использования в одном устройстве элементов КМОП и ТТЛШ (ТТЛ с диодами Шоттки) следует учитывать, что при одинаковых напряжениях питания логические уровни микросхем различаются. В элементах КМОП уровень логической единицы значительно ближе к напряжению питания, чем у элементов ТТЛШ. Точно также уровень логического нуля в КМОП ближе к нулю, чем в ТТЛШ. Это значит, что при передаче сигнала от КМОП к ТТЛШ для ТТЛШ создается более благоприятный режим, чем при передаче от элемента ТТЛШ. Единственным ограничением такого соединения является большой входной ток элементов ТТЛШ. Однако и это практически не создает ограничений.

При передаче сигнала от ТТЛШ к КМОП уровни логической единицы ТТЛШ может быть недостаточно. В таких случаях применяют подтягивающий резистор R номиналом около 5 кОм (рис. 2.11).

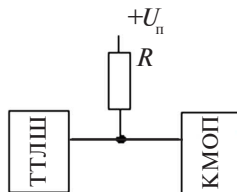


Рис. 2.11. Согласование уровней

2.3. Использование простейшей индикации

Светодиодная индикация

Светодиодная индикация рассмотрена в качестве примера подключения выходов микросхем, а также показано устройство различных типов индикации. Устройство индикации имеет большое разнообразие и различную сложность. Во многих ситуациях можно использовать простейшие элементы, такие как фотодиоды, фотодиодные матрицы, жидкокристаллические индикаторы (ЖКИ), миниатюрные лампочки.

Для включения светодиодов обычно используют элементы с выходом типа «открытый коллектор». Яркость свечения светодиода зависит от величины тока, протекающего через него. Ток светодиода можно изменять от нуля до 20 мА. На светодиоде падает напряжение меньше 1 В. На рисунке 2.12 показаны некоторые варианты включения светодиода. Резистором R_1 можно подобрать необходимый ток светодиода. В варианте *a* светодиод излучает при открытом (проводящем) состоянии выходного транзистора микросхемы, в варианте *б* светодиод, наоборот, излучает при закрытом транзисторе микросхемы. Вариант *в* используют, когда тока выходного каскада ИМС недостаточно для свечения фотодиода. В этом случае применяют буферный транзистор с подтягивающим резистором в цепи базы. Такое включение возможно и для микросхем с обычным выходом. В последнее время используют сверхмощные светодиоды. Естественно, что для их включения требуются более мощные транзисторы.

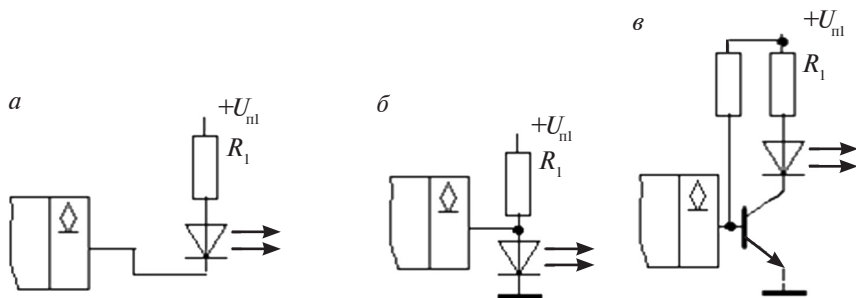


Рис. 2.12. Включение светодиодов к выходам микросхем

Светодиодные матрицы содержат определенное количество диодов (чаще всего 7), имеющих общий катод или общий анод. Каждый диод матрицы (он является сегментом цифры) подключается как одиночный диод. Включенные диоды создают визуальный символ. Например, семисегментные матрицы предназначены для индикации цифр от 0 до 9. Подключение матрицы с общим анодом показано на рисунке 2.13.

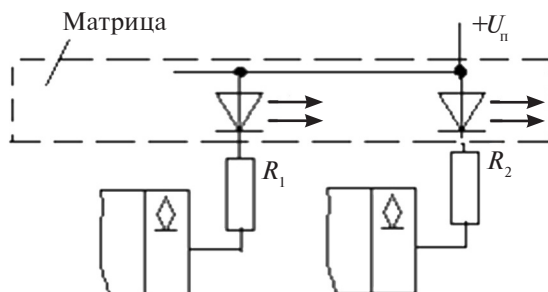


Рис. 2.13. Включение светодиодной матрицы

Для уменьшения потребления тока используют *динамическую* индикацию, при которой матрицы подключаются по очереди, информация на светодиоды матрицы поступает только тогда, когда матрица включена. Такая схема позволяет уменьшить количество управляющих ключей (элементов).

Пример схемы показан на рисунке 2.14. С помощью ключей $VT1...VT3$ на матрицы подается питание, сегменты матрицы включаются параллельно. Сначала открывается ключ $VT1$. К моменту его отпирания поступает код цифры первой матрицы (на входы всех матриц). Когда ключ открыт, светится цифра первой матрицы. Затем поступает код цифры второй матрицы и открывается ключ $VT2$ и т. д. Если период индикации T и число матриц n , каждая из них светится в течение времени, немного меньшем, чем T/n . Благодаря инерционности человеческого зрения можно сделать частоту переключений такой, что сменяемость индикации будет незаметной. Если смена индикации происходит с частотой более 24 Гц, экран воспринимается как статический. Современные средства отображения информации работают с частотой смены информации 70–100 Гц. Для увеличения яркости увеличивают токи диодов (не превышая допустимого среднего тока).

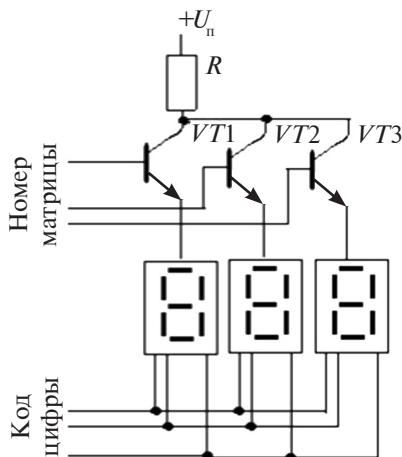


Рис. 2.14. Динамическая индикация

Использование жидкокристаллических индикаторов

Следует напомнить, что кристаллы обладают свойством изменять прозрачность под действием электрического напряжения.

Жидкие кристаллы — это органические вещества, которые при нормальных температурах становятся жидкими, сохраняя при этом свою кристаллическую структуру. Благодаря жидкому состоянию есть возможность управлять микроскопическими объемами кристалла.

Жидкий кристалл располагают между стеклянными пластинами, на одну из которых нанесены прозрачные металлические сегменты. Между ними и общим электродом подается напряжение, отчего кристалл, расположенный под сегментом, становится непрозрачным. Сегмент становится видимым.

На основе жидкокристаллических индикаторов (ЖКИ) можно изготавливать не только семисегментные, но и более сложные структуры. Управлять семисегментными элементами ЖКИ можно так же, как и семисегментными светодиодными матрицами. Однако имеется существенная разница. Светодиод при подаче на него напряжения может светить как угодно долго, ЖКИ же быстро теряет состояние, установленное внешним напряжением, и по истечении небольшого времени снова становится прозрачным. Поэтому заданное состояние должно постоянно восстанавли-

ливаться. Чтобы не менялась контрастность изображения, элементы ЖКИ сначала приводят в прозрачное состояние, а затем восстанавливают предыдущее состояние индикации (рис. 2.15). Такая смена осуществляется с частотой в десятки герц (Гц).

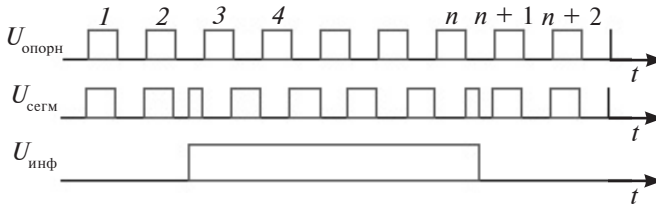


Рис. 2.15. Управление ЖКИ

Возбуждение сегментов индикации осуществляется прямоугольными импульсами фазовым методом. Прямоугольные импульсы подаются на пластину с прозрачными металлическими сегментами ($U_{\text{сегм}}$) и на общий электрод ($U_{\text{опорн}}$). Если сегмент должен быть прозрачным, частота подается в одинаковой фазе (см. импульсы 1, 2 и от $n + 1$). Тогда напряжение между электродами равно нулю. Для того чтобы сегмент был виден, напряжение на информационном входе устанавливают $U_{\text{инф}} = 1$. Это напряжение инвертирует напряжение импульсов $U_{\text{сегм}}$ (импульсы 3, 4 и до n). Тогда напряжение между электродами равно напряжению импульса.

Таким образом, если сегмент должен индцироваться некоторое время, напряжение между этим сегментом и общим электродом постоянно скачком меняется от нуля до напряжения питания.

Практически ЖКИ не потребляют энергии (около 10 мкА на сегмент), поэтому их выгодно использовать в аппаратуре с отсутствием сетевого питания.

2.4. Микросхемы

Логические элементы

Характеристики логических элементов. Рассмотрим функции различных элементов и их обозначение.

Важное замечание к обозначениям: в обозначении элемента имеются главное поле (в котором указывается функциональное назначение элемента) и одно или два дополнительных поля (для

обозначения входных и выходных сигналов). Для них выполняются следующие требования:

- буквенные обозначения в дополнительных полях должны быть без инверсий;
- инверсные сигналы обозначают кружочком. *Кружочек на входе означает, что активным является низкий уровень входного сигнала.* В этом случае буквенное обозначение входного сигнала с внешней стороны микросхемы производится со значком инверсии (черточка над обозначением).

Микросхемы, осуществляющие различные логические функции (НЕ, И, ИЛИ, ИЛИ–НЕ, И–НЕ, И–ИЛИ–НЕ и др.), входят в состав серий как ТТЛ, так и КМДП. В сериях ТТЛ (SN74) все элементы совместимы по входам и выходам: напряжение логического нуля $U^0 \leq 0,4$ В, напряжение логической единицы $U^1 \geq 2,4$ В. В сериях КМДП эти параметры зависят от напряжения питания. В справочниках приведены данные при напряжениях 5, 10, 15 В. При напряжении питания 5 В для большинства ИС $U^0 \leq 0,4$ В, а $U^1 \geq 3,6$ В. Поэтому элементы КМДП по выходному напряжению без ограничений могут быть источниками сигнала для элементов ТТЛ. Микросхемы ТТЛ требуют большей осторожности при применении их в качестве источника сигнала. Однако в большинстве случаев микросхемы совместимы.

Большинство элементов имеет стандартный двухтактный выход, часть микросхем — выход с открытым коллектором, существуют и микросхемы с тремя состояниями выхода. Цоколевка микросхем указывается в справочниках. Во многих случаях цоколевка микросхем ТТЛ и КМДП, имеющих одинаковое назначение, совпадает. Однако встречаются случаи, когда микросхемы с одинаковым наименованием в разных сериях имеют разное назначение и разную цоколевку (например, 1533ЛА8, SN74ALS01 и 561ЛА8, CD4012А). Количество элементов, помещающихся в одном корпусе, определяется количеством выводов этого корпуса. Так, корпус с 14 выводами содержит шесть инверторов (НЕ) или повторителей, четыре двухвходовых, два четырехвходовых элемента, один восьмивходовый. На рисунке 2.16 показаны микросхемы с инверсией. Схемы без инверсии имеют такую же цоколевку.

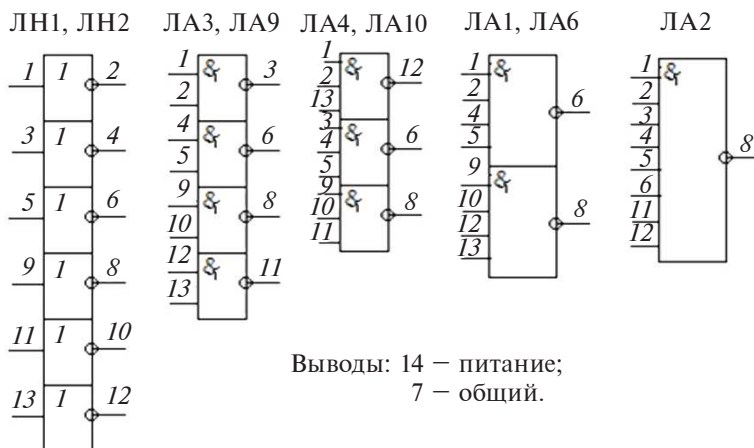


Рис. 2.16. Примеры цоколевки микросхем

Как отмечалось выше, элементы с открытым коллектором имеют повышенную мощность. С их помощью можно организовать «монтажное ИЛИ» и «монтажное И». Для этого открытые коллекторы соединяют с источником питания через общий резистор. Элементы с открытым коллектором используют для обслуживания элементов индикаторов, светодиодов. Для некоторых микросхем нагрузку можно подключать к источнику питания с большим напряжением. К общему коллектору можно подключить обмотку слаботочного реле.

Некоторые элементы имеют вход *стробирования* E . Стробирование предназначено для того, чтобы выходной сигнал ИМС подавался на вход последующего элемента только тогда, когда $E = 1$. Это качество отображается в условно-графическом обозначении элемента. На рисунке 2.17 показано, что элемент ЛЕЗ выполняет функцию ИЛИ для входов x_1, \dots, x_4 . Результат этой функции логически умножается на состояние входа E . Результат логического умножения инвертируется. Эти операции можно описать следующим выражением:

$$\overline{(x_1 + x_2 + x_3 + x_4)E} = y.$$

Некоторые микросхемы имеют входы E для установки *третьего состояния*, причем в одних такие входы имеются в каждом элементе (например, в ЛП8), а в других — один вход на все элементы микросхемы (ЛП10).

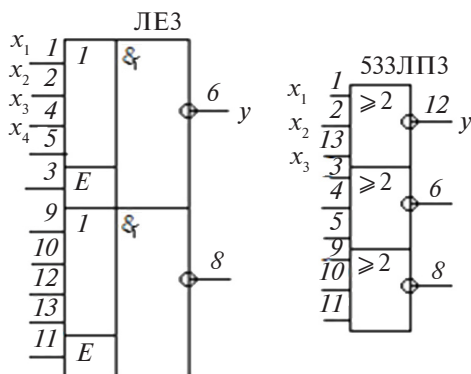


Рис. 2.17. Входы стробирования и мажоритарный элемент

Мажоритарный элемент имеет нечетное количество входов. Выход его принимает состояние логической единицы (или нуля при наличии инверсии), когда логические единицы поданы на более половины входов (мажоритарная система голосования). Для примера показан логический элемент 533ЛПЗ, состояние которого можно описать следующим выражением:

$$y = \overline{(x_1 x_2 + x_1 x_3 + x_2 x_3)}.$$

Для этого элемента на выходе будет состояние нуль при единицах на любых двух входах (или на всех входах).

В состав логических элементов входят и элементы «исключающее ИЛИ» (ЛП5, ЛП12) с функцией $y = a\bar{b} + \bar{a}b$.

К логическим элементам можно отнести микросхемы ТЛ1, ТЛ2, ТЛ3, представляющие собой соответственно 4И–НЕ, НЕ, 2И–НЕ с порогом Шмитта. Уровень срабатывания для их входов составляет $U_{\text{ср}} = (1,3 + 0,4)$ В, уровень отпускания $U_{\text{отп}} = (1,3 - 0,4)$ В. Между этими уровнями имеется гистерезис $U_{\text{ср}} - U_{\text{отп}} = 0,8$ В. Гистерезис вводится с помощью внутренней ОС для увеличения помехоустойчивости и устранения дребезга. Цоколевка этих микросхем такая же, как и у подобных логических элементов.

На принципиальных схемах логические элементы изображают совмещенным способом (когда элементы изображают в составе одной микросхемы) или разнесенным способом (когда элементы изображают в тех частях схемы, где они используются).

Система, когда в одном корпусе микросхемы располагалось несколько элементов, до определенного времени была прогресс-

сивной вследствие миниатюризации по сравнению с ранее применяемыми системами. В настоящее время такое положение нельзя считать удовлетворительным в связи с тем, что, во-первых, не все элементы одного корпуса можно использовать; во-вторых, сильно увеличивается длина межсоединений, так как к одному корпусу могут идти линии связи из разных частей платы. Чтобы увеличить микроминиатюризацию, каждый логический элемент можно изготавливать в индивидуальном корпусе. Тогда элемент располагают в том месте платы, где он подключен. Однако в таком случае необходимо изменить и способ установки элемента на плате, так как выводы занимают больше места, чем сам элемент. Компромисс найден в виде *SMD*-элементов с плоскими выводами, припаиваемыми (или приклеиваемыми токопроводящим клеем) к проводникам платы, что требует новой технологии сборки платы.

Примеры использования логических элементов. Простейший генератор прямоугольных импульсов построен на двух инверторах *DD1.1* и *DD1.2* (рис. 2.18), охваченных ПОС через конденсатор C_1 . Два инвертора создают сдвиг по фазе $\varphi = 360^\circ$, и если по размаху сигнал ОС обеспечивает реакцию элемента *DD1.1*, выполняются условия генерации. Логические элементы обладают очень большим коэффициентом усиления. Для первого каскада генератора предпочтителен линейный режим. Поэтому элемент *DD1.1* с помощью ООС (резистор R_1) выведен в линейный усилительный режим. Элемент *DD1.3* используют в качестве буферного каскада, чтобы нагрузка не влияла на генератор.

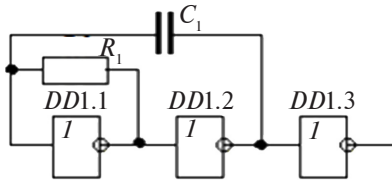


Рис. 2.18. Генератор на инверторах

Частота генератора приблизительно определяется следующим выражением: $f = \frac{1}{3C_1 R_1}$. При $R_1 = 220$ Ом и емкости $C_1 = 1800$ пФ

частота генератора приблизительно равна 1 МГц.

Мультивибратор также можно выполнить на инверторах или на логических элементах 2И–НЕ с объединенными входами. На

рисунке 2.19 показаны схема и упрощенная диаграмма работы мультивибратора. Пусть на *вых1* возникла единица, которая вызывает ток по цепи $C_1 R_2$. В начальный момент ток максимальный, по мере заряда конденсатора ток убывает. Форма тока соответствует диаграммам в точках *b* и *a*. На резисторе R_2 напряжение пропорционально току. Оно подается на вход инвертора $DD1.2$ и соответствует единичному уровню. Напряжение на выходе инвертора (*вых2*) равно нулю. Когда напряжение достигнет нулевого порога срабатывания $U_{\text{пор}}$, на *вых2* появится единица, которая через конденсатор C_2 будет воздействовать на вход $DD1.1$, и на *вых1* появится нулевой уровень. По мере заряда конденсатора C_2 ток уменьшится до нулевого уровня срабатывания $DD1.1$ и на *вых1* снова появится единица. Процесс будет повторяться.

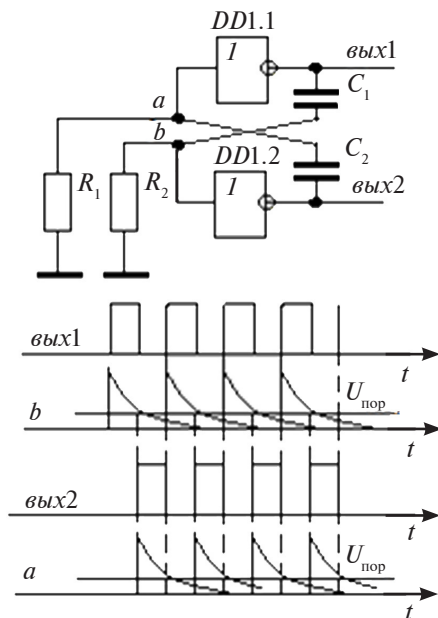


Рис. 2.19. Мультивибратор

При включении питания элементы $DD1.1$ и $DD1.2$ находятся в одинаковых условиях. На входы элементов подаются нулевые напряжения, на их выходах должны появиться единицы. В силу различных причин переключение элементов происходит с разной скоростью и очень быстро мультивибратор перейдет в режим ге-

нерации. Частота генерации зависит от RC . Изменяя RC в разных плечах по-разному, можно получить несимметричную последовательность импульсов.

Иногда необходимо произвести *формирование импульсов по фронту и срезу длительного сигнала*. Например, нужно сформировать короткие прямоугольные импульсы в начале и в конце выходного сигнала датчика или другого устройства. Такие импульсы можно получить, продифференцировав исходный сигнал, а затем из острых сигналов сформировать прямоугольные импульсы (рис. 2.20).

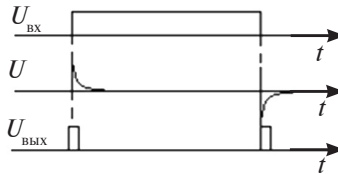


Рис. 2.20. Формирование прямоугольных импульсов по фронту и срезу

Эту задачу можно выполнить, используя микросхему «исключающее ИЛИ», воспользовавшись тем, что на выходе этой микросхемы сигнал равен нулю при одинаковых входных сигналах. Преобразование происходит более точно, длительность выходных импульсов кратна времени задержки t_3 одного элемента (в примере на рис. 2.21 оно равно $3t_3$).

Из рисунка 2.21 видно, что формирование импульсов выполнено на элементах одного корпуса (например, 155ЛП5). Каждый элемент создает задержку распространения t_3 . В показанной схеме вторые выводы подключены к корпусу, т. е. в промежуточных элементах сигнал сравнивается с нулем. При входном сигнале, равном единице, на *вых3* появится единица, но с задержкой t_3 . На *выхб* второго элемента единица появится с задержкой $2t_3$. Три элемента, установленные последовательно, создают задержку $3t_3$. На входы четвертого элемента две единицы подаются с разбежкой по времени $3t_3$. После этого на его выходе установится нуль. По фронту входного импульса с задержкой t_3 возникает положительный импульс длительностью $3t_3$.

По срезу входного импульса на *вых3* первого элемента нуль появится с задержкой t_3 , на входе второго — $2t_3$, на выходе третьего — $3t_3$. На входе четвертого элемента два нуля подаются по истечении $3t_3$ после окончания входного импульса. По срезу входного

импульса на выходе появится положительный импульс длительностью $3t_3$.

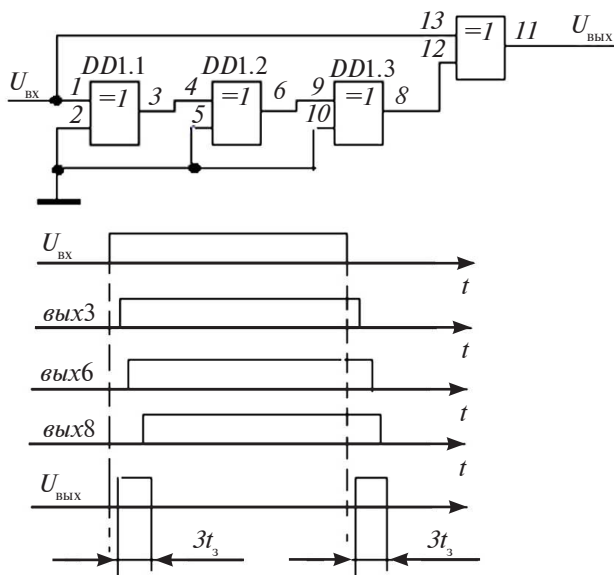


Рис. 2.21. Формирование прямоугольных импульсов с помощью микросхемы 155ЛП5

Можно подключать вторые выводы элемента к источнику питания (через резистор). Тогда возможности комбинировать длительность выходных импульсов возрастают.

Триггеры

Общие сведения. Триггер — это простейший цифровой автомат, способный хранить 1 бит информации. Триггеры делятся на *асинхронные* (в которых запись информации происходит под действием информационных сигналов) и *синхронные* (запись информации происходит под действием специальных сигналов — сигналов синхронизации).

На информационные входы триггера поступают потенциальные (статические) сигналы; входы синхронизации могут быть как статическими, так и динамическими. Сигнал называют *статическим*, если промежуток времени t между двумя его изменениями значительно больше времени τ реакции схемы, в которой они используются: $t \gg \tau$.

Вход называют *динамическим*, если длительность сигнала, воздействующего на него, имеет тот же порядок, что и время реакции схемы, возникшей под действием этого сигнала (динамический сигнал должен заканчиваться раньше или сразу после окончания переходного процесса). Обычно в качестве динамических сигналов используют фронты и срезы импульсов. На практике управление триггером по входам синхронизации сводится к управлению уровнем или к управлению фронтом (срезом).

Синхронные триггеры имеют много разновидностей:

- с управлением по уровню, или со статическим управлением (за время действия импульса синхронизации состояния информационных входов могут меняться и переключение триггера может быть многократным, вход синхронизации *C* статический);
- с динамическим управлением (вход синхронизации *C* динамический, запись информации осуществляется по динамическому входу — однократно, записываются те сигналы, которые были на информационных входах к моменту появления динамического сигнала).

Сказанное выше можно проиллюстрировать рисунком 2.22, на котором показан триггер с информационным входом *D* и входом синхронизации *C* (рис. 2.22, *a*). На рисунке 2.22, *б* триггер устанавливается по высокому уровню импульса *C*. Если импульс *C* имеет малую длительность по сравнению с длительностью импульса *D*, триггер устанавливается в соответствии с состоянием входа *D* при единичном состоянии импульса на входе *C*. Если же длительность импульса на входе *C* велика (правая часть рис. 2.22, *б*), триггер переустанавливается в соответствии с входом *D* до тех пор, пока на входе *C* установлен единичный уровень (триггер в таком состоянии называют прозрачным).

На рисунке 2.22, *в* триггер устанавливается по фронту импульса *C*.

Синхронные триггеры могут быть *двухступенчатыми*. В них запись в первую ступень осуществляется по синхронизирующему сигналу, а во вторую — после окончания синхронизирующего сигнала. Такие триггеры называют *триггерами с внутренней задержкой*. Чтобы подчеркнуть, что триггер двухступенчатый, на основном поле условно-графического обозначения триггера пишут *ТТ*. Двухступенчатые триггеры часто называют триггерами

типа *MS* (*Master-Slave* — хозяин-раб), что отражает специфику работы триггера: первая ступень вырабатывает новое значение выходной величины, а вторая ее копирует.

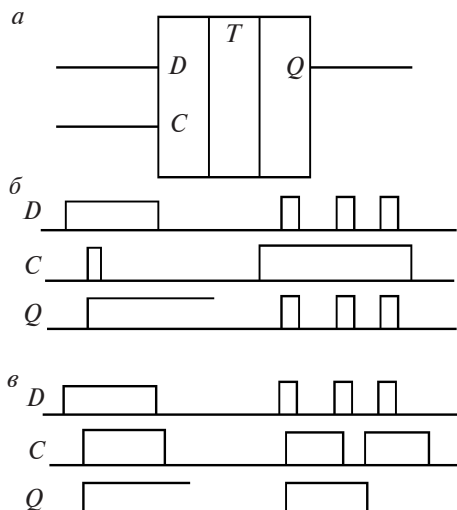


Рис. 2.22. Установка триггера по уровню и по фронту

Для описания триггеров используют таблицы истинности и диаграммы состояний. Важный способ описания работы триггеров — *временные диаграммы*, показывающие не только логические состояния, но и поведение элементов схемы во времени.

SR-триггеры. Такие триггеры лежат в основе большинства триггеров. Как известно, их можно получить из двух элементов: И–НЕ или ИЛИ–НЕ. На рисунке 2.23 показаны *SR*-триггер, составленный из элементов 2И–НЕ, и его временная диаграмма (без учета задержек времени). Триггер является асинхронным. Он переключается нулевыми уровнями напряжений на входах *S* и *R*. Нулевой уровень напряжения на входе, необходимый для срабатывания, обычно изображается кружочком. Кружочек на *выходе* означает инверсию. Примером служит обозначение ИМС 555TP2, приведенное ниже.

В состав серий ТТЛ и КМДП входят *SR*-, *D*- и *JK*-триггеры. На рисунке 2.24 для примера показаны микросхемы TP2. В один корпус микросхемы TP2 входят четыре *SR*-триггера. В микросхеме могут быть триггеры со входами *S* и *R*, могут быть с двумя

входами S ($S1$ и $S2$), в которых нуль на любом из входов S устанавливает триггер в единичное состояние (см. 555TP2). В некоторых ИМС может быть общий вход (см. вход E в микросхеме 561TP2), разрешающий передачу на выход состояния каждого из четырех триггеров, размещенных в корпусе.

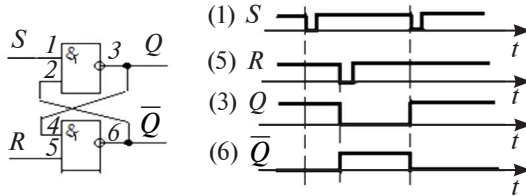


Рис. 2.23. SR -триггер и диаграмма его работы

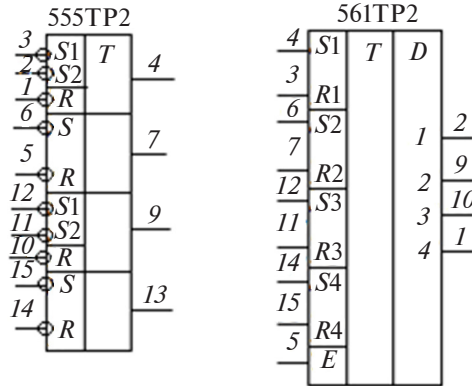


Рис. 2.24. Примеры SR -триггеров

Длительность импульсов S и R , поступающих на входы триггера, должна быть не меньше, чем время, за которое на второй вход элемента поступит поддерживающий сигнал, т. е. длительность этих импульсов должна быть не меньше двух задержек элементов, на которых построена схема.

Состояние $S = R = 0$ является запрещенным для триггеров, построенных на логических элементах 2И–НЕ. Для триггеров, построенных на элементах 2ИЛИ–НЕ, запрещенным является состояние $S = R = 1$. Это объясняется тем, что, во-первых, при таких входах оба выхода $Q = \bar{Q} = 1$ (что недопустимо), а во-вторых, при возникновении режима хранения наступит непредсказуемая ситуация: неизвестно, какое плечо установится в единичное состояние.

T-триггер. Имеет один управляющий вход и служит для деления частоты входных импульсов на два. Поскольку такой триггер используют для создания счетчиков, его называют *счетным*. Счетный триггер можно создать на основе различных триггеров, в том числе и на основе синхронного *SR*-триггера. Ниже приведены такие действия.

D-триггер. Имеет информационный вход *D* и вход синхронизации, который может быть динамическим (ТМ2, ТМ8, ТМ9) и статическим (ТМ3, ТМ5, ТМ7). В случае статического входа синхронизации его часто обозначают буквой *L* (*Load* – загрузка), а триггер называют *D–L*-триггером. В литературе *D–L*-триггеры иногда называют *защелками*, так как при переходе сигнала *L* с единицы на нуль в нем фиксируется (защелкивается) состояние входа *D*. В одном корпусе может размещаться разное количество *D*-триггеров (от 2 до 6). При большом количестве триггеров на выход выдаются лишь их прямые сигналы (в целях экономии выводов). Кроме того, синхрои́мпульс может быть общим для всех (или части) триггеров.

На рисунке 2.25 показаны примеры *D*-триггеров. В состав микросхемы 155ТМ5 входят четыре триггера со статической загрузкой. Два из них имеют один вход синхронизации (3), два других – второй (12).

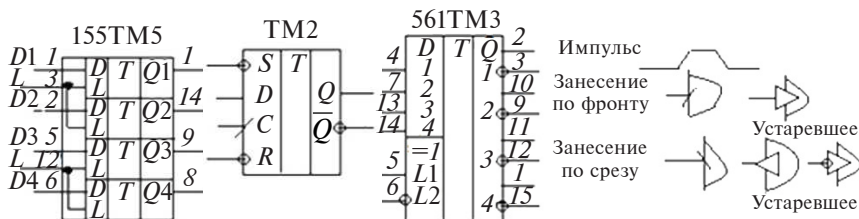


Рис. 2.25. Примеры *D*-триггеров и обозначения динамического входа

Статический вход синхронизации обладает особенностью, заключающейся в том, что если импульс синхронизации имеет длительность, превышающую длительность информационного импульса (или действует постоянно), триггер становится прозрачным, т. е. на его выходе всегда находится входная информация. Каждый триггер микросхемы ТМ5 имеет только прямые выходы, в микросхеме ТМ7 – прямые и инверсные. Это обусловлено тем, что ТМ7 выпускают в 16-выводном корпусе. На микросхемы пи-

тание подается нестандартно. Например, в микросхеме 155ТМ5 корпус подается на одиннадцатый вывод, +5 В — на четвертый вывод.

Поскольку в одном корпусе содержится много триггеров, для упрощения изображения принято в левом дополнительном поле обозначать номер триггера под символом *D* (см. 561ТМ3), а в правом — под символом *Q*. Например, в 561ТМ3 содержатся четыре триггера с прямыми и инвертирующими выводами. Эта микросхема обладает особенностью, заключающейся в том, что она имеет два вывода загрузки *L1* и *L2*, включенные по схеме «исключающее ИЛИ». Поскольку «исключающее ИЛИ» сравнивает два входа, можно задать полярность синхроимпульса: если на один из входов подать единицу, то активным уровнем второго входа должен быть единичный уровень, если подать нуль, — нулевой.

На рисунке 2.25 изображен триггер с динамическим входом (ТМ2). Динамический вход имеет специальное обозначение, объяснение которого показано справа. Каждый импульс имеет *фронт* и *срез* (спад). Поэтому если занесение производится по фронту, на выводе *C* микросхемы изображается фронт, по срезу — срез. Там же показаны устаревшие обозначения динамических входов.

Многие ИМС *D*-триггеров обладают одним (*R* — сброс) или двумя (*S* и *R*) асинхронными установочными входами, активный уровень которых указывают по обычным правилам (ТМ2 на рис. 2.25). Если на входе *S* или *R* установлен активный уровень, независимо от состояния других входов триггер устанавливается в то состояние, которое определяется установочным входом. Это состояние сохраняется до тех пор, пока на установочном входе сохраняется активный уровень. В некоторых микросхемах входы *S* и *R* воздействуют только на один триггер (см. триггер ТМ2 на рис. 2.25, на котором показан только один из двух триггеров, имеющих в корпусе) или на все триггеры микросхемы. Подача активных уровней на оба входа *S* и *R* одновременно запрещена. Триггер, показанный на рисунке 2.25, устанавливается нулевыми уровнями. После установки триггера в заданное состояние на установочных входах должны быть единицы.

JK-триггеры. От *SR*-триггеров они отличаются прежде всего тем, что в них отсутствует неопределенность, присущая *SR*-триггерам при некоторой комбинации входных сигналов (запрещенные входные сигналы).

Простейший JK -триггер можно получить из SR -триггера, введя на вход дополнительные логические элементы с обратными связями с выходов триггера (рис. 2.26, табл. 2.3).

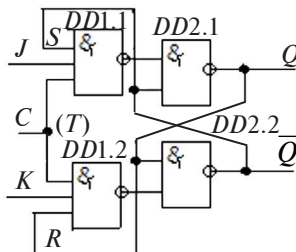


Рис. 2.26. Построение JK -триггера на основе SR -триггеров

Таблица 2.3

Таблица состояний JK-триггера

C	J	K	Q_{n+1}	\overline{Q}_{n+1}
1	0	0	Q_n	\overline{Q}_n
1	1	0	1	0
1	0	1	0	1
1	1	1	\overline{Q}_n	Q_n
0	Предыдущее состояние (хранение)			

Из таблицы 2.3 состояний следует, что при $J = K = C = 1$ происходит постоянная переустановка триггера в состояние, противоположное предыдущему. Для избежания этого необходимо, чтобы вход C был динамическим, т. е. имел длительность, равную (или меньшую) времени переключения триггера из одного состояния в другое. В имеющихся микросхемах используется динамический вход C и JK -триггеры выполняют двухступенчатыми.

В корпусе микросхемы может размещаться один JK -триггер (155ТВ1) или два (ТВ6, ТВ9, ТВ10 и др.). JK -триггеры могут быть универсальными, т. е. иметь дополнительные входы установки S и сброса R (в некоторых триггерах только один вход установки — S или R), которые в разных триггерах могут иметь единичные или нулевые активные уровни.

Для примера на рисунке 2.27 приведена микросхема 155ТВ1. Из нее видно, что триггер имеет по три входа J и K , которые

можно включать в функции «И». В некоторых триггерах имеются инверсные входы J и K . Такие возможности позволяют упрощать схемы управления триггером.

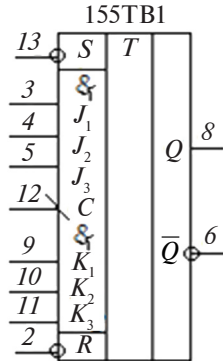


Рис. 2.27. Микросхема 155TB1

В таблице 2.4 приведены характеристики некоторых JK -триггеров.

Таблица 2.4

Характеристики JK -триггеров

Тип ИС	Технология	Число триггеров в корпусе	Средняя задержка, нс	Максимальная частота, МГц	Потребляемая мощность, мВт
555TB9	ТТЛ	2	15	30	40
K531TB9	ТТЛ	2	6,2	80	250
1533TB15	ТТЛ	2	12	40	24
561TB1	КМОП	2	170	3	0,02
1554TB9	КМОП	2	10	140	0,035

При действии импульса синхронизации в синхронных триггерах состояние информационных входов должно быть неизменным, что не всегда возможно. Состояния, которые возникают при одновременном переключении сигнала на информационных и синхронизирующих входах, называют *аномальными*. Устранить аномальные ситуации невозможно, но можно и необходимо принимать меры для сокращения частоты их возникновения.

Примеры использования триггеров. 1. Создание счетного триггера на основе D -триггера. T -триггер устанавливается в состояние 1 по каждому второму импульсу, поступающему на его вход.

Он является делителем количества импульсов на 2. На рисунке 2.28 показано, как D -триггер преобразуется в T -триггер. Для этого подключают выход Q триггера к входу D . Внизу показана диаграмма импульсов полученного T -триггера. На вход поступает последовательность импульсов T . По фронту каждого импульса на выходе Q устанавливается состояние, соответствующее входу D , а на выходе \bar{Q} – его инверсия. Выход \bar{Q} подается на вход D . По фронту следующего импульса состояние выхода Q будет соответствовать Q предыдущего состояния. Следовательно, триггер по каждому тактовому импульсу меняет свое состояние на противоположное.

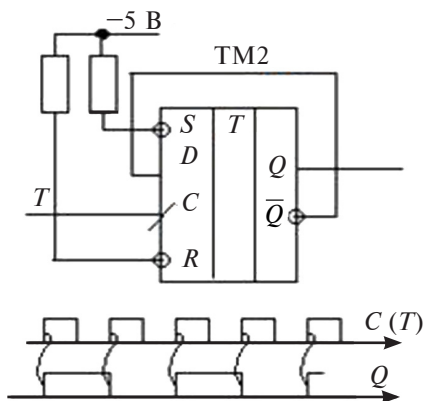


Рис. 2.28. T -триггер на основе D -триггера и диаграмма его работы

Если триггер переключается по срезу синхроимпульса, выходной сигнал тоже будет устанавливаться по срезу.

2. *Создание счетного триггера на основе JK -триггера.* При $C = K = J = 1$ в JK -триггере происходит переход состояний выхода Q в \bar{Q} и наоборот, как раз то, что должен выполнять T -триггер. В двухступенчатых триггерах такой переход будет осуществляться по фронту (срезу) входного импульса. Следовательно, T -триггер создается из JK -триггера соединением $K = J = 1$. На входы K и J подается напряжение питания через защитное сопротивление 1 кОм, на динамический вход – синхроимпульс (импульс счета).

3. *Создание D -триггера на основе JK -триггера.* JK -триггер устанавливается в состояние, определяемое по двум входам $J = \bar{K}$, D -триггер – по одному входу D . Для того чтобы JK -триггер управлялся как D -триггер, сигнал D подают на один из входов JK -триггера через инвертор.

В триггере могут быть незадействованные входы, например S и R . Если они остаются неподключенными, под воздействием внутренних связей на них могут создаваться положительное напряжение. Однако для уверенной работы на эти входы следует подать необходимые потенциалы. Например, в схеме (рис. 2.29) установка D -триггера осуществляется подачей на вход S или R нулевого уровня. В остальное время на этих входах должна быть уверенная единица, что осуществляется подключением их к источнику питания через большие сопротивления (для ТТЛ 1 кОм, для МОП 10 кОм и более).

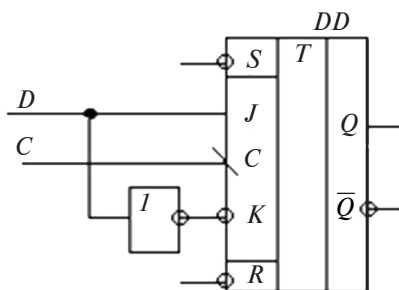


Рис. 2.29. D -триггер на основе JK -триггера

4. Борьба с дребезгом контактов. В механических контактах при их переключении возникает явление, называемое *дребезгом*. Объясняется оно следующими причинами. Во-первых, когда контакт замыкается, происходит удар подвижной части контакта о неподвижную, подвижный отскакивает и происходит разрыв электрической цепи. Так продолжается до уверенного смыкания контактов. Во-вторых, контакты имеют шероховатую поверхность и при их смыкании (размыкании) контактное сопротивление меняется за счет изменения контактирующей поверхности. В-третьих, при малых расстояниях между контактами даже при небольших напряжениях происходит электрический пробой воздушного промежутка между ними. Дребезг воспринимается микросхемой как многократное воздействие и может привести к многократным срабатываниям. С дребезгом можно бороться, создав такую паузу между моментом замыкания ключа и моментом воздействия его на схему, которой достаточно, чтобы дребезг завершился. Для этого можно использовать свойства триггера.

На рисунке 2.30 изображена схема управления устройством с помощью кнопок *Пуск* и *Стоп*. В начале и в конце нажатия на кнопку создается дребезг. При первом же колебании, достигшем уровня срабатывания, *SR*-триггер устанавливается в единичное состояние. Дальнейший дребезг на триггер не воздействует, поскольку он переключился по нулевому уровню первого импульса дребезга. По той же причине триггер не реагирует на дребезг при отпускании кнопки. Таким образом, если все элементы, на которые должна поступить команда при нажатии кнопки *Пуск*, получают ее с триггера, а не с кнопки, то они получают постоянное напряжение с отсутствием дребезга. Аналогично работает кнопка *Стоп*.

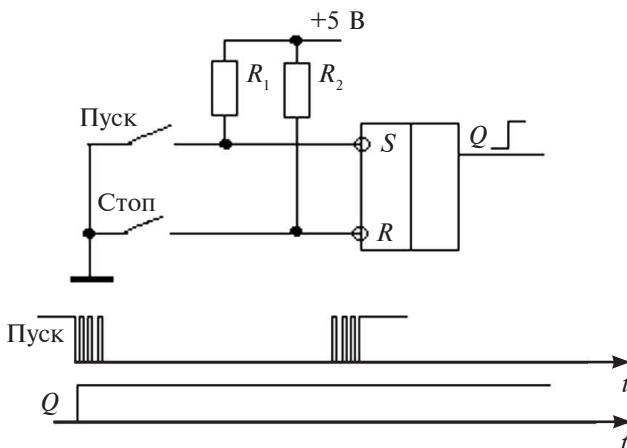


Рис. 2.30. Борьба с дребезгом контактов

Дребезг возникает не только от механических причин. Многие устройства даже при бесконтактных переключениях склонны к автоколебаниям. Их также называют дребезгом, с которым приходится бороться.

Показанный способ борьбы с дребезгом с помощью *SR*-триггера не единственный. Можно использовать *D*- и *JK*-триггеры в зависимости от обстоятельств. Более того, таким путем можно синхронизировать асинхронные внешние команды.

Регистры

Регистры — устройства, предназначенные для кратковременного хранения информации. В качестве элементов памяти в ре-

гистрах используют триггеры. Деление микросхем, содержащих несколько триггеров, на *триггеры* и *регистры* достаточно условно (например, 555ТМ9 содержит 6 триггеров, 555ИР23 – 8 триггеров; обе микросхемы имеют похожие структуры, но разное обозначение). Как правило, микросхемы-регистры обладают дополнительными функциями: сдвиг информации вправо или влево, или в обе стороны; преобразование параллельного кода в последовательный и (или) наоборот – последовательного в параллельный и др. По способу ввода и вывода информации регистры подразделяют на параллельные, последовательные, параллельно-последовательные. Для операции сдвига в регистрах обычно используют динамические двухтактные триггеры (*SR*, *D*, *JK*). На рисунке 2.31 показаны структура и диаграмма работы сдвигового регистра, построенного на *D*-триггере с динамическим вводом, параллельным и последовательным выводом информации.

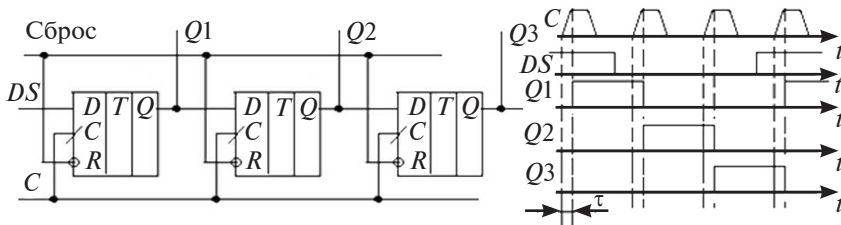


Рис. 2.31. Регистр. Сдвиг информации вправо

Сдвиг осуществляется по фронту тактового импульса *C*. По каждому фронту импульса *C* содержимое предыдущего триггера переносится в последующий за счет того, что в последующий триггер заносится информация с предыдущего триггера. Важно, чтобы на входе последующего триггера информация появлялась через время τ смены информации во входных элементах предыдущего триггера.

Другими словами, за время записи информации в последующий триггер информация на выходе предыдущего триггера не должна меняться. Это осуществляется задержкой передачи информации от входа триггера к его выходу или двухтактной схемой. Из сказанного становится понятным требование того, чтобы синхросигнал был по возможности коротким. При динамических входах фронты (срезы) синхроимпульсов должны иметь высокую крутизну.

Существуют регистры, у которых выходные и входные линии объединены и образуют двунаправленный порт данных. Они имеют специальный вход, с помощью которого производится управление записью информации в регистр или ее чтение. Многие регистры имеют выход с тремя состояниями.

Регистры обозначают символом RG на основном поле микросхемы и стрелкой, показывающей направление сдвига, если он есть. Обозначения микросхем ТТЛ и КМДП могут не совпадать (например, 155ИР1 — четырехразрядный сдвиговый регистр, 564ИР1 — два четырехразрядных и два пятиразрядных сдвиговых регистра). Для примера на рисунке 2.32 показаны эти регистры. Различия определить по условно-графическому обозначению достаточно сложно, поэтому следует пользоваться справочниками.

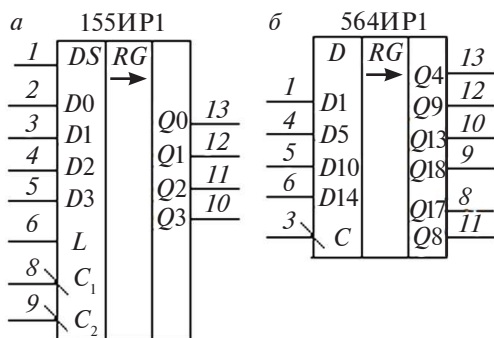


Рис. 2.32. Сдвиговые регистры с параллельной (а) и последовательной (б) записью информации

Микросхема 155ИР1 — четырехразрядный универсальный сдвиговый регистр. Разряды регистра образованы четырьмя триггерами, информация на которые подается с входов $D0...D3$ микросхемы. Загрузка регистра по параллельным входам $D0...D3$ осуществляется по срезу импульса на динамическом входе C_2 . Разрешение на параллельную загрузку данных осуществляется полярностью напряжения на входе L ($Load$ -загрузка), загрузка — при $L = 1$. Состояние триггеров $Q0...Q3$ передается на выход.

При $L = 0$ регистр работает как сдвиговый. По каждому срезу тактовых импульсов на входе C_1 информация переносится на один разряд вправо: $Q2 \rightarrow Q3$, $Q1 \rightarrow Q2$, $Q0 \rightarrow Q1$. В первый триггер информация заносится со входа данных DS .

Регистр можно использовать как элемент буферной памяти, элемент задержки, преобразователь последовательного кода в параллельный и, наоборот, как делитель частоты и т. д.

Микросхема 564ИР1 содержит два четырехразрядных сдвиговых регистра ($D1...D4$ и $D10...D13$) и два пятиразрядных сдвиговых регистра ($D5...D9$ и $D14...D18$), имеющих общий вход синхронизации C (тактирования). Сдвиг происходит по срезу импульса на входе C . Ввод информации производится только в первый триггер группы ($D1, D5, D10, D14$), а вывод — только с последнего ($Q4, Q9, Q13, Q18$). Если соединить выход одного регистра с входом другого, можно получить суммарный сдвиг. Максимальный сдвиг получится равным 18 разрядам. Пятиразрядные сдвиговые регистры микросхемы имеют по дополнительному выходу ($Q17, Q8$) с предпоследнего разряда.

Пример многофункционального регистра К561ИР6 (564ИР6 и др.) показан на рисунке 2.33.

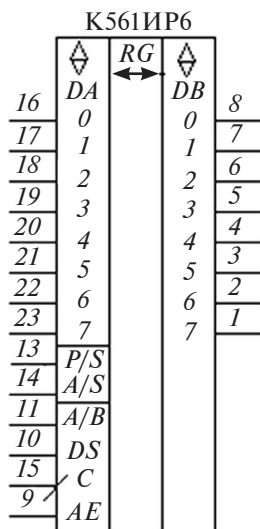


Рис. 2.33. Многофункциональный регистр

Микросхема содержит 8-разрядный регистр сдвига с параллельным и последовательным вводом информации. По 8-разрядным входам DA и DB производится параллельная передача информации. Последовательная передача и сдвиг осуществляются с входа DS ; параллельная — при переключателе $P/S = 1$, по-

следовательная — $P/S = 0$ (P/S — параллельно/последовательно). Направление передачи управляется переключателем A/B : при $A/B = 1$ шины DA подключены к входам триггеров, а шины DB — к выходам триггеров. Информация передается от A к B . При $A/B = 0$ передача происходит от B к A .

Запись информации в триггеры может осуществляться синхронно по фронту импульса C . Управляет этим процессом переключатель A/S (асинхронно/синхронно). При $A/S = 0$ происходит синхронная запись, при $A/S = 1$ — асинхронная (независимо от импульсов на входе C).

В микросхеме имеется вход AE , управляющий выходными шинами. При $AE = 0$ шина DA отключена, на выходе третье состояние. При $AE = 1$ разрешено прохождение информации. Детальное описание работы ИР6 приведено в справочниках.

Счетчики

Основное функциональное назначение счетчиков — счет импульсов и деление частот. По способу кодирования внутреннего состояния счетчики бывают двоичными, двоично-десятичными и др. Могут быть *суммирующие*, *вычитающие* счетчики или счетчики, меняющие направление счета, — *реверсивные*.

Счетчики всегда представляют собой делители частоты. Последовательное соединение n триггеров T -типа создает на выходе (т. е. на выходе последнего триггера) деление входной частоты в 2^n раз. Число $M = 2^n$ называют *коэффициентом деления* счетчика. Между триггерами могут быть введены цепи ОС, позволяющие получить любой коэффициент деления (не только 2^n). Максимальное число, до которого может считать счетчик, содержащий n триггеров (разрядов), $m = 2^n - 1$. Например, счетчик, считающий до $m = 7$ ($n = 3$), имеет коэффициент деления 8, счетчик, считающий до $m = 15$ ($n = 4$), имеет коэффициент деления 16. Другими словами, на выходе счетчика появится импульс после поступления на его вход $m + 1$ импульсов.

С точки зрения внутреннего построения счетчики могут быть *асинхронными* и *синхронными*. В асинхронных счетчиках каждый последующий триггер получает тактовый импульс от предыдущего триггера. В синхронных счетчиках все триггеры тактируются одновременно специальными тактовыми импульсами.

Асинхронные счетчики. Счетчик характеризуется *модулем счета* M , который определяет число возможных состояний счетчи-

ка. После поступления на вход счетчика числа импульсов M счет начинается сначала. Двоичные счетчики имеют модуль $M = 2^n$, где n — число разрядов счетчика. Счетчик может содержать максимальное число, равное $M - 1 = 2^n - 1$. Видно, что коэффициент деления и модуль выражаются одинаковыми числами.

В позиционной системе счисления числа изображаются старшими разрядами слева, младшими — справа. По условно-графическому обозначению входы элементов изображаются слева, выходы справа. Так как суммирование начинается с младших разрядов, приходится изображать младшие разряды счетчика слева. Такое противоречие устраняется тем, что *числа в счетчиках читаются справа налево*.

Если изобразить столбиком в двоичном коде числа, возрастающие на единицу, легко заметить, что каждый последующий разряд меняет свое состояние на противоположное при смене состояния предыдущего разряда из единицы в нуль и не меняет при переходе из нуля в единицу. Счетный триггер обладает подобным качеством по отношению к входному импульсу. Поэтому двоичный счетчик может быть построен из последовательно соединенных счетных триггеров.

На рисунке 2.34 показаны структура и диаграмма работы асинхронного двоичного счетчика на T -триггерах, построенных при помощи D -триггеров с динамическими входами.

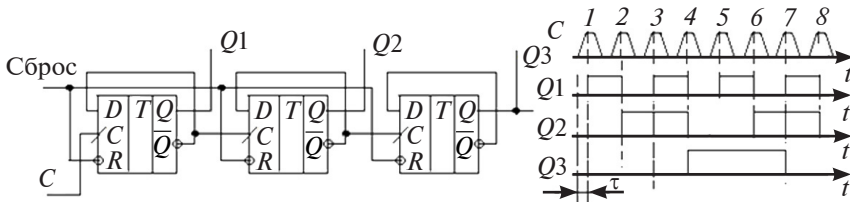


Рис. 2.34. Асинхронный счетчик и диаграмма его работы

После сброса все триггеры установлены в нулевое состояние ($Q = 0$, $\bar{Q} = 1$). По фронту первого импульса C первый триггер устанавливается в состояние $Q = 1$. На второй триггер изменение состояния первого триггера не действует, поскольку второй триггер изменяет свое состояние при переходе напряжения на входе C из нуля в единицу. Состояние третьего триггера также не изменится, так как не меняется состояние на его входе C . Состояние счетчика $001 = 1_{10}$ (старшие разряды счетчика расположены спра-

ва, младшие — слева, а в числе наоборот, т. е. для числа 001 $Q1 = 1$, $Q2 = 0$, $Q3 = 0$).

Второй импульс своим фронтом переключает первый триггер в состояние $Q1 = 0$, \bar{Q} первого триггера переключается из нуля в единицу. На вход C второго триггера поступает фронт \bar{Q} первого триггера и второй триггер переключается в состояние, соответствующее \bar{Q} второго триггера, т. е. в единичное. Третий триггер не переключается, так как на его вход C поступает срез (переключение \bar{Q} из 1 в 0). Состояние счетчика $010 = 2_{10}$.

Третий импульс своим фронтом переключает первый триггер в состояние $Q1 = 1$, $\bar{Q} = 0$. Второй триггер остается в состоянии $Q2 = 1$, третий в прежнем состоянии — единичном. Состояние счетчика $011 = 3_{10}$.

Четвертый импульс вызывает состояние $Q1 = 0$, $Q2 = 0$, $Q3 = 1$. Состояние счетчика $100 = 4_{10}$. Так счет продолжается до семи (111_2). Восьмой импульс устанавливает все триггеры в нулевое состояние (модуль счета 8). Легко заметить, что каждый разряд переключается с частотой в 2 раза меньшей, чем частота предыдущего разряда. Следует заметить, что если входы C работают по срезу, на них подается Q предыдущего разряда.

Выпускают большое количество асинхронных счетчиков (155ИЕ1, 155ИЕ5, 555ИЕ19, 531ИЕ14, 531ИЕ15 и др.). Для примера на рисунке 2.35 показан счетчик 531ИЕ15.

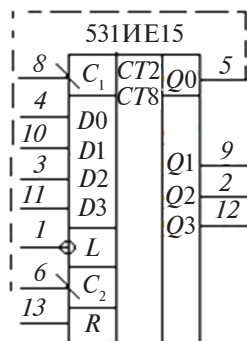


Рис. 2.35. Счетчик с предварительным занесением

В центральном поле находится тип микросхемы CT — счетчик (*Counter*), если нужно, модуль счета. В данном случае показаны два модуля — 2 и 8. Это значит, что в микросхеме имеется один триггер (модуль 2) и еще три триггера (модуль 8). У первого триггера

гера вход D_0 , а выход Q_0 ; у остальных входы $D_1...D_3$, а выходы $Q_1...Q_3$. Понятно, что в счетчик по входам $D_0...D_3$ можно предварительно записать некоторое число. Для этого на вход L должен быть кратковременно подан нуль. Чтобы организовать счет до 15 (модуль 16), нужно с учетом того, что работа осуществляется по срезу импульса счета, в соответствии с рисунком 2.34 внешним соединением соединить выход Q_0 (вывод 5) с входом C_2 (вывод 6), как показано пунктиром, а импульсы счета подавать на вход C_1 .

Различные микросхемы могут иметь входы установки триггеров в единичное состояние (S) и сброса (R — установки триггеров в нулевое состояние). Может быть по несколько входов установки, соединенных по схеме И либо ИЛИ. Это делается для упрощения управления счетчиком.

Если необходимо увеличить количество разрядов двоичного счетчика с модулем 2^n , используя две микросхемы, *инверсию выхода* старшего разряда первой микросхемы соединяют с входом C второй микросхемы (если C работает по фронту) или *выход* старшего разряда первой микросхемы соединяют с входом C второй микросхемы (если C работает по срезу). Если же модуль счетчика не равен 2^n , использование старшего разряда для подключения к входу C следующей микросхемы невозможно, поскольку старший разряд модуля может не совпадать со старшим разрядом счетчика. Для этого есть специальный вывод P (вывод переноса), который подается на следующий счетчик. Например, если счетчик имеет модуль 6 (считает до пяти — 101) или 10 (считает до девяти — 1001), для перехода на другой счетчик выхода старшего разряда недостаточно, следует учесть еще один разряд в единичном состоянии. Например, при счете до пяти (101) сначала установится число 100_2 и только затем число 101_2 .

В асинхронных счетчиках переключение триггеров происходит последовательно. Каждый триггер дает задержку переноса сигнала в последующий разряд. Бывают состояния, когда переключаются все триггеры. В таком случае задержка переноса равна произведению задержки переноса в одном разряде и числа разрядов. Этим ограничена максимальная частота работы асинхронного счетчика. Младший разряд счетчика работает с максимальной частотой.

Чтобы ввести отличительные признаки счетчика от делителя импульсов, принято следующее правило: у счетчика имеются вы-

воды всех разрядов, у делителя импульсов — только тех разрядов, которые нужны для заданного коэффициента деления. В некоторых микросхемах имеется вывод только последнего разряда.

Синхронные счетчики. Вначале рассматривались асинхронные счетчики, информация в которых переносится из разряда в разряд последовательно, что ограничивает быстродействие счетчика. Однако быстродействие можно увеличить, осуществляя параллельный перенос по импульсу переноса, общему для всех разрядов. Так создаются синхронные счетчики с параллельным переносом. На рисунке 2.36 показан такой счетчик.

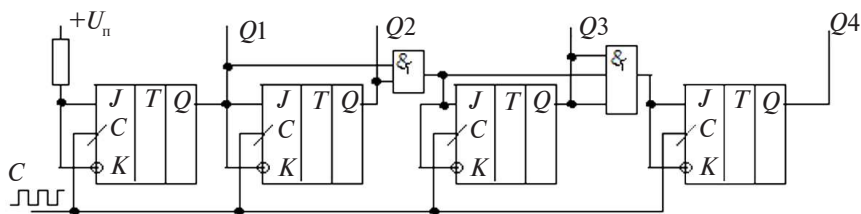


Рис. 2.36. Синхронный счетчик с параллельным переносом

Входы J и K всех триггеров соединены. Это значит, что если на них единица, триггеры работают как счетные, если нуль, информация на них не меняется при приходе тактового импульса. Первый триггер всегда счетный, по каждому фронту импульса он переключается в противоположное состояние. Второй триггер переключается в единичное состояние только тогда, когда первый триггер в состоянии единица, т. е. по фронту второго импульса (состояние счетчика 0010). Первый и второй триггеры переключаются одновременно по фронту тактового импульса: первый — в нуль, второй — в единицу. Следует учесть, что выходное состояние триггера изменяется лишь после завершения фронта тактового импульса. Третий импульс вызовет изменение состояния первого триггера из нуля в единицу, но не вызовет изменения состояния второго триггера (состояние 0011). По фронту четвертого импульса оба триггера переключаются в нулевое состояние, но на входах третьего триггера установлена конъюнкция состояний первых двух, $Q1 \cdot Q2$, т. е. единица, и он переключается в единичное состояние (состояние 0100) и т. д. Следует учесть, что переключение триггера происходит по фронту, но на выходе новое состояние появляется после завершения фронта.

Однако создание счетчиков большой разрядности ограничено тем, что требуется большое количество логических схем для параллельного переноса. Поэтому в основных сериях используют счетчики с группами по четыре разряда, которые связываются путем последовательного включения по цепям переноса (или займа).

Производят большое количество счетчиков с модулем, не равным степени двойки, например с модулем $M = 10$ или $M = 6$, или даже с настраиваемым модулем. Выполняют такие счетчики на основе двоичных. Для этого используют двоичный счетчик с модулем, большим необходимого, ближайшим к нему. Например, ближайшим к модулю $M = 10$ является $M = 16 = 2^4$. Такой четырехразрядный счетчик обладает количеством состояний, большим необходимого. В указанном примере счетчик должен считать до 10 (максимальное число в счетчике $9_{10} = 1001_2$), а двоичный счетчик может считать до $15_{10} = 1111_2$. Лишние 6 состояний необходимо исключить.

Обычно используют естественный порядок счета и убирают состояния, большие M . Это можно осуществить двумя путями: а) создать дополнительные электрические соединения в двоичном счетчике так, чтобы при входном импульсе номера M счетчик перешел в нулевое состояние; б) при входном импульсе номера M произойдет сброс счетчика по цепям сброса.

На рисунке 2.37 показана схема счетчика с модулем 5 (максимальное число в счетчике 4). Для работы с модулем 5 в счетчике с модулем 8 инверсный выход последнего разряда подан на вход J первого разряда, а входы K первого и третьего разрядов соединены с шиной «+».

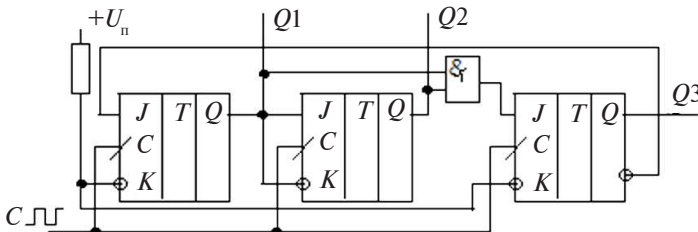


Рис. 2.37. Счетчик с модулем 5

В начале счета $Q3 = 0$ и на вход J первого разряда подана единица ($\bar{Q}3 = 1$), т. е. $J = K = 1$ и триггер является счетным.

Счетчик работает как обычно до тех пор, когда станет $Q_3 = 1$ (в счетчике число $4_{10} = 100_2$). Тогда на входе J первого триггера будет нуль. При поступлении следующего (пятого) импульса первый триггер установится в нулевое состояние, второй триггер останется в состоянии нуль, третий установится в состояние нуль (на входах которого $J = 0$, $K = 1$). Состояние счетчика 000 соответствует начальному состоянию.

Лишние состояния (5, 6, 7) в работе счетчика отсутствуют. Однако при сбоях или пуске они могут появиться, поэтому должна быть возможность их автоматического или ручного устранения. При пуске они устраняются командой *Сброс*, поступающей после завершения всех переходных процессов.

Микросхема 155ИЕ1 является делителем частоты на 10, микросхемы 155ИЕ2, 1533ИЕ2, 555ИЕ2 – счетчиками с модулем 2 и 5. Счетчики можно соединить и получить счетчик с модулем 10. Микросхемы 533ИЕ9 и 531ИЕ11 являются двоично-десятичными счетчиками.

Для создания счетчика с модулем M путем сброса необходима схема, формирующая сброс после достижения счетчиком числа $M - 1$ (когда придет импульс номера M).

Счетчики с обратным счетом. Реверсивные счетчики. При обратном счете счетчики повторяют состояния прямого счета в обратном порядке. Разница состоит в том, что при прямом счете последующий разряд меняет свое состояние при переключении предыдущего разряда из единицы в нуль, при обратном счете – из нуля в единицу.

В счетчике с обратным счетом это выразится в подключении к входу последующего разряда выхода предыдущего разряда, инверсного по отношению к счетчику с прямым счетом. На рисунке 2.34 изображен счетчик на D -триггерах. Подобная схема с обратным счетом и диаграмма ее работы показаны на рисунке 2.38. Обратный счет широко применяют в схемах автоматики.

Анализ рассмотренных схем показывает, что наличия входов S и R , устанавливающих в счетчике число 0 или $M - 1$, недостаточно. Необходима возможность занесения в счетчик любого числа, меньшего $M - 1$, с которого начнется обратный счет. Занесение такого числа полезно и при прямом счете (с него начнется прямой счет). Поэтому во многих микросхемах имеются

входы D_i , служащие для занесения в разряд i его значения D_i (операция называется *предварительная установка*). Занесение производится по разрешению на входе L . Как правило, при $L = 1$ происходит счет, при $L = 0$ — загрузка счетчика.

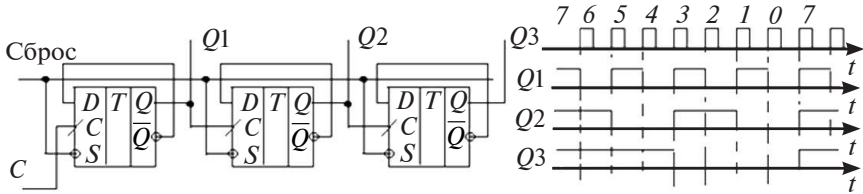


Рис. 2.38. Счетчик с обратным счетом

Счетчики, позволяющие вести счет как в прямом (сложение), так и в обратном (вычитание) направлении, называют *реверсивными*. В реверсивных счетчиках (например, 531ИЕ17) имеется вход (обозначаемый буквой U или ± 1), управляющий направлением счета. При $U = 1$ счетчик работает на сложение, при $U = 0$ — на вычитание.

Производят счетчики с двумя динамическими входами: C_u — для счета на увеличение и C_d — для счета на уменьшение (555ИЕ6, 555ИЕ7). Когда в них импульсы подаются на один из входов, на второй должен подаваться высокий уровень.

Счетчик может содержать число $M - 1$. При необходимости счета чисел, больших $M - 1$, приходится микросхемы «каскадировать». Каскадирование асинхронных двоичных счетчиков при $M = 2^n$ не вызывает трудностей: старший разряд соединяют с входом C следующей схемы. Для соединения синхронных счетчиков и счетчиков с $M \neq 2^n$ в них имеются специальные выходы. Например, микросхема 555ИЕ6 представляет собой четырехразрядный *двоично-десятичный* реверсивный счетчик, а 555ИЕ7 — четырехразрядный *двоичный* реверсивный счетчик. В первом из них вывод переноса обозначают « PU » или « ≥ 9 », а вывод займа — « PD » или « < 0 ». При прямом счете каждый десятый импульс повторяется на выходе ≥ 9 . Он может быть подан на вход C_u следующего счетчика. Во втором счетчике (555ИЕ7) каждый шестнадцатый импульс повторяется на выходе $PU (\geq 15)$.

При обратном счете после нулевого состояния счетчик переводится в состояние 9 (15) импульсом на входе C_d . На выходе PD выходной импульс повторяет входной. Этот импульс может быть подан на вход C_d последующей микросхемы.

В микросхемах, в которых направление счета устанавливается напряжением на входе U , имеется выход $ТС$, на котором повторяется импульс C на входе микросхемы. Этот импульс подается на входы $СЕР$ (наращивание) и $СЕТ$ (вспомогательный) последующей микросхемы по специальной схеме, приводимой в справочниках.

На рисунке 2.39 для примера показано изображение синхронного четырехразрядного двоично-десятичного реверсивного счетчика 555ИЕ6 с тактовыми входами на сложение и вычитание. Ниже описано назначение его выводов.

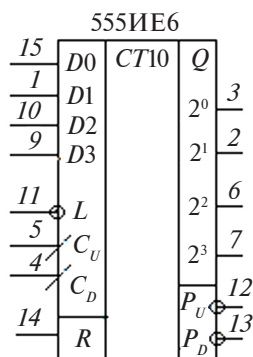


Рис. 2.39. Синхронный реверсивный счетчик

$D0...D3$ — данные двоично-десятичного числа, которое предварительно можно занести в счетчик. Это могут быть числа $0...9$ (в счетчик ИЕ7 можно заносить числа $0-15$), заданные в двоичном коде. Данные $D0...D3$ могут быть поданы с какого-либо устройства или с переключателей. Для предварительной записи $D0...D3$ в счетчик используют вход L .

L — вход для предварительной записи числа в счетчик. Запись производится низким уровнем сигнала. В остальное время на входе L должен быть высокий уровень. Счет начнется с предварительно записанного числа.

C_u , C_d — импульсные входы счета (C_u — для сложения, C_d — для вычитания). Состояние счетчика (выходы Q) появляется на выходе по фронту импульса на входе C_u или C_d . Если счет идет по входу C_u , на входе C_d должен быть высокий уровень, и наоборот. Когда производится предварительная запись числа в счетчик, C_u и C_d должны находиться в состоянии высокого уровня.

P_U , P_D — выходы, необходимые для наращивания (каскадирования) счетчика. При прямом счете после того, как в счетчике установится число 9 (1001), следующий импульс через выход P_U может быть подан на вход C_U следующей микросхемы.

При обратном счете на выходе P_D появится импульс с входа C_D , следующий после того, как в счетчике установится нулевое состояние. Импульс с выхода P_D можно подать на вход C_D следующей микросхемы.

R — сброс. Подача на вход R высокого уровня, устанавливает все разряды счетчика в нулевое состояние независимо от состояния других входов.

Примеры работы со счетчиками. 1. Схема с переменным модулем. Счетчики выпускают преимущественно с модулями 15, 10, 4. Например, в микросхеме ИЕ2 первый триггер не связан с остальными тремя и за счет этого можно получить модули 2, 8 и 16. За счет дополнительных связей между триггерами можно получить и другие модули, но для этого необходимо применять отдельные триггеры. Счетчики с предварительной записью позволяют создавать любые коэффициенты деления $K = 1/M$ за счет изменения модуля M .

Схема, показанная на рисунке 2.40, работает с модулем, который можно изменять с помощью переключателей.

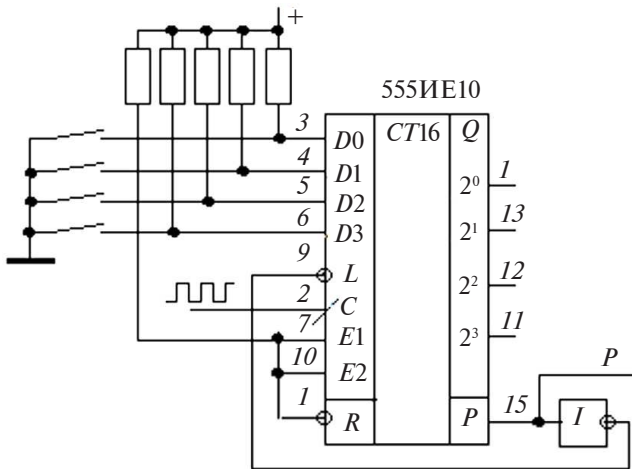


Рис. 2.40. Счетчик с переменным модулем

В счетчике суммируются импульсы, поступающие на вход C . После числа 15_{10} (1111_2) следующий импульс на входе C создаст импульс на выходе P , который через инвертор подается на вход L . Как только на входе L установится низкое напряжение, число, набранное на входах $D_0...D_3$, занесется в счетчик и счет продолжится с него. Пусть, например, в счетчик заносится число $d = 5$. При поступлении импульсов на вход C счетчик продолжит счет с числа 6 до 15, после чего перейдет в нулевое состояние, т. е. счетчик будет иметь 11 состояний. В общем случае модуль пересчета $M = 16 - d$.

При использовании счетчика в качестве делителя частоты выходным сигналом является P . Импульс P появляется при одиннадцатом импульсе на входе C .

На вход загрузки L можно подавать и выходные сигналы Q , а также использовать для задания модуля вход сброса R , на который подают необходимый выход Q . Следует помнить, что синхронные и асинхронные счетчики при этом работают по-разному.

2. *Каскадирование синхронных счетчиков.* Увеличение разрядности синхронных счетчиков сложнее, чем асинхронных. Для этого используют входы $E1$ (*вспомогательный*) и $E2$ (*наращивание*).

На рисунке 2.41, *а* показана схема с использованием одного из входов ($E2$); на рисунке 2.41, *б* — обоих ($E1 \cdot E2$).

Следует напомнить, что обозначение входов $E1$ и $E2$ в различных источниках разное, поэтому следует сверять входы по номеру вывода. Недостатком схемы *а* является снижение частоты тактового сигнала для последующих каскадов. В схеме *б* при наращивании счетчика тактовая частота не меняется. В обеих схемах возможна предварительная загрузка, с помощью которой можно менять модуль пересчета.

..... 2.5. Комбинационные схемы

Общие сведения

К комбинационным схемам относятся шифраторы и дешифраторы, мультиплексоры и демультимплексоры, электронные ключи и некоторые другие схемы.

Шифраторы имеют два и более входов, каждому из которых соответствует двоичный код на выходе, т. е. дешифрируется только один из входов. Для случаев, когда на входы поступает несколько сигналов, шифраторы выполняют приоритетными, т. е. на выход подается код приоритетного (более старшего) входа, остальные входы игнорируются.

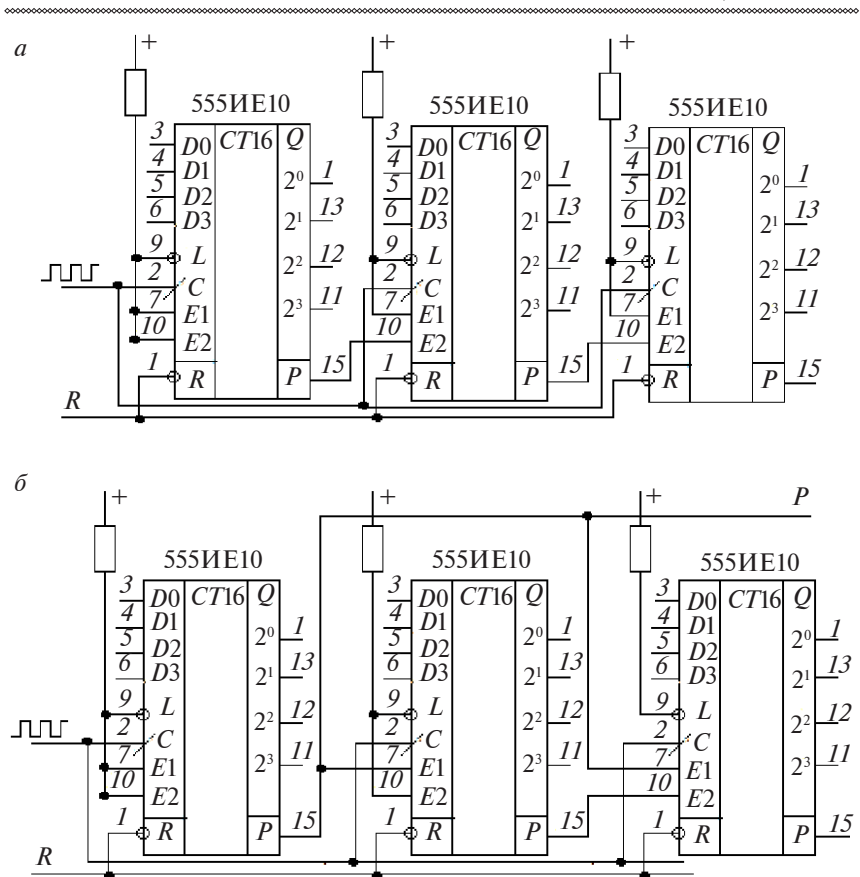


Рис. 2.41. Каскадирование синхронных счетчиков

Для примера на рисунке 2.42 приведена схема шифратора ИВ1, имеющего восемь входов ($I_1...I_8$) и три выхода A ($2^0...2^2$). Активность входа определяется инверсным сигналом (на схеме это показано). Состояние входов демонстрируется выходами G и $E0$. Если $I_1...I_8$ равны нулю (все входы присутствуют), $E0 = 1$, а $G = 0$. Если состояние хотя бы одного входа равно единице, $E0 = 0$, а $G = 1$. Три двоичных выхода позволяют передать максимальное десятичное число 7. Поэтому восьмому входу (I_8) соответствует число $111_2 = 7_{10}$, а каждому другому входу соответствует двоичное число, меньшее номера входа на единицу. Первому каналу соответствует число 0.

Но число 0 соответствует и нулевым сигналам на входе. Чтобы различить эти ситуации, используют выход G : если $G = 1$, а все выходы A равны нулю, то сигнал поступал по первому входу. Сигнал $E0$ используется для каскадирования шифраторов.

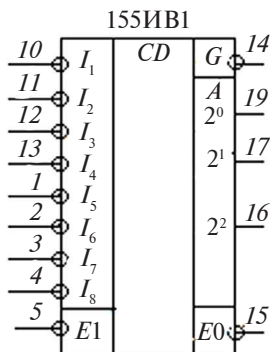


Рис. 2.42. Шифратор

Вход $E1$ разрешает работу микросхемы: при $E1 = 0$ все выходы равны нулю при любых состояниях входов. Работа шифратора осуществляется при $E1 = 1$. Шифраторы часто выполняют с помощью логических элементов.

Дешифраторы (микросхемы ИД) преобразуют двоичный код в десятичный. Обычно имеются четыре входа, т. е. на вход может быть подано максимальное число $2^4 - 1 = 15_{10}$. Для двоично-десятичных дешифраторов число выходов 9, на вход нельзя подавать числа, большие $1001_2 = 9_{10}$. В двоичных дешифраторах число выходов 16, максимальное число на входе 15. Могут быть выходы с открытым коллектором и входы разрешения дешифрации. Существуют дешифраторы, служащие для управления матрицами на светодиодах. Дешифраторы также можно выполнить на логических микросхемах.

Мультиплексоры (MUX или MS) являются коммутаторами 2^n входных сигналов на один выход. Для выбора каждого из этих входов мультиплексоры имеют адресную часть, на которую подается двоичный код номера выбранного входа.

В **демультиплексорах** (DMX), наоборот, состояние *одного* входа подают на выход, номер которого задается адресной частью.

На рисунке 2.43 показаны типичный мультиплексор 555КП7 и типичный демультиплексор 555ИД7, на примерах которых легко понять работу этих устройств. В обеих микросхемах адрес A

(номер шины) кодируется в двоичном коде. Три двоичных разряда позволяют задать восемь (2^3) входов (выходов) D . В мультиплексоре состояние любого из входов ($D0...D7$), заданных адресом A , поступает на выход D . В микросхеме 555КП7 имеется и инверсный выход, а также вход стробирования E , служащий для согласования выхода мультиплексора с другими схемами. Микросхема передает восемь входов ($D0...D7$) на один выход, что часто обозначают как $8 \rightarrow 1$.

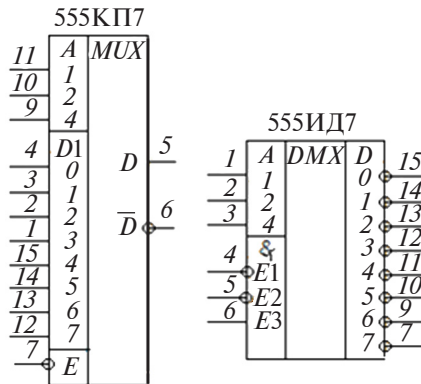


Рис. 2.43. Мультиплексор и демультиплексор

Выпускают большое разнообразие мультиплексоров ($2 \rightarrow 1$, $4 \rightarrow 1$, $16 \rightarrow 1$). В одном корпусе может быть несколько мультиплексоров, с входами стробирования и без них, с общей и индивидуальной адресацией. Для увеличения возможностей построения схем многие мультиплексоры имеют третье состояние выхода.

В демультиплексорах состояние входа E поступает на один из выходов D , указанный адресом A . В выпускаемых ИМС сигнал E представляет собой конъюнкцию двух или трех входных сигналов. В микросхеме 555ИД7 $E = \overline{E1}E2E3$. Функцию микросхемы 555ИД7 можно представить как $1 \rightarrow 8$ с инверсными выходами. Мультиплексоры и демультиплексоры позволяют соединять ИМС так, чтобы увеличить количество входов-выходов.

Большинство демультиплексоров можно создать, используя дешифраторы.

Ключи представляют собой электронные контакты, позволяющие включать и выключать сигнал. То, что ключи выполняют по КМОП-технологии, позволяет иметь цепь управления, не связанную гальванически с источником сигнала.

Для ключей характерны следующие качества: возможность передавать не только цифровой, но и аналоговый сигнал; напряжение управляющего сигнала может отличаться от напряжения коммутируемого сигнала; схема ключа выполняется так, что сигналы могут передаваться от входа к выходу и в обратном направлении, т. е. двунаправленно. Микросхема 561КТЗ содержит четыре двунаправленных ключа с отдельным управлением. На рисунке 2.44 показан один из четырех ключей.

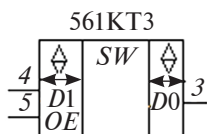


Рис. 2.44.
Двунаправленный
ключ

При $OE = 1$ ключ открыт в обоих направлениях, при $OE = 0$ закрыт. Для коммутации цифровых и однополярных аналоговых сигналов вывод 7 микросхемы должен быть подключен к 0 В, а вывод 14 — к напряжению питания сигнала 3–15 В. Для коммутации двухполярных аналоговых сигналов вывод 7 подключается к $-U_n$, а вывод 14 — к $+U_n$. Входа «направление передачи» нет.

На ключах можно реализовать и выполнение логических функций. Третье состояние включается, когда ключ закрыт.

Примеры использования изученных схем

Увеличение разрядности адресных шин мультиплексора. Мультиплексоры имеют ограниченное число адресных шин (рис. 2.45). Например, мультиплексор 555КП7 имеет три адресные шины, что соответствует $2^3 = 8$ входным каналам.

Однако бывают случаи, когда число каналов, подлежащих мультиплексированию, больше 8, но меньше 17, что соответствует четырем адресным шинам. В этом случае тоже можно применить мультиплексоры с *тремя* адресными шинами. Основано это на том, что в двоичном коде последующих чисел при единичном значении старшего разряда младшие разряды повторяют те же значения, что и при нулевом, — от 0 до 7. Поэтому старший разряд можно использовать для выбора кристалла: при значении *старшего* разряда, равном нулю, работает первый мультиплексор; при значении *старшего* разряда, равном единице, работает второй мультиплексор. При значении старшего разряда, равном нулю, мультиплексируются шины от 0 до 7. При значении старшего разряда, равном единице, мультиплексируются шины 8–15. Чтобы осуществить такую операцию, достаточно на вход «выбор кристалла» E одного из мультиплексоров подать адресную шину 2^3 , а на вход E другого мультиплексора — инверсию этого сигнала. Сказанное выше интерпретируется двоичными числами от 0 до 15.

Десятичное число	Двоичное число	Десятичное число	Двоичное число
0	0000	8	1000
1	0001	9	1001
2	0010	10	1010
3	0011	11	1011
4	0100	12	1100
5	0101	13	1101
6	0110	14	1110
7	0111	15	1111

Таким образом, числа 0–7 отличаются от чисел 8–15 единицей или нулем в старшем разряде.

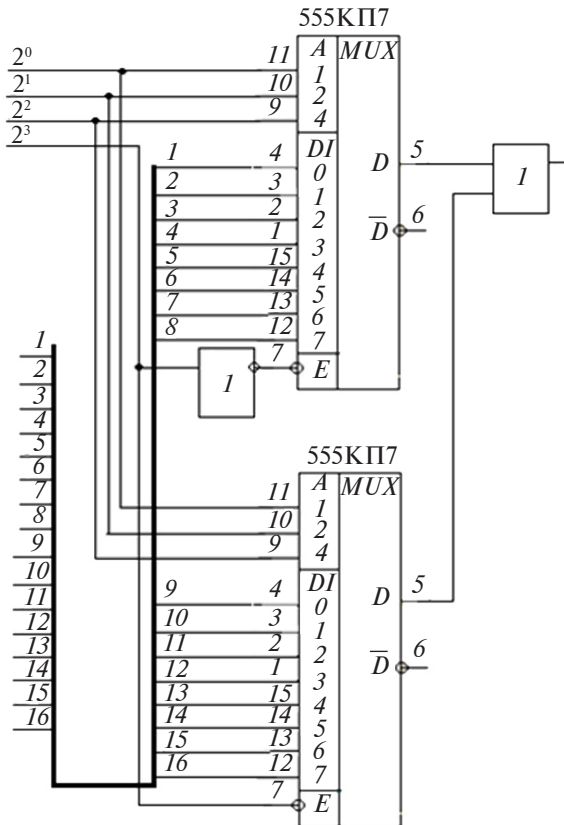


Рис. 2.45. Увеличение разрядности адресных шин мультиплексора

Аналогичным принципом можно пользоваться при добавлении каждого следующего разряда: если он равен нулю, работает младшая часть мультиплексоров, если он равен единице – старшая часть.

Схема клавиатуры. Клавиатура (рис. 2.46) содержит 64 клавиши, каждой из которых присвоен двоичный код от 0 до 63. Число $64 = 2^6$, т. е. для задания числа 63 требуется 6 двоичных разрядов. Каждой клавише соответствует пятиразрядный двоичный код от 00001 до 11111. При нажатии на клавишу ее код должен передаваться в ЭВМ. Для этого нажатие на любую клавишу вызывает прерывание работающей программы, ЭВМ переходит на программу прерывания, в результате работы которой считывается код клавиши.

Пульт можно выполнить в виде шифратора, имеющего 64 входа, каждый из которых соответствует своей клавише. На выходе создается пятиразрядный код клавиши. При использовании шифратора 155ИВ1, имеющего 8 входов, потребуется не менее $64 : 8 = 8$ микросхем, потребляющих большую мощность. Кроме них потребуются и другие ИМС, поэтому устройство получится достаточно большим. На рисунке 2.46 показан иной вариант устройства, выполненный на счетчиках, мультиплексоре и других ИМС.

Клавиатура показана в виде прямоугольной матрицы $A1$, на пересечении линий которой расположены кнопки. Нажатие на кнопку вызывает соединение горизонтальной и вертикальной линий в соответствующей точке. На рисунке клавиатуры номера кнопок показаны в десятичной системе счисления. Двоичные коды кнопок представляют собой шестиразрядное число, соответствующее ее номеру.

Для определения нажатой кнопки напряжение подается последовательно на каждую из вертикальных шин (от нулевой до седьмой) и сохраняется на ней определенное время. За это время последовательно считывается состояние каждой из 8 горизонтальных шин. Если нажата кнопка, на одной из горизонтальных шин появляется напряжение. При этом известно, какая из вертикальных шин активна и по какой из горизонтальных шин выдается напряжение. В результате однозначно определяется нажатая кнопка.

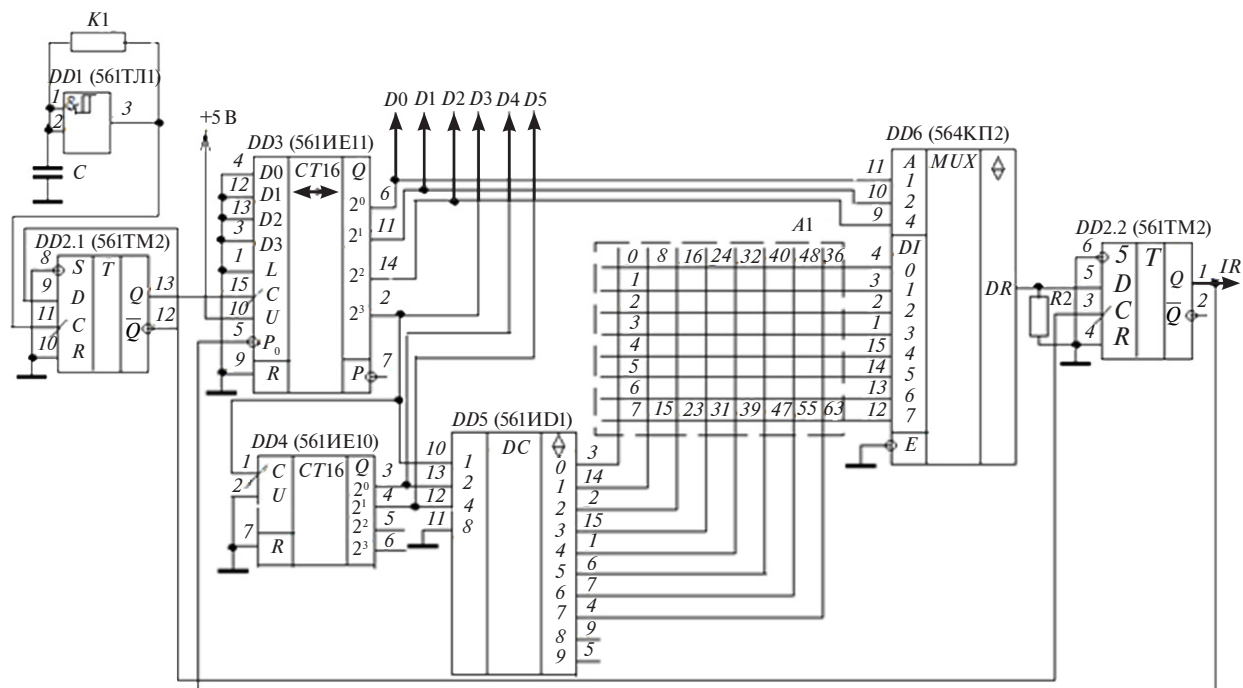


Рис. 2.46. Клавиатура

Операция определения кнопки осуществляется следующим образом. Имеется генератор (*DD1*, *DD2.1*), вырабатывающий прямоугольные импульсы, которые считает счетчик. Так как клавиш 64, счетчик должен считать как минимум до 64. В качестве счетчика используются две микросхемы (*DD3* и *DD4*), установленные последовательно для возможности счета до 64. Для этого старший разряд микросхемы *DD3* подключен к импульсному входу счетчика *DD4*. Из шестиразрядного кода клавиши на *DD3* приходится четыре разряда, на *DD4* — два. Три младших разряда счетчика соединены с адресной частью мультиплексора (*DD6*), шины данных которого соединены с горизонтальными шинами матрицы клавиатуры. Последовательное изменение адреса от 000 до 111 вызывает последовательное считывание восьми горизонтальных шин матрицы. Три старших разряда подключены к дешифратору (*DD3*), преобразующему двоичный код в унитарный, т. е. когда на входе дешифратора код последовательно меняется от 000 до 111, на выходе активными последовательно становятся вертикальные шины от 0 до 7. Чтобы старшие разряды счетчика изменились на единицу, три младших разряда счетчика должны измениться от 0 до 7. Следовательно, если единица установилась на одной из вертикальных шин, следующая вертикальная шина установится в единичном состоянии после того, как все горизонтальные шины последовательно примут значение единица. Происходит сканирование клавиатуры: медленно по вертикали, быстро по горизонтали. Пока в активном состоянии находится одна вертикальная шина, сканируется семь горизонтальных шин.

При нажатии на некоторую кнопку горизонтальная и вертикальная шины под ней соединяются. На выходе мультиплексора *DD6* появится единица только в том случае, когда дешифратор *D05* выдает единицу на вертикальную шину, соответствующую нажатой кнопке, а мультиплексор *D06* считывает состояние горизонтальной шины, соответствующей той же кнопке. Координаты кнопки определяет компьютер по выходам счетчика *D0...D5*. Чтобы произошло чтение координат, компьютер должен выйти на программу прерывания, а код кнопки должен удерживаться до тех пор, пока она нажата. Оба действия осуществляются с помощью *D*-триггера *DD2.2*. Триггер устанавливается в состояние, соответствующее входу *D*, по инверсии тактового импульса. При установке триггера в единичное состояние происходят запрос прерывания (сигнал *IR*) и остановка счета (вход *P₀* счетчи-

ка *DD3*). Состояние удерживается, пока кнопка нажата. Теперь становится понятным, почему в качестве счетчиков выбраны два типа: 561IE11 и 561IE10. Первый из них имеет вход «остановка счета» P_0 , а второй — возможность производить счет при переходе входного импульса из единицы в ноль.

Генератор выполнен на основе триггера Шмитта (*DD1*), выход которого через *RC*-цепь подан на вход. Чтобы обеспечить достаточную крутизну фронтов, импульс подается на *T*-триггер, выполненный на основе *D*-триггера. Частота генератора при этом уменьшается вдвое. Чем выше частота генератора, тем выше быстродействие схемы. Однако чем ниже частота, тем легче избавиться от дребезга контактов. Поэтому находят компромиссный вариант, который в установке составляет около 7 кГц.

Контроль четности, равнозначности кодов и сравнение двоичных чисел

При передаче цифровой информации от блока к блоку, от устройства к устройству и на расстояния возникает необходимость ее контроля на входе принимающего устройства. В процессе передачи отдельные элементы информации могут как пропадать, так и возникать. Существует множество способов *обнаружения* ошибок и при обнаружении *исправления* многих из них.

Контроль четности. Это один из наиболее простых, а в некоторых случаях эффективных способов обнаружения единичных ошибок. Заключается он в том, что при передаче *n*-разрядного слова к нему добавляется еще один разряд (разряд четности), который равен нулю, если число единиц в слове четное, или единице, если число единиц в слове нечетное. В передаваемом *n* + 1-разрядном слове число единиц всегда четное (можно создавать и нечетное число единиц и проверять на нечетность). Сказанное демонстрируется примером с передачей четырехразрядных двоичных чисел.

Передаваемое число	Разряд четности	Передаваемое число	Разряд четности
0001	1	1001	0
0010	1	1010	0
0011	0	1011	1
0100	1	1100	0
0101	0	1101	1
0110	0	1110	1
0111	1	1111	0
1000	1	0000	0

На приемной стороне подсчитывается число единиц в $n + 1$ -разрядном слове, которое должно быть четным. Нечетность свидетельствует о том, что бит информации пропал или возник. Ошибка не обнаруживается, если произошел сбой в четном количестве разрядов.

На передающей стороне должен быть установлен генератор разряда четности, на приемной — контроль четности.

Контроль четности целесообразно применять в тех случаях, когда сбой в двух и более разрядах маловероятен. К таким устройствам относятся транзисторные и другие схемы, в которых разряды не связаны логически и изменение каждого разряда не влияет на другие разряды. К устройствам, в которых вероятен сбой одновременно двух и более разрядов, относятся, например, различные ферромагнитные устройства памяти, в которых внешнее воздействие распространяется на большую область. В таких устройствах может произойти сбой нескольких разрядов и контроль четности нецелесообразен.

Контроль четности осуществляется с помощью схемы «исключающее ИЛИ», которая, как известно, описывается функцией $y = ab + \bar{a}\bar{b}$, где a и b — входы функции. Словами эту функцию можно выразить так: выход y равен нулю, когда на входах a и b одинаковые значения сигналов (либо оба входа единицы, либо оба входа нули). Осуществляется эта операция по отношению сначала к двум правым элементам кода, результат и последующий элемент снова подвергаются этой операции и т. д. Конечный результат и есть разряд четности. В указанном примере для первого кода (0001) происходит следующее (от младшего разряда к старшему): $1 \oplus 0 = 1$, следующее $1 \oplus 0 = 1$, следующее действие $1 \oplus 0 = 1$. Полученная единица и есть разряд четности (дополняющий число единиц в коде до четного значения).

Для кода 0101: $1 \oplus 0 = 1$, $1 \oplus 1 = 0$, $0 \oplus 0 = 0$; разряд четности равен нулю. Так работает генератор разряда четности. Разряд четности может передаваться как отдельно от передаваемого кода, так и вместе с ним.

Выпускают ИМС контроля четности 155ИП2, 555ИП5, 561СА1; 155ИП2 и 555ИП5 служат для контроля четности (нечетности) восьмиразрядного кода, 561СА1 — 12-разрядного. Все ИМС имеют возможность контроля на четность или нечетность. Для этого у них есть входы EE (разрешение четности) и OE (разрешение нечетности). В микросхеме 555ИП5, которая приведена для примера

(рис. 2.47), имеется только один вход OE ; при $OE = 0$ – контроль четности, при $OE = 1$ – контроль нечетности. Все микросхемы имеют выход PE , на который поступает разряд четности. В микросхеме 155ИП2 есть еще один выход P_0 , на который поступает разряд нечетности.

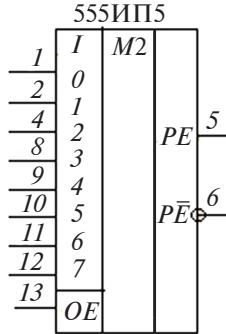


Рис. 2.47. Микросхема контроля четности

На приемной стороне устанавливается такая же микросхема, на вход OE которой подается выход PE передающей микросхемы. Вход OE приемной микросхемы в принципе ничем не отличается от других разрядов, но он имеет отдельное обозначение, чтобы подчеркнуть, что является разрядом $n + 1$.

При необходимости передачи числа разрядов, больше, чем позволяет одна микросхема, как на передающей, так и на приемной стороне схемы каскадируют, т. е. выход PE предыдущей (младшей) микросхемы подают на вход OE следующей. Вход OE младшей микросхемы передающей стороны подключают к нулю в случае необходимости контроля четности или к единице в случае необходимости контроля нечетности. На приемной стороне вход OE младшей микросхемы подключают к выходу PE старшей микросхемы передающей стороны.

На рисунке 2.48 показана схема контроля четности 16-разрядных передаваемых данных.

На передающей стороне создается разряд, дополняющий число единиц до четного количества (провод 17). На приемной стороне выход PE старшей микросхемы подается на приемник для разрешения приема. Если PE соответствует нечетному количеству единиц в передаваемом слове, приемником принимается решение о прекращении передачи, повторной передаче либо об исправлении ошибки.

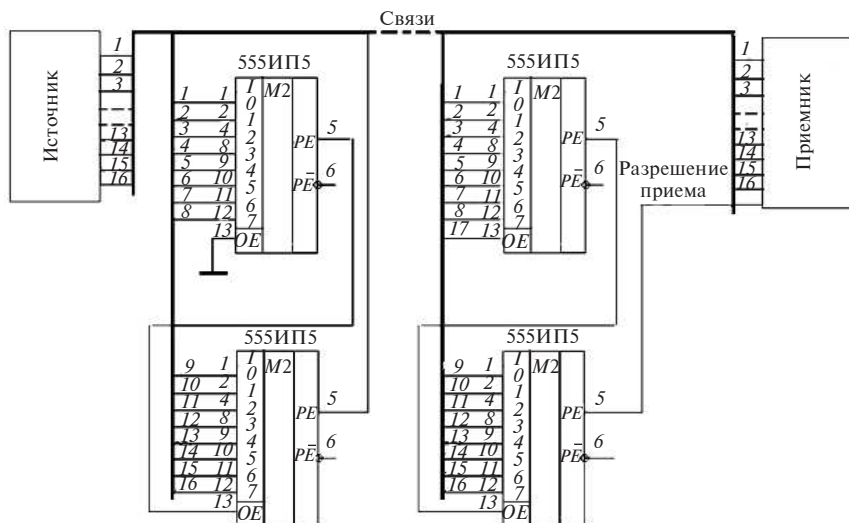


Рис. 2.48. Контроль четности при передаче 16-разрядных чисел

Схемы равнозначности кодов. Коды x и y равнозначны, если их разряды x_i и y_i в каждой паре равны. Равнозначность широко используется, если необходимо сравнить измеряемую величину с заданной. Равнозначность определяется схемой «исключающее ИЛИ». На рисунке 2.49 показана возможность определения равнозначности двух четырехразрядных кодов.

Схема равнозначности еще проще реализуется с помощью микросхем «исключающее ИЛИ», имеющих выход типа «открытый коллектор». Такой выход дает возможность создать «монтажное И (ИЛИ)».

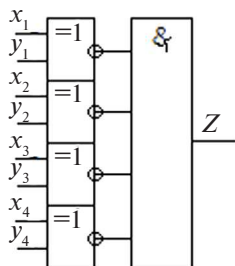


Рис. 2.49. Схема равнозначности кодов

Схемы сравнения двоичных чисел (цифровые компараторы).

В отличие от схемы равнозначности, схема сравнения позволяет определить не только равенство чисел, но и показать, которое из них больше. На рисунке 2.50 показан компаратор четырехразрядных чисел A и B , разряд 3 — старший. Операция сравнения как двоичных, так и десятичных чисел достаточно проста: начинают сравнение со старших разрядов. Если они равны, переходят к сравнению следующего разряда и т. д. Как только обнаруживается неравенство, сравнение можно закончить. Больше то число, в котором старший разряд больше.

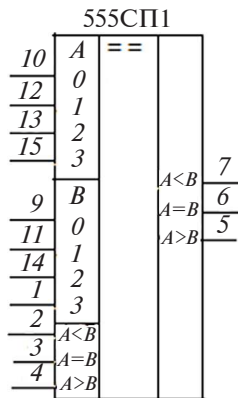


Рис. 2.50. Цифровой компаратор

Выпускают компараторы разных серий: 555СП1, 1533СП1, 561ИП2 и др. В основном они служат для сравнения двух четырехразрядных чисел. Высокий уровень напряжения на одном из трех выходов компаратора показывает соотношение между этими числами.

Для возможности сравнения многоразрядных чисел имеются входы наращивания каскадов: $A < B$, $A = B$, $A > B$. Эти входы подключают к соответствующим выходам предыдущей микросхемы (более младшего разряда). В самом младшем компараторе устанавливают единицу на вход $A = B$, а на два других — нули.

2.6. Запоминающие устройства

Виды и характеристики запоминающих устройств

Запоминающие устройства (ЗУ) служат для хранения информации и обмена ею с другими устройствами. Микросхемы ЗУ занимают около 40 % общего выпуска ИМС, что говорит о важности их использования. Они постоянно совершенствуются.

Основными характеристиками ЗУ являются информационная емкость и быстродействие.

Информационная емкость — максимально возможный объем информации, определяемый количеством *слов*, которые в свою очередь выражают в битах или байтах. Бит хранится в запоминающем элементе. Слово содержит несколько бит (обычно кратно 8). Информация, содержащая 8 бит, называется байтом. Ко всем битам одного слова возможно лишь одновременное обращение, т. е. записывать в ЗУ или читать из него можно только словами.

Для указания информационной емкости памяти используют символы К и М, которые означают: $K = 2^{10} = 1024$, $M = 2^{20} = 1\,048\,576$. Говорят: память содержит 2К байт (бит, слов).

Информационная емкость ЗУ равна произведению размера (длины, разрядности) слов на их количество. Важным параметром является *организация* ЗУ. Примеры организации: 32×8, 128К×8, 1М×1, что означает 32, 128К восьмиразрядных и 1М однокоразрядных слов.

Быстродействие ЗУ определяется длительностями записи, считывания или длительностью цикла записи/считывания и других циклов, которые необходимы для установки в заданное состояние. В зависимости от сложности ЗУ и параметров, определяющих его, циклов может быть значительно больше.

Для классификации ЗУ важнейшим признаком является способ доступа к данным, который может быть адресным, циклическим, с последовательным доступом и др. При адресном доступе код адреса указывает номер ячейки памяти, в которой хранится искомое слово. Число ячеек памяти $N = 2^n$, где n — число разрядов адреса. Информацию можно внести (прочитать) в любую ячейку памяти с адресом в пределах 2^n .

Адресные ЗУ делят на постоянные, оперативные или запоминающие устройства с произвольной выборкой.

Постоянные запоминающие устройства

Постоянные запоминающие устройства (ПЗУ, латинский эквивалент ROM) делят на три основных типа.

1. Программируемые на заводе (при изготовлении) с помощью специальных *масок* (ПЗУМ, латинский эквивалент ROM(M)). Потребитель никак не может изменять их содержимое.

2. Однократно *программируемые потребителем* (ПЗУ, PROM). После записи программы перепрограммирование невозможно.

3. Многократно перепрограммируемые потребителем ПЗУ: EPROM с ультрафиолетовым стиранием старой информации (репрограммируемое – РПЗУ-УФ), EEPROM – с электрическим стиранием (репрограммируемое – РПЗУ-ЭС), FLASH – электрически перепрограммируемое.

Однократно программируемые ПЗУ (PROM)

Простейшая схема ПЗУ представляет собой дешифратор с n входами и 2^n выходами, которые подключены через плавкие перемычки к входам схем ИЛИ.

Постоянное запоминающее устройство имеет m параллельных выходов, т. е. объем памяти $2^n \times m$ (в этом выражении и далее символ « \times » означает умножение). Структура ПЗУ с пятью входами $(x_1 \dots x_5)$, $2^5 = 32$ 8-разрядными словами, с обозначением разрядов $D_0 \dots D_7$ показана на рисунке 2.51. С помощью специального устройства (программатора) ненужные перемычки пережигаются. Точками показаны сохраненные перемычки. Для этого ПЗУ имеет специальный элемент управления программированием. В режиме программирования на выходы D_i ПЗУ, где должна быть уничтожена перемычка, через программатор подается напряжение 12,5 В. Это напряжение создает ток, которого достаточно для пережигания перемычки. Прожигание можно повторить с разной длительностью.

Выпускают ПЗУ серий 155РЕЗ (32×8 бит – устаревшая микросхема), 556РТ4 (256×4), 556РТ5 (512×8), 556РТ7 (2К×8) и др.

Все ПЗУ выполняют с выходами с открытым коллектором или с тремя состояниями для возможности наращивания объема памяти с помощью «монтажного ИЛИ».

Для включения и выключения ПЗУ имеется специальный вход E . В некоторых ЗУ таких входов несколько.

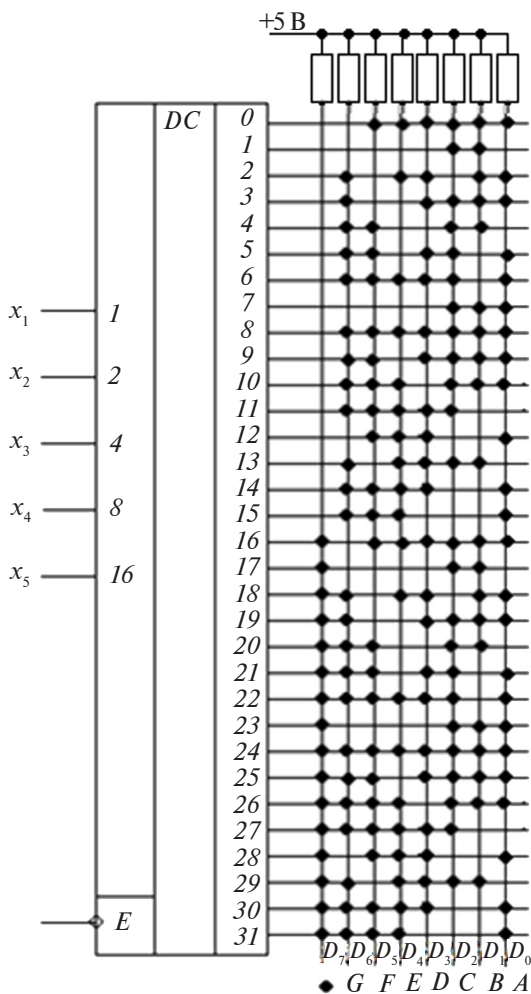


Рис. 2.51. ПЗУ на 5 входов и 8 выходов (32×8 бит)

Пример использования ПЗУ 32×8 бит для управления семисегментным светодиодным индикатором (рис. 2.51, 2.52). Постоянное ЗУ имеет пять входов (x_5, x_4, x_3, x_2, x_1), которые поступают на дешифратор с $2^5 = 32$ выходами. Выходы имеют номера от 0 до 31. Каждый из выходов в незапрограммированной микросхеме переключками соединен с 8 шинами ($D_7, D_6, D_5, D_4, D_3, D_2, D_1, D_0$).

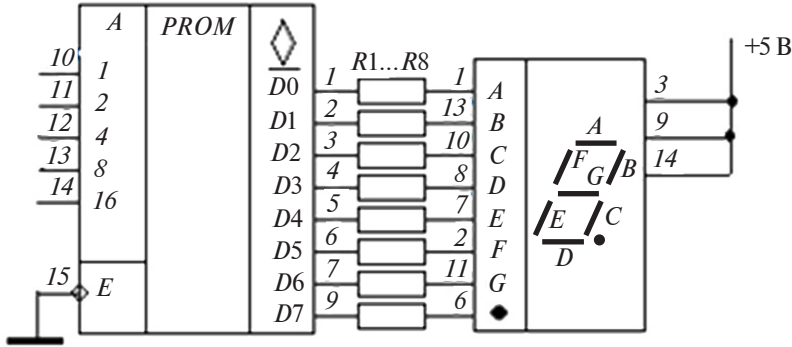


Рис. 2.52. Соединение ПЗУ со светодиодной матрицей

Программирование заключается в удалении ненужных переключек. В микросхеме 155РЕЗ удаление производится прожиганием переключек недопустимым для их сохранности током. Сохраненная переключка показана на рисунке 2.51 точкой. Перегоревших переключек не существует, они и не показаны. Программирование производится в соответствии с таблицей программирования (табл. 2.5), в которой показаны входные (x_5, x_4, x_3, x_2, x_1) и выходные ($D7, D6, D5, D4, D3, D2, D1, D0$) величины. Входные величины соответствуют адресу числа, которое будет на выходе. Так, при нулевом адресе (00000) на выход 0 дешифратора будет подано напряжение 0 В, которое через переключки будет подано на выходы $D0...D5$, на выходах $D6D7$ информация останется равной единице. При адресе 00101 на выход 5 дешифратора будет подано нулевое напряжение и в нулевом состоянии в соответствии с таблицей программирования и схемой окажутся выходы $D0, D2, D3, D5, D6$, а в единичном состоянии — $D1, D4, D7$ и т. д.

Таблица 2.5

Таблица программирования ПЗУ

Адрес ₍₁₆₎	$x_5 x_4 x_3 x_2 x_1$	$D7D6D5D4D3D2D1D0$	Символ
00	0 0 0 0 0	1 1 0 0 0 0 0 0	0
01	0 0 0 0 1	1 1 1 1 1 0 0 1	1
02	0 0 0 1 0	1 0 1 0 0 1 0 0	2
03	0 0 0 1 1	1 0 1 1 0 0 0 0	3
04	0 0 1 0 0	1 0 0 1 1 0 0 1	4
05	0 0 1 0 1	1 0 0 1 0 0 1 0	5
06	0 0 1 1 0	1 0 0 0 0 0 1 0	6

Адрес ₍₁₆₎	$x_5 x_4 x_3 x_2 x_1$	$D7D6D5D4D3D2D1D0$	Символ
07	0 0 1 1 1	1 1 1 1 1 0 0 0	7
08	0 1 0 0 0	1 0 0 0 0 0 0 0	8
09	0 1 0 0 1	1 0 0 1 0 0 0 0	9
0A	0 1 0 1 0	1 0 0 0 1 0 0 0	A
0B	0 1 0 1 1	1 0 0 0 0 0 1 1	b
0C	0 1 1 0 0	1 1 0 0 1 1 1 0	C
0D	0 1 1 0 1	1 0 1 0 0 0 0 1	d
0E	0 1 1 1 0	1 0 0 0 0 1 1 0	E
0F	0 1 1 1 1	1 0 0 0 1 1 1 0	F
10	1 0 0 0 0	0 1 0 0 0 0 0 0	0.
11	1 0 0 0 1	0 1 1 1 1 0 0 1	1.
...
1F	1 1 1 1 1	0 0 0 0 1 1 1 0	F.

Адрес в таблице 2.5 показан в шестнадцатеричной системе, единицей указана прожигаемая перемычка.

Таблица составлена для конкретного случая: для управления семисегментной светодиодной матрицей с точкой, с общим анодом. Соединение микросхемы ПЗУ с матрицей и соответствующие обозначения приведены на рисунке 2.52. Буквами обозначены элементы матрицы, десятичная точка — точкой, а также показан пример обозначения ПЗУ с 5-разрядным адресом и 8-разрядным выходным словом. Чтобы светился заданный сегмент, на соответствующий ему вход должен быть подан нуль. Точка задается выходом $D7$. В первой части таблицы (адреса 00...0F) запрограммированы символы без точки, во второй части (адреса 10...1F), которая отличается от первой только единицей в разряде $D7$, — те же символы с точкой.

Семисегментный индикатор является цифровым. Однако он позволяет запрограммировать некоторые буквенные символы, что показано в графе «Символ» таблицы 2.5.

Программирование ЗУ осуществляется подачей высокого напряжения на те выходы $D0...D7$, перемычки на которых должны быть уничтожены. Управление прожиганием осуществляется с помощью управляющего входа E . В настоящее время ЗУ с пережигаемыми перемычками практически не применяются из-за возможности восстановления перемычек и соответственно низкой надежности.

Перепрограммируемые ЗУ (EPROM, EEPROM)

Хранить информацию в ЗУ можно с помощью МНОП-транзисторов (металл — нитрид кремния — оксид кремния — полупроводник) и транзисторов с плавающим затвором. Идея возможности хранения информации заключается в том, что между затвором и каналом создается область, в которую можно поместить заряд, который будет, так же как и затвор, воздействовать на канал. Канал в таком транзисторе управляется напряжением на затворе и созданным зарядом. Например, в МНОП-транзисторе с *n*-каналом отрицательный заряд, помещенный в область заряда, уменьшает воздействие на канал положительного напряжения на затворе, отпирающего транзистор. Пороговое напряжение повышается настолько, что положительные рабочие напряжения на затворе не могут открыть транзистор. При отсутствии заряда транзистор легко открывается. Это используется для хранения бита информации. При обращении к транзистору на его затвор подается рабочее отпирающее напряжение. Наличие заряда приводит к тому, что напряжение стока не меняется (можно трактовать как наличие единицы); отсутствие заряда приводит к отпиранию транзистора, на сток передается напряжение истока (например, ноль). Состояние можно трактовать как ноль.

В транзисторах область, в которую помещается заряд, называют плавающим затвором (в отличие от электрода транзистора, называемого затвором).

Подобные ЗУ программируются с помощью программаторов. На сток и затвор подаются напряжения, значительно превышающие рабочие. Вследствие туннельного эффекта область заряда заполняется зарядами, которые могут храниться достаточно долго. Например, МНОП-транзисторы могут выдержать до 10^4 – 10^6 перезарядов, информация может храниться до 10 лет. Для транзисторов с плавающим затвором эти показатели еще выше. Транзисторы с плавающим затвором обладают ценным качеством: заряд плавающего затвора саморегулируется, он не может превысить определенной величины, что широко используется при программировании.

Для стирания информации необходимо удалить заряд. В микросхемах EPROM это делают с помощью ультрафиолетового облучения, в микросхемах EEPROM — с помощью внешнего напряжения.

В ЗУ с ультрафиолетовым стиранием в корпусе микросхемы делают специальное окно с кварцевым стеклом, через которое кристалл облучается кварцевой лампой с заданной мощностью облучения. Длительность облучения доходит до 30 мин. Под действием облучения электроны приобретают энергию, достаточную, чтобы покинуть область заряда. При облучении стирается вся память. Ультрафиолетовое облучение снижает срок работы микросхемы, поскольку ультрафиолет влияет на качество материалов.

В ЗУ с электрическим стиранием стирание осуществляется так же, как и запись, с помощью более высоких напряжений. Такое качество дает возможность, во-первых, стирать информацию в каждом разряде отдельно и, во-вторых, осуществлять по-рядное перепрограммирование ЗУ.

На рисунке 2.53 показано ЗУ 573РФ2 (с ультрафиолетовым стиранием). Буквой *A* обозначены адресные шины, буквой *D* — шины данных. По количеству шин видно, что ЗУ имеет объем $2K \times 8$ бит. Для программирования, контроля или чтения предусмотрены входы *OE*, *CS* и U_p . В режиме чтения вход *CS* (выбор кристалла) должен быть в единичном состоянии, в режиме программирования — в нулевом. При программировании на вход U_p подается напряжение $U_p = 25$ В, а на вход *CS* — программирующий импульс положительной полярности длительностью 50 мс.

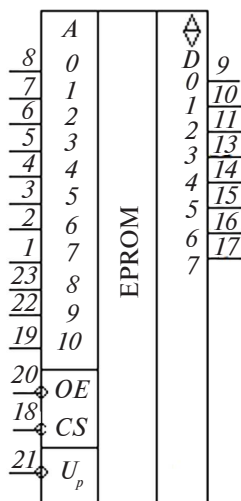


Рис. 2.53. Запоминающее устройство с ультрафиолетовым стиранием

В режиме чтения на вход U_p подается рабочее напряжение $U_p = 5$ В, а на вход CS — нулевое, длительность которого определяется длительностью чтения.

Вход OE разделяет состояния «Запись» и «Контроль при записи». Запись информации производится при $OE = 1$, контроль — при записи $OE = 0$.

В связи со сложностью и длительностью процесса стирания информации микросхемы EPROM находят все меньшее применение. В то же время ЗУ типа EEPROM легко перепрограммируются даже на печатной плате, где они установлены. Однако их размеры и стоимость превышают те же параметры ЗУ типа EPROM.

Флеш-память является кульминацией развития энергонезависимой памяти с электрическим стиранием. Существенное отличие ее от ЗУ типа EEPROM заключается в том, что запись-стирание осуществляются не отдельными словами, а одновременно всей памятью или ее отдельными блоками. Такая структура позволяет существенно упростить схемы ЗУ. Однако построение памяти даже для замены одного слова требует замены всего блока. Для увеличения числа циклов перепрограммирования используют специальные алгоритмы распределения информации по всем блокам. Так исключается ситуация, когда одни ячейки работают постоянно, а другие совсем не работают.

В ЗУ флеш-памяти происходят более сложные процессы, чем в ЗУ типа EEPROM, так как в последних в рабочем режиме происходит только чтение, а во флеш-памяти — стирание старой информации и запись новой. Поэтому традиционное адресное управление памятью заменяется *словами-командами*, записываемыми в специальный внутренний регистр. Слова-команды могут содержать несколько последовательных команд, обеспечивающих выполнение операции.

Развитие флеш-памяти происходит с огромной скоростью в связи с небывалыми перспективами ее применения: от замены традиционных твердых дисков до носимых в кармане «флешек».

Существует большое количество устройств, у которых требования к объемам и быстродействию памяти достаточно скромны. В ЗУ для таких устройств удобно организовать последовательную структуру, позволяющую значительно упростить аппаратную часть памяти. Адреса и данные вводятся по одной линии (провод, контакт) последовательно разряд за разрядом. Время обмена

при этом значительно увеличивается, но в той же мере увеличивается компактность и снижается стоимость. Так построены «карманные» ЗУ, имеющие в настоящее время объемы памяти, измеряющиеся гигабайтами.

Оперативные запоминающие устройства

Постоянно записывающие устройства относительно редко перепрограммируются, чтобы затем многократно пользоваться запрограммированной информацией. Основной режим их работы — чтение. Если в процессе работы с информацией требуются и запись, и хранение, и чтение информации, используются оперативные записывающие устройства (ОЗУ). Они бывают *статическими* и *динамическими*. В статических ОЗУ информация содержится в триггерах, в динамических — на емкостях. Время хранения информации в динамических ОЗУ не превышает несколько микросекунд (мс). Для более длительного хранения информацию необходимо регенерировать.

Оперативные записывающие устройства содержат определенное количество ячеек памяти, выбор которых производится по их адресам. Если адрес можно задать произвольно, ЗУ называют *ОЗУ с произвольной выборкой* (рис. 2.54).

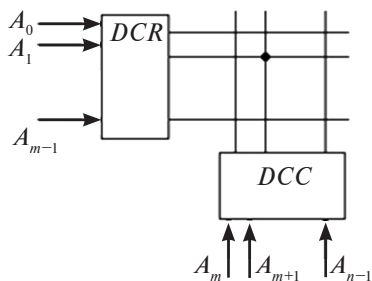


Рис. 2.54. ОЗУ с произвольной выборкой

Ячейки памяти располагают в виде прямоугольной матрицы; n -разрядный адрес ячейки $A_{n-1}...A_0$ дешифрируют с помощью двух дешифраторов — дешифратора строк (DCR) и дешифратора столбцов (DCC). На дешифратор DCR поступает m младших разрядов адреса, на дешифратор DCC — $n-m$ старших разрядов. Ячейку выбирают на пересечении линий дешифрированных адресов.

Ячейка содержит от одного до нескольких бит информации, выходы ячейки выполняются или с тремя состояниями, или с

открытым коллектором. Это делают для возможности подключения нескольких микросхем к общей шине.

Многие ЗУ имеют двунаправленную шину данных, т. е. по одной шине можно как передавать информацию на другие устройства, так и принимать ее. На рисунке 2.55 приведено условно-графическое обозначение микросхемы 537РУ13, по которой можно представить работу других схем.

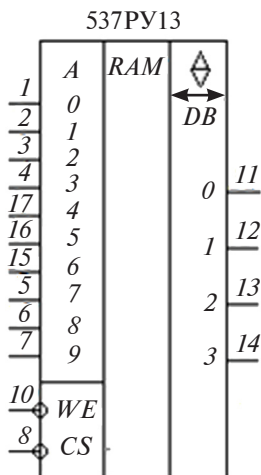


Рис. 2.55. Пример ОЗУ

Микросхема имеет двунаправленную четырехразрядную шину данных *DB*, о чем свидетельствует двунаправленная стрелка в обозначении выходов и обозначение. Поскольку по этой шине информация как выдается, так и поступает, в микросхеме отсутствует входная шина данных. Направлением передачи данных управляет сигнал *WE*. Если *WE* = 0, шины *DB* принимают входную информацию; при *WE* = 1 информация из ЗУ передается к внешнему устройству. Выбор кристалла производится входом *CS*. Поэтому при *CS* = 0, *WE* = 0 осуществляется запись; при *CS* = 0, *WE* = 1 — чтение; при *CS* = 1 — *Z* — состояние выхода. Микросхема имеет 10 адресных входов, т. е. ее емкость составляет 1К четырехразрядных слов.

Динамические запоминающие устройства с произвольной выборкой (ЗУПВ, рис. 2.56) обычно имеют один входной информационный разряд (*DI*), один выходной информационный разряд

(*DO*) и большое количество адресных разрядов (*A*). Если необходимо запомнить многоразрядное слово, в параллельном коде устанавливают параллельно число микросхем, равное числу разрядов.

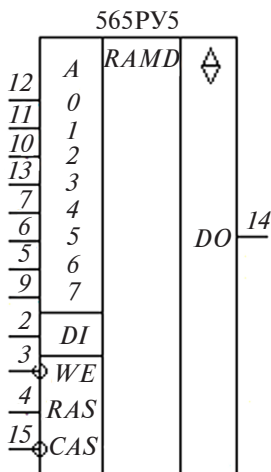


Рис. 2.56. Динамическое ОЗУ

Интегральная микросхема имеет еще три вывода: *WE* – разрешение записи, запись производится при *WE* = 0; *RAS* – сигнал записи во внутренний регистр адреса строк (так же, как и в статических ЗУ, адрес представляют в виде прямоугольной матрицы), запись производится по нулевому уровню; *CAS* – сигнал записи во внутренний регистр адреса столбцов. Адрес задается в два этапа: сначала вводят адрес строк, затем адрес столбцов. Если микросхема имеет семиразрядный адрес, то семь разрядов используют дважды, т. е. объем памяти равен $2^{14} = 16\text{К}$ бит. Такая структура введена для того, чтобы уменьшить размер микросхемы, так как вдвое сокращается количество выводов адреса.

Поскольку память связана с зарядом конденсатора, для стабильности имеется внутренний источник питания. Микросхемы часто подключают к двум, а иногда и к трем источникам питания.

Регенерация заряда на конденсаторе автоматически производится в промежуток времени между двумя записями. Для этого выход *DO* подключают к входу *DI*. Так как во время записи выход находится в третьем состоянии, он не влияет на процесс записи. Во время регенерации на входе устанавливается состояние

выхода. Регенерация производится построчно. Время хранения информации в ячейке не превышает 1–2 мс, за это время должна пройти регенерация во всех ячейках данной строки, а затем происходит последовательный переход на следующую строку.

2.7. Программируемые логические матрицы и интегральные схемы

Ранее ПЗУ рассматривались как средство хранения информации. Так как любой автомат строится на основе логических элементов, эти элементы можно собрать в пределах одной микросхемы, создав необходимые логические связи между ними. Эта идея лежит в основе программируемых логических матриц (ПЛМ). Для создания автоматов на основе ПЛМ удобно представлять информацию в табличной форме.

Микросхема ПЛМ строится на основе двух программируемых матриц – матрицы элементов И и матрицы элементов ИЛИ, связанных между собой (рис. 2.57). На входе матрицы И установлены буферные элементы, создающие прямой и инвертирующий сигналы (если входов n , выходов буферных элементов $2n$). Все $2n$ сигналов через пережигаемые перемычки подаются на m одинаковых схем И с $2n$ входами каждая. Матрица И имеет m выходов (с каждой схемы И). В исходном состоянии на всех m выходах сигналы равны нулю, так как на входах схем И имеются сигналы x и \bar{x} . Пережигая определенные перемычки, на каждом из m выходов получают необходимую функцию (терму), которая будет подана на матрицу ИЛИ.

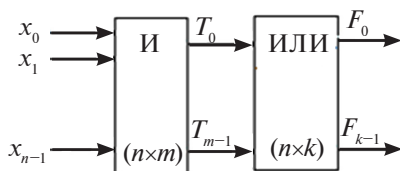


Рис. 2.57. Структура ПЛМ

Матрица ИЛИ имеет k элементов ИЛИ, а каждый из них – m входов, сигналы на которые подаются через пережигаемые перемычки с m выходов элементов И. Таким образом, на выход ПЛМ поступает k выходов элементов И, представляющих собой запрограммированные логические функции. Для того чтобы

иметь возможность получать инверсии выходных сигналов, каждый из k выходов подается на схему «исключающее ИЛИ», один из входов которой через пережигаемую перемычку подан на корпус. ПЛМ характеризуются тремя числами: числом входов n , возможным числом внутренних состояний m и числом выходов k .

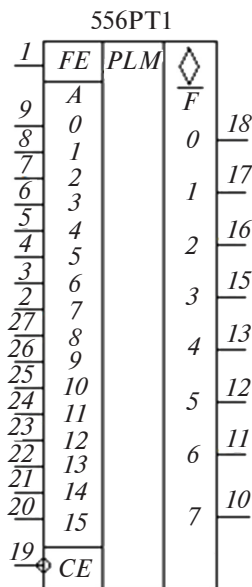


Рис. 2.58. Микросхема ПЛМ

На рисунке 2.58 изображена ПЛМ 556PT1, имеющая $n = 16$, $m = 48$, $k = 8$. Вход FE используется для программирования ПЛМ. Вход CE , кроме функции выключения (при $CE = 1$ на всех выходах устанавливается единица), используется при программировании. Микросхемы ПЛМ могут соединяться друг с другом для увеличения количества входов или выходов.

Недостатком ПЛМ является невозможность реализации любой функции 16 переменных.

В ПЛМ на основе элементов И и ИЛИ можно создать триггеры, а затем и асинхронные автоматы. Имеются ПЛМ, в которых триггеры создаются на этапе изготовления.

Развитие систем логических матриц приводит к замене пережигаемых перемычек связями на основе электронных элементов, например транзисторов с плавающим затвором. Работы привели

к созданию микросхем с программируемой логикой. Большое количество фирм занимается подобными проектами.

Программируемые логические интегральные схемы (ПЛИС) можно перепрограммировать, не снимая микросхемы с печатной платы, на которой она установлена. Сложность задач, решаемых подобными микросхемами, такова, что на одном кристалле создаются мощные системы, способные управлять сложной техникой. Недаром такие системы называют «системой на кристалле». Примером систем, разработанных в Беларуси, является оптико-механическое оборудование, поставляемое ГНПО «Планар». Применение ПЛИС в настоящее время определяется двумя направлениями: 1) с помощью ПЛИС можно проверить техническое решение той или иной задачи, даже если не предполагается применение ПЛИС; 2) создается оборудование небольшой серийности с принятием решений непосредственно на отлаживаемом образце.

Микросхемы ПЛИС содержат стандартные функциональные блоки электроники, которые, как и в ПЛМ, связаны между собой ключами (или другими элементами, например перемычками). Количество ключей определяет сложность ПЛИС: чем больше ключей, тем большее количество взаимосвязей между элементами можно организовать. В имеющихся ПЛИС количество ключей достигает нескольких миллионов. Программируются ПЛИС с помощью компьютера. Они бывают однократно программируемые и репрограммируемые. Стирание может быть ультрафиолетовым (типа EPROM) и электрическим (типа EEPROM). Запись информации обычно проводится напряжениями, большими рабочих. Имеются микросхемы, в которых запись осуществляется рабочими напряжениями с большой длительностью. Число циклов репрограммирования очень велико: 10^5 – 10^6 .

Благодаря регулярной структуре ПЛИС выпускают с уровнем интеграции, близким к максимальному. После программирования уровень интеграции понижается, однако остается высоким. В связи с этим становится важной задача отвода выделяемого тепла, т. е. понижения потребляемой мощности. Понижение питающего напряжения, кроме снижения потребляемой мощности, повышает быстродействие ИМС. Современные ПЛИС вместо стандартного в электронике напряжения 5 В могут питаться напряжениями 3,3, 2,5, 1,7, 1,5, 1,2 В и даже менее. В связи с тем

что ПЛИС стыкуются с элементами, работающими с разными напряжениями питания, внутри кристалла с помощью встроенных микросхем создаются разные напряжения и разные элементы ПЛИС питаются различными напряжениями.

Высокая эффективность ПЛИС стимулирует не только их широкое применение, но и постоянный рост уровня производства, а также увеличение научных исследований по их архитектуре, схемотехнике, алгоритмам работы и другим направлениям.

.....

2.8. Микроконтроллеры

Ранее рассматривалась возможность создания устройств на основе логических элементов. Даже управляющие системы, построенные на одном кристалле (ПЛИС и др.), используют традиционный подход к решению задачи с помощью известных логических элементов. Применение микроконтроллеров позволяет решать те же задачи управления методами вычислительной техники.

Микроконтроллеры — это микропроцессоры, предназначенные для управления. Слово «микро» осталось в названии по традиции с тех пор, когда существовали просто контроллеры и появились микроконтроллеры. Поскольку они предназначены для управления, то и от универсальных ЭВМ в них остается то, что необходимо для управления. Современные микроконтроллеры размещаются на одном кристалле.

Микроконтроллеры реализуют сравнительно несложные алгоритмы. Поэтому они нуждаются в сравнительно малом объеме памяти как для хранения программ, так и для хранения промежуточных данных. Набор внешних устройств значительно уже, чем в универсальных микропроцессорах, притом они проще.

Первые 8-разрядные микроконтроллеры были выпущены в 1976 г. фирмой *Intel*. В настоящее время выпускают 8-, 16-, 32- и 64-разрядные микроконтроллеры с объемом памяти программ до десятков килобайт и набором таких средств, как параллельные и последовательные порты ввода-вывода, таймеры, аналогово-цифровые и цифроаналоговые преобразователи, различные модуляторы для управления приводами и другими устройствами. В настоящее время микроконтроллеры все чаще применяют в составе программируемой логики «система на кристалле».

На рынке микроконтроллеров с большим отрывом от остальных лидируют 8-разрядные микроконтроллеры (около половины используемых). Основными производителями микроконтроллеров являются фирмы *Intel* (семейство 8051), *Atmel* (семейство *AVR*) и *Mikrochip* (семейство *PIC*). В связи с широким использованием микроконтроллеров разработчики внедряют в их схемы переносимые решения, возникающие в микропроцессорной технике. Поэтому функциональные возможности микроконтроллеров постоянно улучшаются.

Обмен информацией производится через *порты*, которые могут быть как одно-, так и многоразрядными. Каждый разряд передается по своей линии. Каждая из линий порта программируется по направлению передачи как входная или выходная с помощью управляющего слова, загружаемого в специальный регистр направления передачи.

Во многих микроконтроллерах имеется последовательный интерфейс, который используется для программирования микроконтроллера в последовательном режиме, для обмена данными между контроллером и периферийным устройством или между двумя контроллерами. В этих операциях принимает участие блок преобразования параллельной информации в последовательную и наоборот.

Многие микроконтроллеры имеют порт аналоговой информации, позволяющий производить сравнение и измерение аналоговых величин, определять их длительность и др.

Почти все команды микроконтроллеров выполняются за один такт машинного времени, что способствует повышению производительности микроконтроллера. Для этого аппаратная часть выполнена так, что пока осуществляется основная часть команды, производится выборка и декодирование следующей. Сравнение микроконтроллеров с микропроцессорами показывает, что их команды имеют большое сходство. Микроконтроллеры обладают большими удобствами в осуществлении логических операций, но меньшими в вычислительных операциях.

Микроконтроллеры имеют развитую систему прерываний, что обеспечивает достаточно гибкое управление оборудованием.

Программирование микроконтроллеров можно производить двумя путями: параллельно и последовательно. При программировании в энергонезависимую память микроконтроллера в *ма-*

шинных кодах записывается программа. Параллельное программирование требует специальных программаторов и использования, как правило, высокого напряжения. При программировании по последовательному каналу не требуется высокое напряжение, программирование можно осуществлять непосредственно в системе. Такое программирование можно использовать для модернизации программ непосредственно пользователями.

.....

2.9. Сравнение Вариантов создания систем с помощью различных элементов

Одно и то же устройство может быть реализовано на различных технических средствах: от логических схем до микроконтроллеров или систем на одном или нескольких кристаллах. Варианты разработок различаются техническими и эксплуатационными характеристиками: размерами, быстродействием, надежностью, возможностями использования и т. д. Для относительно простых проектов используют логические микросхемы. Созданное на их основе устройство может быть запущено в серию и будет функционировать до тех пор, пока это необходимо. В его состав могут входить однократно программируемая логика или даже простые микроконтроллеры с однократно записанной программой. Если возникает необходимость изменения порядка функционирования устройства, приходится разработать новый проект, в котором выполнятся новые условия. Такие устройства имеют приемлемую цену, соответствующую проекту.

На стадии разработки эффективны микросхемы, содержание которых может быть перепрограммировано. Перепрограммирование (репрограммирование) помогает легко и быстро внести в проект изменения, позволяющие его улучшить или исправить ошибки. Микроконтроллеры и программируемые интегральные микросхемы позволяют достаточно эффективно выполнить это мероприятие. Останется ли вариант с репрограммированной микросхемой конечным изделием, зависит от объема его производства. Если изделие имеет высокий спрос, то в соответствии с репрограммированной микросхемой его можно выполнить в виде заказной микросхемы. В таком случае исключаются расположенные на микросхеме средства программирования, упрощаются связи, а значит, уменьшается площадь кристалла, увеличивается

его быстроедействие и т. д. Однако изготовление заказной микросхемы требует достаточно высоких затрат, что должно быть компенсировано объемом производства.

В процессе эксплуатации изделия могут возникнуть проблемы, связанные с необходимостью изменить работу системы вследствие полученного опыта или других причин. Кроме того, при длительной эксплуатации может уменьшиться серийность и изготовление заказных микросхем, стоимость которых зависит от величины серии, станет нерентабельным. В этом случае появляется возможность снова перейти на программируемую логику, которая может оказаться дешевле. Таким образом, выбор средств реализации проекта зависит от ситуации.

Вопрос о применении программируемых структур или микроконтроллеров также решается по-разному. Микроконтроллер является стандартным изделием. Поэтому стоимость его относительно невелика. Все изменения управляемой системы сводятся к изменению программного обеспечения. При необходимости изменения управляющей системы ПЛИС также перепрограммируется. Перепрограммирование как ПЛИС, так и микроконтроллера может осуществляться без извлечения микросхем с печатной платы. Поэтому в большинстве случаев вопрос решается компетентностью разработчиков: одни хорошо владеют программированием ПЛИС, другие — микроконтроллеров. ПЛИС программируются на языке, близком к языку схемотехники. Поэтому он понятнее специалисту по электронике. Микроконтроллеры требуют владения языками (языком) программирования. Могут ускользнуть некоторые тонкости схемы (например, задержки срабатывания элементов, влияние связей, сопротивления соединений и т. д.). Микроконтроллеры обладают определенной универсальностью, например есть возможность работать с аналоговыми и цифровыми элементами. На ПЛИС необходимо программировать соответствующие структуры. Ко многим микроконтроллерам созданы прикладные программы работы с определенными устройствами, например микроконтроллер в качестве вольтметра, частотомера, измерителя мощности, тока и т. д. Это значительно упрощает работу с ними.

Вопросы для самопроверки

1. Чем различаются логические элементы серий ТТЛ и КМДП?
2. Какие возможности возникают в микросхемах с выходом типа «открытый коллектор» или выходом с тремя состояниями?
3. Как организуется «монтажное ИЛИ (И)»?
4. Можно ли стыковать элементы с разными выходными напряжениями?
5. Может ли электрическая схема на логических элементах быть источником помех?
6. Какие схемотехнические и конструктивные возможности имеются для борьбы с импульсными помехами?
7. Если в регистре записано двоичное число, что с ним (числом) произойдет при единичном сдвиге вправо (влево)?
8. Чем отличаются двоичные счетчики от двоично-десятичных?
9. Какое число может быть записано в двоичный счетчик, содержащий n разрядов?
10. Почему синхрои импульсы должны иметь высокую крутизну фронтов и срезов?
11. Что будет, если фронты и срезы синхрои импульсов имеют большие длительности?
12. Какие преимущества дают счетчики обратного счета?
13. Как связаны между собой модуль M и коэффициент пересчета?
14. В каких случаях и почему удобно применять контроль четности?
15. Играет ли роль для микросхем сравнения, какие числа сравнивают: двоичные или двоично-десятичные?

.....
ЛИТЕРАТУРА
.....

- Волович, Г.И.** Схемотехника аналоговых и аналогово-цифровых электронных устройств / Г.И. Волович. М., 2005.
- Галкин, В.И.** Промышленная электроника и микроэлектроника : пособие / В.И. Галкин, Е.В. Пелевин. М., 2006.
- Пухальский, Г.И.** Проектирование дискретных устройств на интегральных микросхемах / Г.И. Пухальский, Т.Я. Новосельцева. М., 1990.
- Титце, У.** Полупроводниковая схемотехника : в 2 т. / У. Титце, К. Шенк. М., 2008.
- Угрюмов, Е.П.** Цифровая схемотехника / Е.П. Угрюмов. 2-е изд. СПб., 2007.
- Хоровиц, П.** Искусство схемотехники : пер. с англ. / П. Хоровиц, У. Хилл. 2-е изд. М., 2014.
- Цифровые** интегральные микросхемы : справ. / М.И. Богданович [и др.]. Минск, 1996.

.....
ОГЛАВЛЕНИЕ
.....

Предисловие	3
Раздел 1. Аналоговая схемотехника.....	4
1.1. Операционные усилители.....	4
1.2. Основные схемы включения операционного усилителя.....	7
1.3. Параметры операционного усилителя.....	13
1.4. Типы операционных усилителей	15
1.5. Однополярное питание операционного усилителя.....	16
1.6. Устройства на операционных усилителях.....	18
Раздел 2. Схемотехника числовых (цифровых) устройств.....	27
2.1. Элементная база схемотехники.....	28
2.2. Передача сигналов и помехи.....	36
2.3. Использование простейшей индикации.....	42
2.4. Микросхемы	45
2.5. Комбинационные схемы.....	76
2.6. Запоминающие устройства.....	90
2.7. Программируемые логические матрицы и интегральные схемы	101
2.8. Микроконтроллеры	104
2.9. Сравнение вариантов создания систем с помощью различных элементов	106
Литература	109

Учебное издание

Бабёр Александр Иосифович

ОСНОВЫ СХЕМОТЕХНИКИ

Пособие

Редактор *Л.В. Рутковская*
Технический редактор *И.В. Счеснюк*
Корректор *Е.Л. Мельникова*
Дизайн обложки *С.Л. Прокопцовой*

Подписано в печать 05.03.2018. Формат 60×84/16.
Бумага офсетная. Ризография.
Усл. печ. л. 6,53. Уч.-изд. л. 5,47. Тираж 200 экз. Заказ 40.

Издатель и полиграфическое исполнение:
Республиканский институт профессионального образования.
Свидетельство о государственной регистрации издателя, изготовителя,
распространителя печатных изданий № 1/245 от 27.03.2014.
Ул. К. Либкнехта, 32, 220004, Минск. Тел.: 226 41 00, 200 43 88.

Отпечатано в Республиканском институте
профессионального образования. Тел. 200 69 45.



220004, г. Минск,
ул. К. Либкнехта, 32
Тел./факс (017) 226 41 00
www.ripo.unibel.by

ЦЕНТР УЧЕБНОЙ КНИГИ И СРЕДСТВ ОБУЧЕНИЯ
Республиканского института профессионального образования

ОКАЗЫВАЕТ УСЛУГИ

- ✓ Реализация учебной литературы за наличный и безналичный расчет.
- ✓ Организация экспертизы учебных изданий для присвоения грифа Министерства образования Республики Беларусь, Республиканского института профессионального образования.
- ✓ Редакционно-издательская подготовка: редактирование научной и учебной литературы, верстка и дизайн.
- ✓ Полиграфические услуги: книги, бланки, грамоты, дипломы, календари, буклеты, визитки и др.
- ✓ Организация и проведение тематических выставок, выставок-продаж, обучающих семинаров для авторов учебной литературы.

ПРИГЛАШАЕМ К СОТРУДНИЧЕСТВУ
АВТОРОВ УЧЕБНОЙ ЛИТЕРАТУРЫ
ДЛЯ УЧАЩИХСЯ
УЧРЕЖДЕНИЙ ПТО И ССО

Тел. (8017) 200 62 23, 226 43 90