# 加法器实现原理简述

时间不够了来不及编码，现在简述思路如下：

使用8个qubit来描述数据，奇数次的用来描述b，偶数次用来描述a，描述使用补码形式，置1使用X门，奇数用于线路输出答案。

使用3个qubit来作为辅助，其中一个的使用如下线路表示：

|  |
| --- |
|  |

如图演示q[0]和q[1]做加法时的位逻辑和进位，因为q[1]是输出，所以在1 2 步里CNOT两次获得位输出后，可以使用q[0]，这一位具有位不变性，所以仍保持初始q[0]的值，把它交换到辅助位，搭建4 5 两步的量子线路，如果有进位，那么第四步之后q[4]会置为1，这时可以翻转q[2]，使得进位计入下一位的加法中。

这样做总共需要11个qubits，双比特门共17个

搭好的线路如下：

|  |
| --- |
|  |

这时，计算了0011+0010，预期结果为0101，实际输出在云平台中如下：

突然灵机一动，又可以使用8bit就行了：

|  |
| --- |
|  |

新线路为：

|  |
| --- |
|  |

输出

|  |
| --- |
|  |