

# モデル検証製品紹介

**MathWorks Japan**

**アプリケーションエンジニアリング部（制御）**

# 量産 / 組み込み実装向け製品

## モデル検証

Simulink®  
Requirements™

Simulink®  
Design Verifier™

Simulink®  
Coverage™

Simulink®  
Test™

Simulink®  
Check™

修正ループ高速化  
ソフト信頼性向上

## コード生成

実装単体  
設計・検証

Embedded  
Coder™

Fixed-Point  
Designer™

ソフト単体  
検証

## コード検証

実機検証

Polyspace®  
Bug Finder™

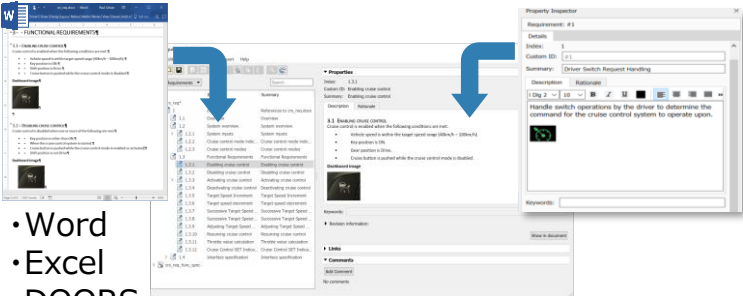
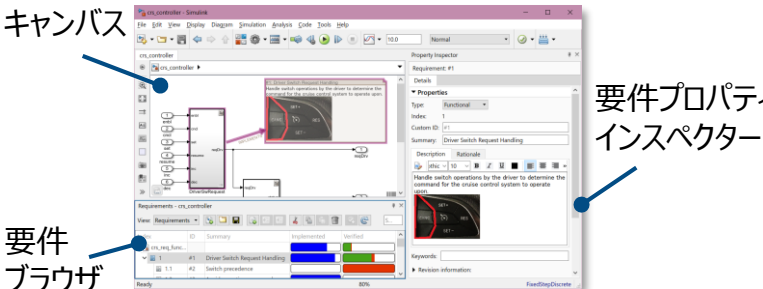
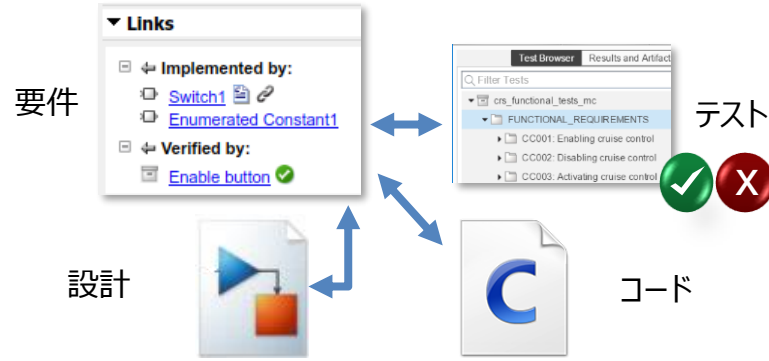
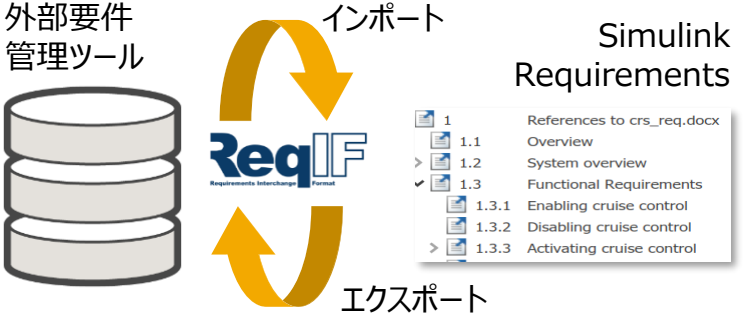

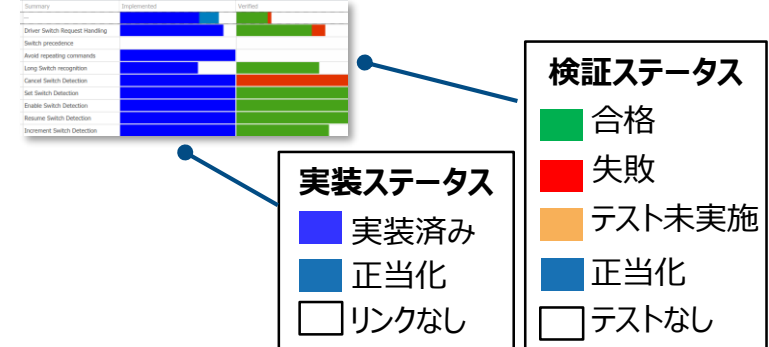
ソフト統合  
検証

Polyspace®  
Code Prover™

仕様通り誤り無く動作する**モデル**を開発する

仕様通り誤り無く動作する**ソフト**を開発する

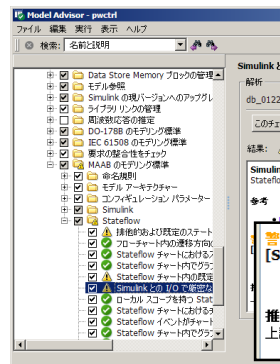
# Simulink Requirements™で要件との協調開発を実現します

| 要件エディタ  | 要件パースペクティブ   | 要件トレーサビリティ   |
|---|--|--|
| <p>Simulink上で要件の管理と分析ができます</p>  | <p>要件とモデルを同時に表示しながら開発できます</p>  | <p>要件と設計、コード、テスト間で双方向にトレーサビリティを確保できます</p>  |
| <p>外部要件のインポート</p> <p>新規要件の作成</p>  <p>• Word<br/>• Excel<br/>• DOORS</p>     | <p>モデルキャンバス</p> <p>要件プロパティインスペクター</p> <p>要件ブラウザ</p>                              | <p>要件</p> <p>設計</p> <p>コード</p> <p>テスト</p>   |
| 要件ラウンドトリップ  | 外部要件更新時の影響解析   | 実装・検証状態の可視化  |
| <p>ReqIF要件定義フォーマットによる要件ラウンドトリップワークフローが実現できます</p>  | <p>外部要件の更新により、影響を受けられそうなモデルやテストを特定できます</p>   | <p>要件ごとの実装・検証ステータスの一括表示により、作業漏れを特定できます</p>   |
| <p>外部要件管理ツール</p> <p>インポート</p> <p>Simulink Requirements</p> <p>エクスポート</p>  | <p>Issue: Destination Changed.</p> <p>検知された外部要件の更新</p> <p>関連モデルやテストのハイライト</p>  | <p>検証ステータス</p> <p>実装ステータス</p>  <p>合格<br/>失敗<br/>テスト未実施<br/>正当化<br/>正当化<br/>リンクなし<br/>テストなし</p> |

# Simulink Check™で定量的なモデル評価とデバッグを効率化できます

## モデルアドバイザー

ガイドラインに準拠したモデル記述になっていることを確認できます



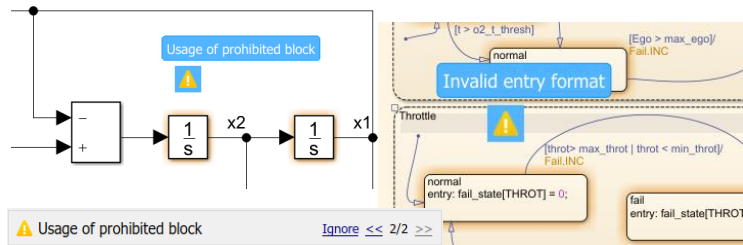
- GUIのモデルチェック
- 自動修正
- レポート生成
- カスタムチェックの追加

**警告**  
[Simulink I/O で厳密な型指定] は、以下のチャートでオプションに設定されています。

**推奨アクション**  
上記の Stateflow チャートで 'Simulink I/O で厳密な型指定' を選択してください。

## モデル編集時チェック

モデル編集時に潜在的な問題を早期発見できます

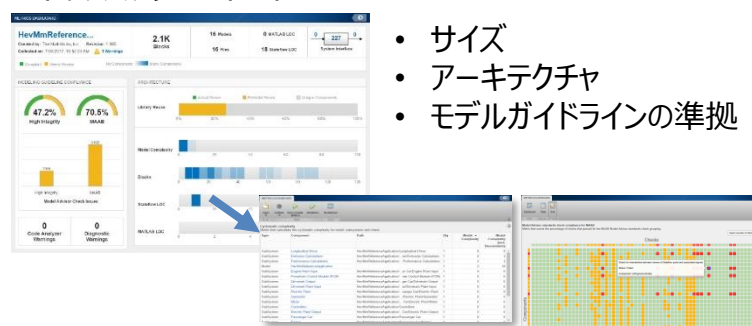


Do not use blocks prohibited by MAAB or your own guidelines. 随時、違反を知らせます

## モデルメトリクス

モデルのサイズ、複雑さ、可読性を定量化してモデルの品質を測定できます

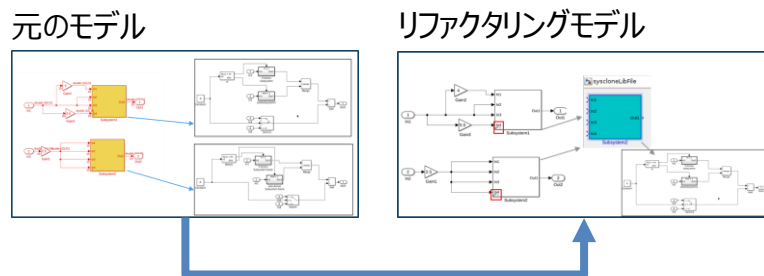
メトリクスダッシュボード



- サイズ
- アーキテクチャ
- モデルガイドラインの準拠

## クローン検出

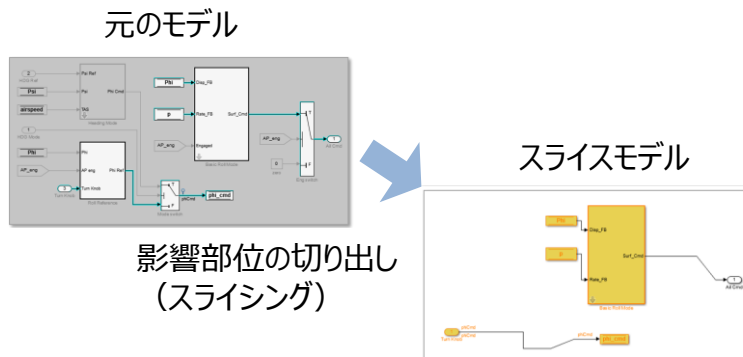
設計が重複したモデルをライブラリブロックに置換して再利用性を向上できます



クローン検出 & リファクタリング

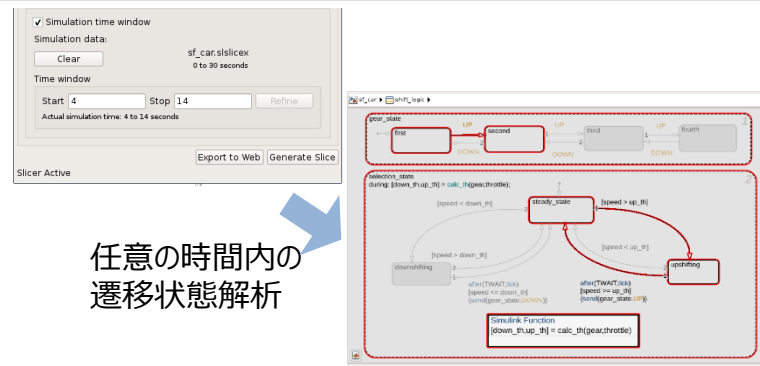
## モデルスライサー

モデル内の信号依存性解析やその結果に基づくスライスモデルの作成が可能です



## Stateflowの動的解析

特定のシミュレーション時間枠内でアクティブとなる状態や遷移を特定できます

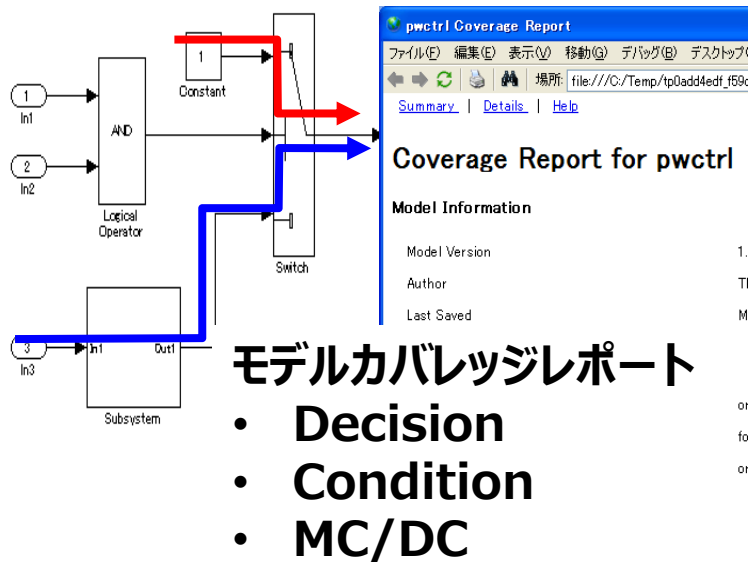


任意の時間内の遷移状態解析

# Simulink Coverage™でテストの網羅度を確認できます

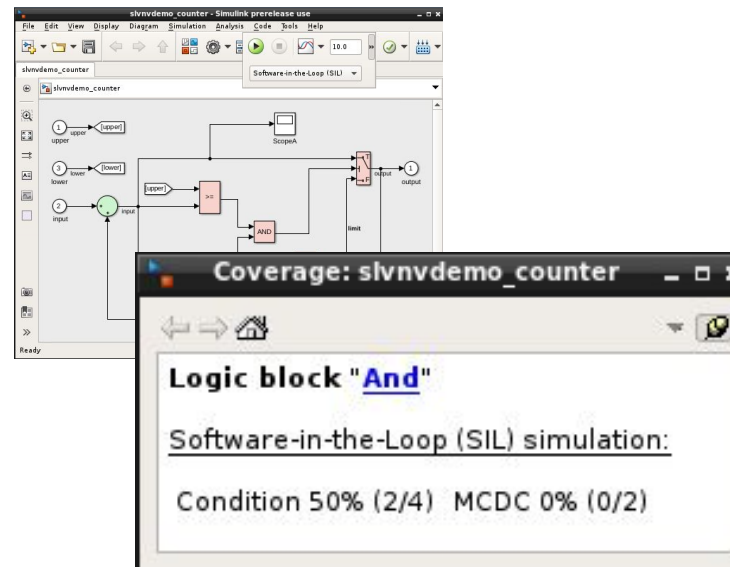
## モデルカバレッジ測定

入力データに対するモデルと S-Function/MATLAB Functionのカバレッジを測定



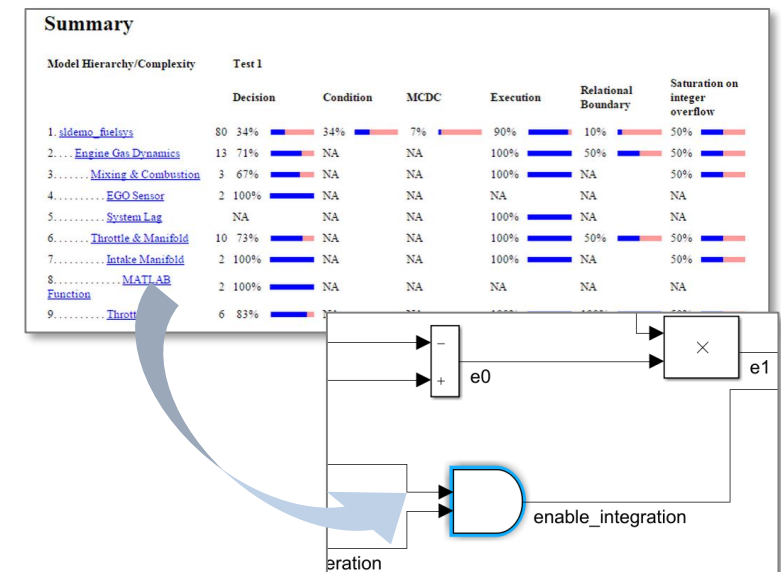
## コードカバレッジ測定

SIL/PILモード用のコードカバレッジを測定



## カバレッジレポート

解析、レビュー、ドキュメント用のレポートを自動生成

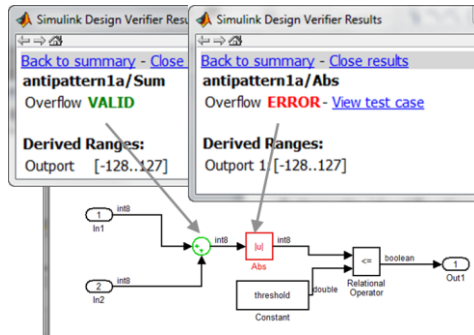




# Simulink Design Verifier™でモデルの機能検証の効率化を支援します

## 設計エラー検出

ゼロ割・オーバーフローなどの設計エラーが含まれていないかをチェック



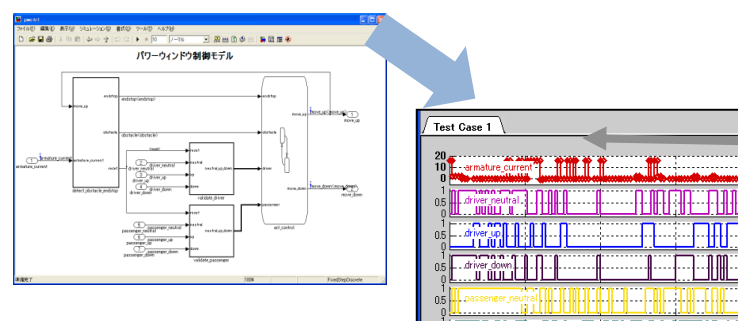
設計エラーを検出

- デッドロジック
- ゼロ割
- オーバーフロー

## テストケース自動生成

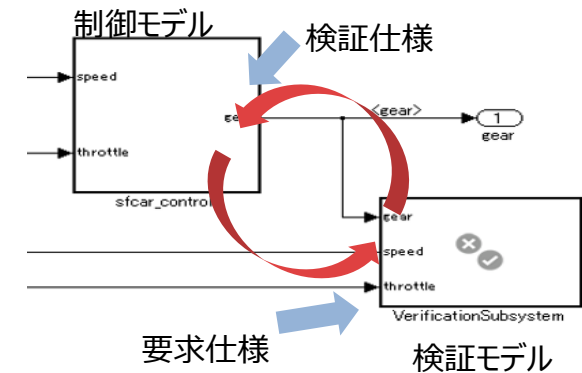
ロジックを網羅するテストケースを自動生成

制御モデル



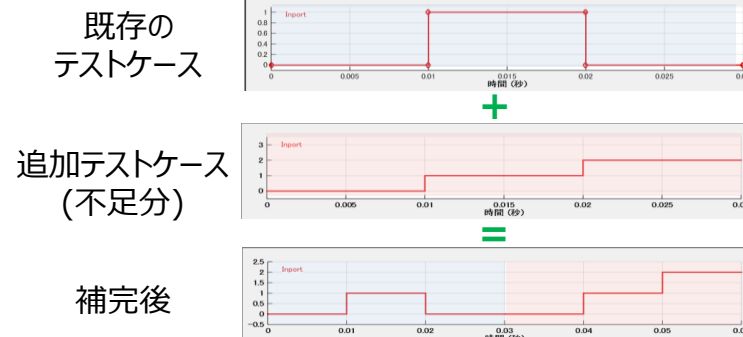
## プロパティ証明(形式検証)

取りうる入力範囲において、検証命題に矛盾がないことを証明



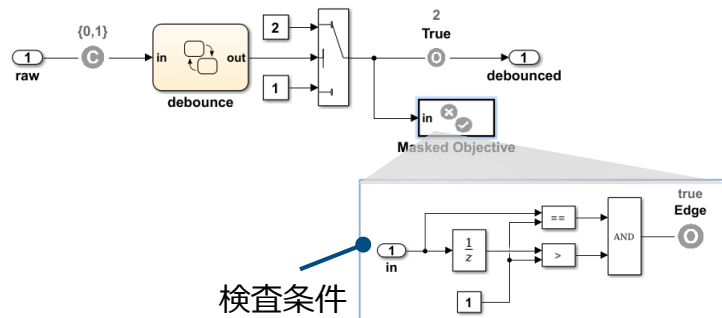
## 補完テスト生成

未達カバレッジに対して必要なテストケースを追加生成できます(Excel+)



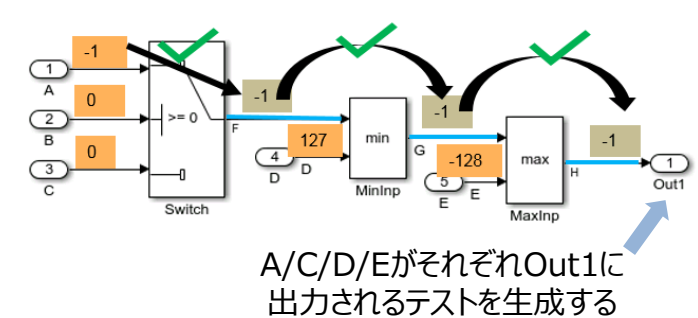
## 要件ベースのテスト生成

要件から作成した検査条件を満たすテストケースを生成できます(Excel)

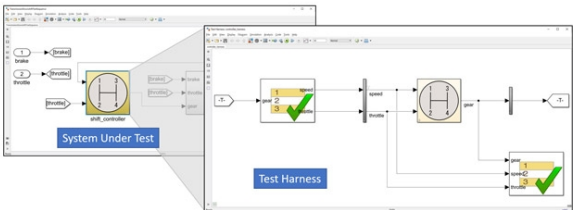
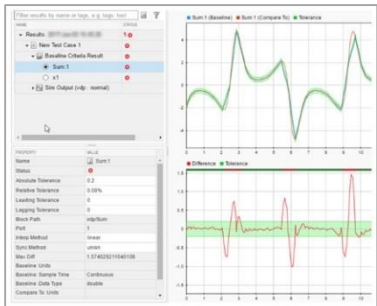
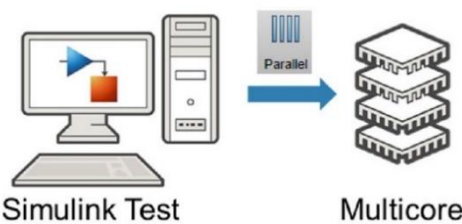
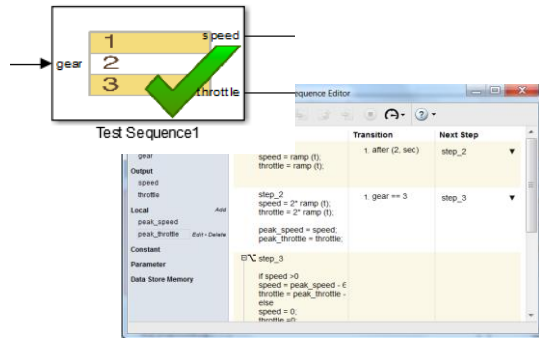
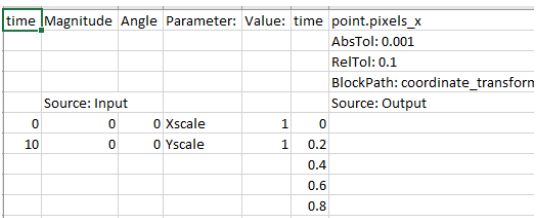
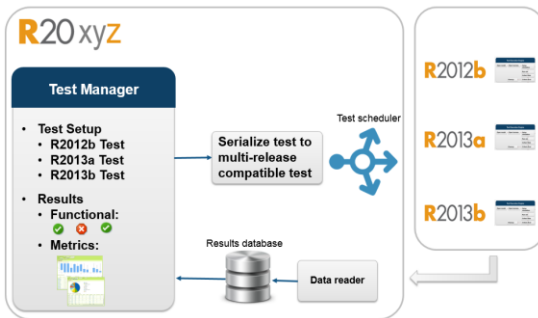
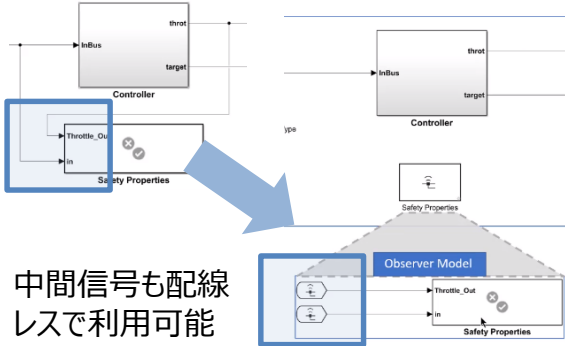
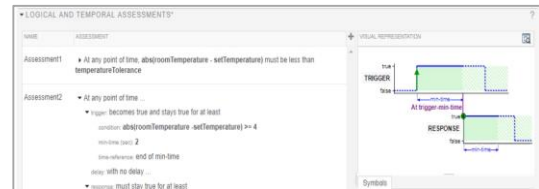


## Enhanced MC/DC

出力に影響する全入力を特定し、各入力が演算の下流に直接作用するテストケースを生成できます



# Simulink Test™ でテスト作業やテスト管理の改善・省力化を図れます

| テストハーネス   | テストマネージャ   | 並列・分散テスト  | テストシーケンス   |
|---|--|---|--|
| <p>モデルやサブシステムにテスト専用モデルを作成・関連付けて管理できます</p> <p>親モデルとは独立してテストハーネスに入出力やプラントを追加できます</p>  | <p>MIL/SIL/PILでテストを自動実行、合否レポートを作成できます</p> <p>信号値・時間ずれの評価が可能です</p>  | <p>複数のテストを並列・分散処理で高速化できます</p>  <p>Parallel Computing Toolbox / MATLAB Parallel Serverが必要です</p> | <p>入力パターンや評価式を状態遷移表で簡潔に表現できます</p>   |
| Excelテストデータ読み込み   | マルチリリーステスト   | オブザーバ   | 要求に基づくテスト評価  |
| <p>Excelテンプレートに沿って入出力データを記述、簡単に取り込みます</p>   | <p>同一モデルを複数バージョンで比較・評価できます</p>                                   | <p>面倒な配線無しで信号データを表示・評価できます</p>  <p>中間信号も配線レスで利用可能</p>  | <p>要求を自然言語風テンプレートに沿って記述、その成否を評価します</p> <ul style="list-style-type: none"> <li>信号値の上下限・範囲内チェック</li> <li>～秒経過したら～する</li> <li>特定条件が～回発生後～になる、等</li> </ul>  |