

Studiengang	Elektrotechnik
Preisträger	Noah Kälin und Michael Schmid
Diplomarbeit	Time to Digital Converter
Laudatio	<p>Die Herren Kälin und Schmid werden für ihre hervorragende Arbeit im Bereich der FPGA – basierten Time to Digital Converter ausgezeichnet. Ausgehend vom bereits bekannten Verfahren mit Tapped-Delay-Lines (TDL) suchten die Absolventen zuerst in einer umfassenden Literaturstudie nach alternativen Methoden. Ihre Wahl fiel auf zwei Verfahren, die sich beide vom Vernier Prinzip ableiten und mit einer Zählermatrix arbeiten. Das erste Verfahren verwendet zur Erzeugung der sub-clock Intervalle PLLs. Das zweite Verfahren basiert auf einem hybriden Ansatz mit PLLs und Delay Elementen, wie sie auch bei Tapped-Delay-Lines zum Einsatz kommen.</p> <p>Wenn die zu messenden Zeiten im Bereich von Pikosekunden liegen, dann stösst man sowohl bei der Implementierung, als auch bei der Messung und Überprüfung der Resultate an physikalische Grenzen. Die Absolventen haben sich intensiv in das wissenschaftlich anspruchsvolle Gebiet eingearbeitet, selbstständig Kontakt zu anderen Forschungsteams aufgebaut und anschliessend mit grossem Einsatz die ganze Kette von der theoretischen Betrachtung über die Simulation bis hin zum funktions tüchtigen Demonstrator realisiert. Die Resultate bestätigen die Voraussagen der Theorie. Pulslängen im Bereich von weniger als 20 Pikosekunden können aufgelöst werden.</p>

Preisträgerin **Sonova AG, Stäfa**

Herzliche Gratulation und die besten Wünsche für Ihre berufliche Laufbahn.



Prof. Reto Bonderer
Studiengangleiter Elektrotechnik
Rapperswil, im September 2020