## Época de Recurso 2017/2018

1. @ Isso pode ser garantido pelo sistema operativo ao associali val. d-bits" a cada PTE, desse modo, o processo só pode aceder a uma dada página se o valid-bit de PTE estiver ativo.

Pode também haver em "Page-table length register," com o tamaha de tabela de eade processo, acessos a enderesas maiores que a tabela são negados

D Através de "Shared-Pages", vários processos mapeam as págines partilhados para a mesma page frame física.

Isto pode ser necessário na implementação de IPCs

2 Não necessariamente, nos algoritmos não-preentivos, o processo ativo tem de acabar a sua terefa atual antes de comutar, mesmo que haje uma interrupção do relágio, ele não vai ser trocado se ainde não tam acabado a sua taxefa

3 OTLA serve como um cache que guarda um número relativamente pequeno de PTEs, tornando a pesquisa de páginas bastante mais repida.

4 Interrupts ou Systemals

1 Pedido de um programa para uma ação
ser executada em Kernel-mode

Simal para o CPU (IIO, forkl), file write, etc)
que interrompe o cádigo atual
e transfere o fluxo de execução
que ou tro jedaço de cádigo

```
S= Swap-out
                                                 p = Page Fault
                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                    99F
                                                  = Modify bit
                                                                                                                                                                                                                                                                                                                                                                                                                                                                                          PS
                                                                                                                                                                                                                                                                                                                                                       R5
                                                                                                                                W6
                                                                                                                                                                         R3 R5
                                          FIFO
5
                                               FO
                                                                                                                                                                                                                                                                                                                                                                                                                                                                                           2
                                                F1
                                                F1
                                                F3
                                                                                                                                                                                                                                                                                                                                                                                                                                                                         10 PF
                                                                                                                                                                                                                                                                         PS
                                                                                                                                                                                                                                             W1
                                                                                                                                                                                                                                                                        12
                                                                                                                                                                                                                                                                                                                                                                                                                         W3
                                    LRU
                                              FO
                                              F1
                                               FL
                                              F3
                  o = used bit =0
                                                                                                                                                                                                                                                                                                                                                                                                                                                                            9 PF
                                                                                                                                                                            P PS PS W1 R2 P5
                                                                                                                                                                                                                                                                                                                                                                                                                                                                          250
                                                                                                                                            73
                                                                                                             4 4 9 9
6' 6' 6' 6'
0 3 3 3'
0 5 5
                                                                                                                                                                                                                                  1' 1' 1'

6'0 2 1

3'0 2'0 3'0

5° 5° 5
                                         F2
                                          F3
                             EAT=(1-p). ma + p. [swap out + swap in + 05 overhead] (=>
           (> 11 = (1-p). (10+200) + p. (200+200) (=>

Instruction Data check
     (a) 11 = 210-210p + 400p => p < 0 K Não funciona se que de hit viction festivo assumir mos apés cache instruction de l'accesso apés cache accesso acce
```

7- Cada página tem 1KB = 28 PTES (log2 (1KB)) Com 1 nivel, perc énderegar todas es régines, usemos 8 +10=12634 Com 2 miveis, temos p1=8, P1=8, 8=10=> 26 <34 Com 3 níveis temos py=8, p1=8, p2=8 => 34 = 34 R: 3 níveis 8 - 10000 cpm = 20000 rpm 512 B/sector = 29 B/sector > Há 200. 29 = 102900 B num track 200 sectors/track Tseck = 4,9 ms = 0,0049 3

Trot = 1 (10000) = 0,003 5

Queremos cr 8 kB = 213 B

Transf = 5:2e to transfer = 13 = 0,000485

Ttotal = Tseek + Trot + Ttransf = 0,00838 %