

立创·逻辑派评估规则

活动时间

内测时间:2024年10月28日 - 2024年11月5日

报名链接：

拉通过的人进内测群：2024年10月24日

发货日期：2024年10月25日左右

试用截止：2024年11月5日24点00分，到期后根据试用评测报告由立创开发板团队确定是保留 开发板或者退回全套板子给我们。

！！！警告！！！ 此为内测活动，群内所有信息和文档在未公开前请不要外发。

申请发货前请仔细阅读本文内容，如不同意本文档内容可提前说明。

1、目的

助力各位立创开发板用户学习和探索的机会，给大家提供首批体验立创·逻辑派FPGA-G1开发板的机会。同时，我们也诚挚希望参与者能够积极反馈宝贵的使用体验和建议，以便进一步优化和改进该开发板，确保未来能够更好地满足广大开发者的需求。在共同学习与探讨的过程中，推动开发板的不断迭代和完善，助力开源硬件社区的繁荣发展。

2、立创·逻辑派试用简介

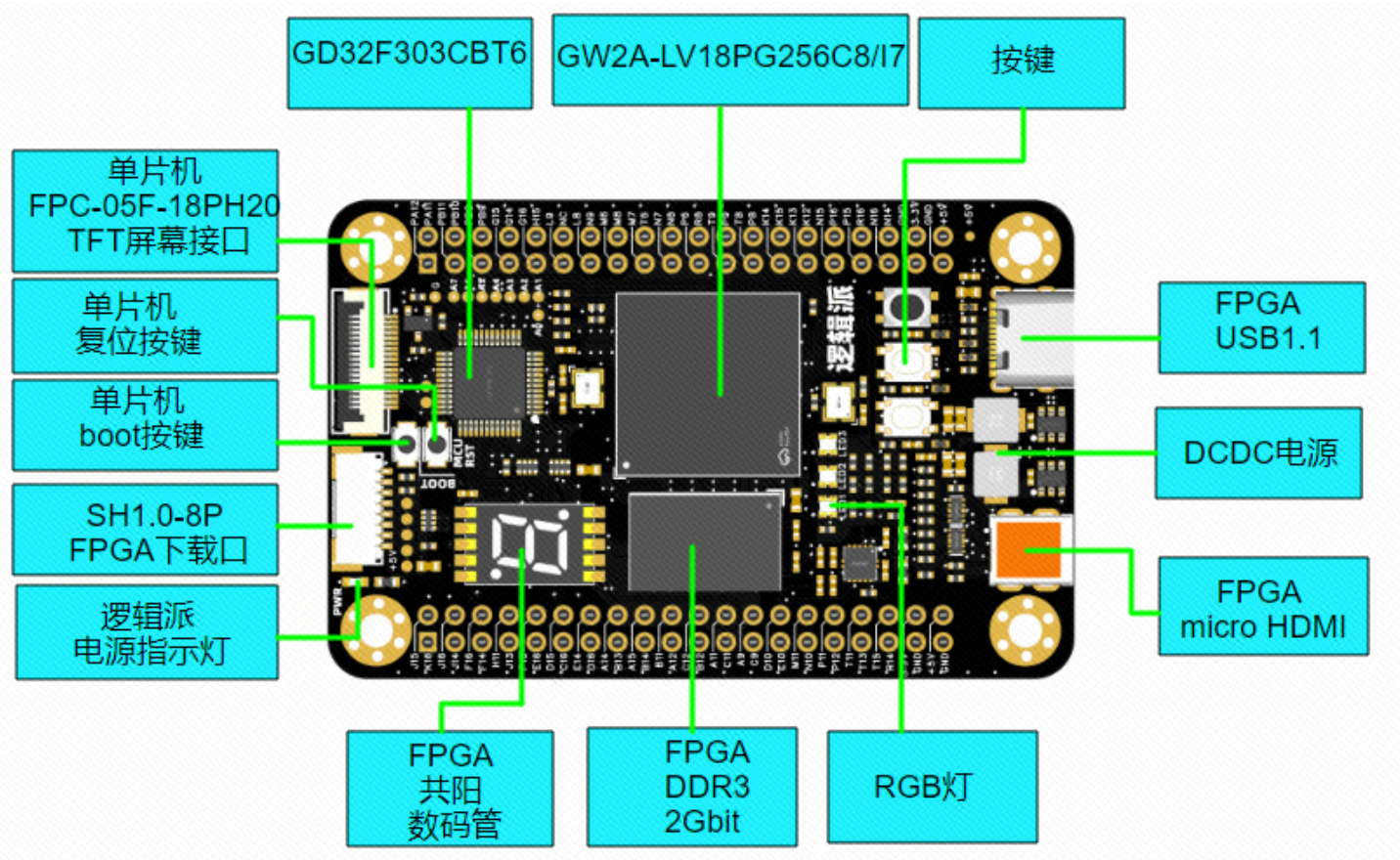
2.1、立创·逻辑派简介

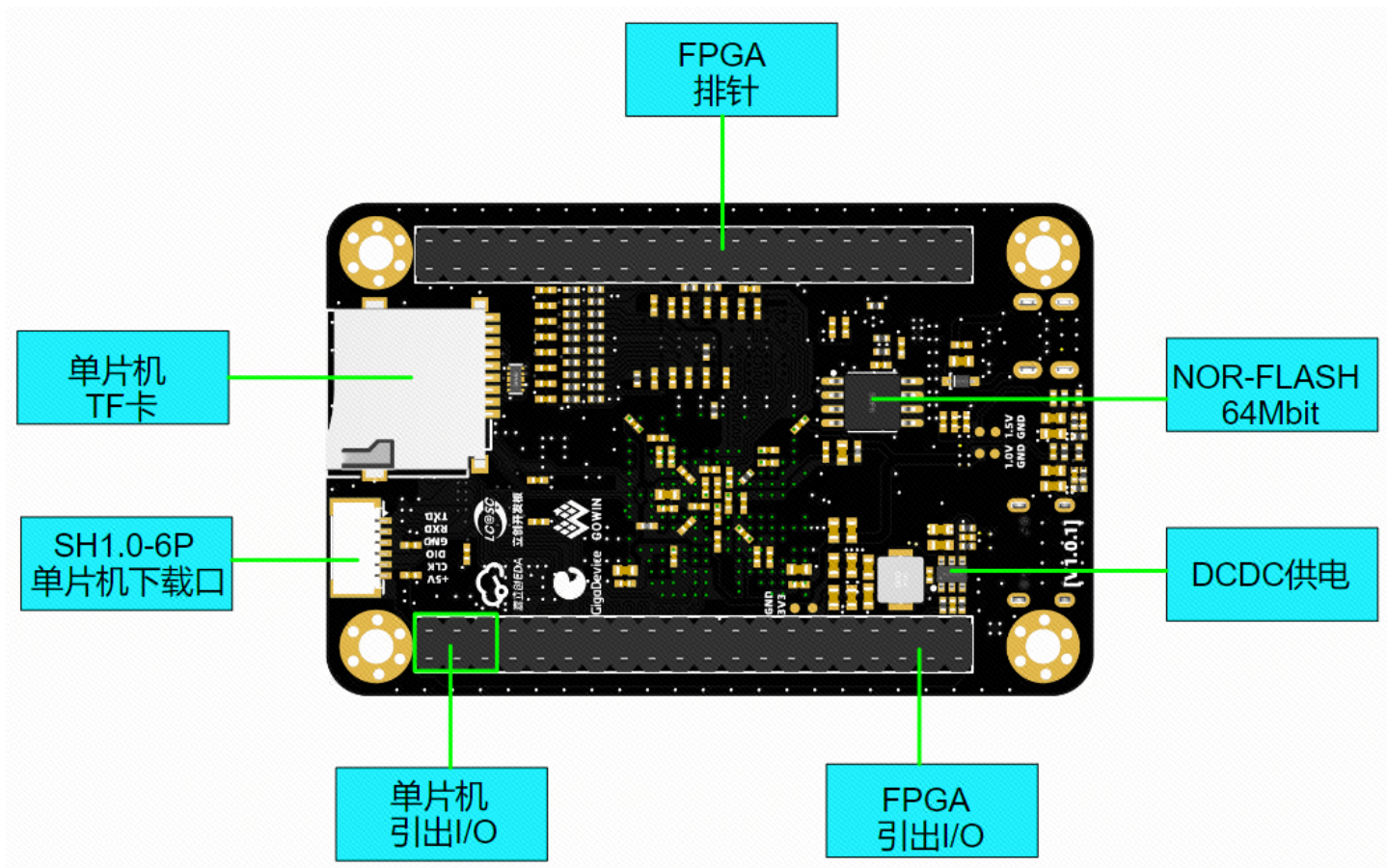
立创·逻辑派由立创开发团队精心设计，具备卓越的性价比，适合各种应用场景。它采用了高云晨熙(®)家族的GW2A系列作为FPGA主控，拥有丰富的内部资源，包括高性能的DSP资源和高速LVDS接口。此外，该开发板还配备有2Gb的DDR存储器，提供充足的存储空间以支持复杂的运算和数据处理任务。

开发板上搭载了一颗GD32F303CBT6 ARM Cortex-M4内核芯片，工作频率高达120MHz，集成了DSP指令集，支持高效的数据处理。它还拥有硬件乘法器和除法器，能够显著提升计算能力。同时，芯片集成了USB、I2C、ADC和PWM等多种接口资源，拓展了与外部设备的连接能力，适应更多的应用需求。为了实现更加直观的用户交互，开发板配备了一个FPC接口，可轻松连接TFT显示屏，支持图形用户界面（GUI）的开发。通过友好的界面设计，用户可以更加方便地进行操作和监控。

在数据通讯方面，开发板支持多种主流通讯协议，包括串口和SPI等通讯协议，来确保FPGA与GD32之间进行数据交互。这款开发板是开发嵌入式系统、数字信号处理和图像处理等应用的理想选择，为工程师和开发者提供了强大的功能和灵活的设计空间。

硬件资源如下图所示：（后续可能有变化）





2.2、FPGA介绍

逻辑派开发板搭载了一个50MHz的系统晶振时钟，FPGA内部支持四路锁相环（PLL），能够提供3.9MHz至625MHz的可调时钟频率，满足大部分应用场景对时钟的需求。此外，开发板上配备了2Gb的DDR存储器，为复杂运算和数据处理任务提供了充足的存储空间，确保系统运行流畅。

为了帮助初学者快速掌握FPGA的开发，我们为开发板提供了丰富的硬件外设和实用模块。这些外设包括RGB灯、按键输入、数码管显示、串口通讯等，用户可以通过多种示例和案例进行实践，轻松入门FPGA开发。同时，教程中提供了可编程的PLL、ROM、RAM等IP核的使用教程，学会后用户可以根据不同项目的需求进行灵活配置。

逻辑派开发板为用户提供了理想的学习和开发平台，让每位工程师和爱好者都能在FPGA的世界中探索无限可能。我们的宗旨是：不靠买板赚钱，以培养中国工程师为己任。

其资源如下图所示：

器件	GW2A-18
逻辑单元(LUT4)	20,736
寄存器(FF)	15,552
分布式静态随机存储器 SSRAM(bits)	40K
块状静态随机存储器 BSRAM(bits)	828K
块状静态随机存储器数目 BSRAM(个)	46
乘法器(18 x 18 Multiplier)	48
最多锁相环(PLLs) ^[1]	4
I/O Bank 总数	8
最大 GPIO 数 ^[2]	384
核电压	1.0V

2.3、GD32介绍

GD32F303CBT6是一款高性能的32位微控制器，基于ARM Cortex-M4内核，主频可达120MHz，具备高达3072KB的片上闪存和96KB的SRAM，为复杂应用提供了强大的存储支持。其12位ADC能够实现高精度的模拟信号采集，适用于各种实时监测任务。此外多种通信接口，包括USART、SPI，便于与FPGA进行数据交互。其中我们引出USB 2.0 OTG接口则为数据传输提供了灵活性。为了简化图形用户界面（GUI）的开发，该微控制器还配备了FPC接口，能够轻松连接TFT显示屏，进一步提升用户体验。

3、评估报告要求

1、收到板子后开始学习及评测，用markdown格式文档本地记录开发板的使用过程，记录试用心得，待立创·逻辑派FPGA-G1开发板正式发售后可将该文档或视频公开发表。

2、文档需包涵：原理图、学习心得等；

FPGA端：RGB、按键、PWM、串口、DDR、HDMI、数码管、在线逻辑分析仪（GAO）等

GD32端：RGB、按键、串口、屏幕、PWM、ADC、debug调试等

FPGA和GD32通讯：串口、SPI等

(注：必须使用我们提供的下载器测试，红色区是必做，RGB模块需要进行多种颜色的测试。如果在测试过程中遇到无法解决的问题，可以选择忽略相关部分。其DDR必须测试时间超过半小时，确保能够其工作正常，RAM端屏幕测试只有2个名额，其余的必须)

3、评测报告可公开发至内测群，亦可单独发给 群内的 赵雨雷。

4、开发环境需使用商业版，其需要的License 文件找帮忙 赵雨雷 提供。

4、优质内测用户奖品

1、第一个提出重大硬件BUG（如果多人提出的问题相同则选择第一个提出的人，重大BUG：该问题导致硬件改版

）可获得500元京东E卡，立创·逻辑派FPGA-G1开发板会寄送全新版立创·逻辑派FPGA-G1开发板、下载器一个、2根下载器连接线（6P和8P）、Mini HDMI公转HDMI母转接头（如果和当前内测版本有较大硬件改动）。

2、优质评测报告（内容详尽，有条理，可直接作为资料给其他用户学习使用（注：测试内容不能与我们开发板文档内容相同）），送你想要的任意立创开发板出品的开发板一片。

5、注意事项

- 1、若因突发状况无法完成内测工作，请主动联系 立创·逻辑派FPGA-G1开发板内测群的 赵雨雷 退还套件。
- 2、优质试用内容产出，立创开发板有权转至官方媒体（会标明原作者）。
- 3、若不输出评测报告，亦不退还测试评测开发板，将全局拉黑该嘉立创客编。
- 4、最终解释权归立创开发板所有。

6、DIY项目要求（选做）

- 1、DIY项目必须是原创项目，需要开源到立创开源平台，其内容需要包括
 - a、完整详细的工程描述（教程级）
 - b、完整体现作品功能的演示视频
 - c、完整的源码文件（固件也算）
 - d、创意型或精致型工程(可以让别人直接能够复刻出来）。
 - e、报销所有项目耗材。

注、DIY项目功能需要找 赵雨雷 进行确认，通过后才能进行后续流程，否则不予报销。（需要功能描述、硬件框图等）

项目制作时间为试用截止时间为2024年12月15日以内完成。