

* JK veya RS için Q.O durumu bellek öteğgi tasarımı anlamına gelir.

* Sayı tetiklemeli clock pulse'leri kenar tetiklemeye göre daha kararsızdır.

* Register tasarımları için D tipi tercih edilir. Basit tasarımdan dolayı.

* D tipinde simdikü durumu dikte alınmaz.

* Flip Floplarda Çıkış → Giriş
→ Simdikü durumun
→ etk palse ne bağlıdır.

* T tipinde başlangıç durumu bilinmesi gerekiyor.

* $J = K = 1$ durumunda T tipi olarak davranır.

* Sayıcı tasarlarken döğası gereği T tipi daha iyi bir seçimdir.

* Çıkış hem duruma hem de girişe bağlı ise Mealy Sadece duruma bağlı ise Moore tipi tasarım olur.

* Sadece girişe bağlı olduğunu söylersek ardışıl devrelerden bahsedemeyiz oluruz.

* Mealy anında beklü verir, paratitlerden etkilenir.

* Sayıcılar döğası gereği Moore tipidir.

* Kaydedicilerde jüklenme yapmak için Load=1 olmalı.

* Load=0 iken girişin önemi yoktur. Load=1 ise önceki durumların önemi yoldur.

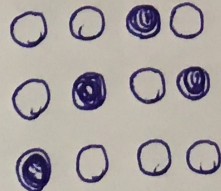
* Devreyi kontrolün yapmak için Load girişi olmalı.

* Latch'lerde clock olmadıđı için Flip Floplara göre daha gvenlidir.

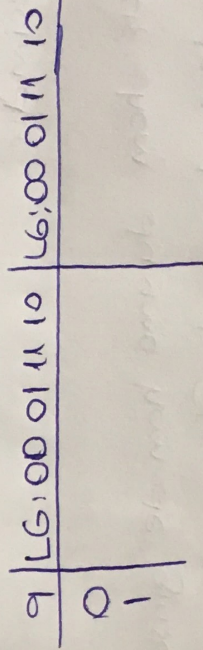
* Set ve reset durumlarında nceki deđerlerin nemi yoktur.

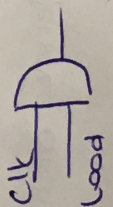
* Mealy tarzı devrelerde aıkış için clk'a gerek yoktur.

* 3 yntem ile tablo ıkartılır → Karakteristik denklemler ile Uyarılma iřlemlerine gre Sema zerinden

*  Tipi animasyon ya da 2 flip flop + kapı kullanılır.

* Kaydedicilere ykleme paralel bir sekilde olmaktadır.

* Kaydedicilerde standart tablo 

* Kontrolsuz bir devreye  ile kapısı kayarak kontroll yapılabilir. (istenem durum deđildir)

* Durum tablosunda 4 durum varsa 2² den 2 flip flop kullanılır. 8 durum varsa 2³ den 3 flip flop kullanılır.

j\k	0	1	k
0	0	0	1
1	0	1	0