学士論文 2020年度(令和2年度)

ShadowLB: A Transparently Accelerated Load Balancer

慶應義塾大学 環境情報学部 橘 直雪

学士論文要旨 - 2020年度(令和2年度)

ShadowLB: A Transparently Accelerated Load Balancer

近年、ロードバランサーはハードウェアアプライアンスのものからソフトウェアのものへ変遷しつつある。これにより、データセンターは物理スペースや経済的なコスト問題を解決した。これらの高速ソフトウェアロードバランサにはカーネルバイパス系パケット処理フレームワーク等を利用した高速データプレーン技術を用いたパケット処理性能の向上が図られているが、これらの高速データプレーン技術は既存のコントロールプレーンのAPIを利用することができず、開発者はデータプレーンよりもコントロールプレーンの開発にコストを掛けているのが実情である。

そこで本研究では,既存のコントロールプレーン機能を流用しつつ,データプレーンのみ透過的に高速化させる機構,shadowLBを設計,実装した.shadowLB は既存のコントロールプレーンのデファクトスタンダードである ipvs の API を用いながら,テールレイテンシにおいて X 倍の性能を評価にて示した.

キーワード:

1. Load Balancer, 2. XDP, 3. 負荷分散

慶應義塾大学 環境情報学部 橘 直雪

ShadowLB: A Transparently Accelerated Load Balancer

In recent years, load balancers have been shifting from hardware appliances to software. In this way, data centers have solved the physical space and economic cost problems. These high-speed software load balancers are designed to improve packet processing performance by using high-speed data plane technology that utilizes kernel bypass packet processing frameworks, etc.

However, these high-speed data plane technologies cannot utilize existing control plane APIs, and developers are spending more resources on control plane development than on data plane.

In this study, we designed and implemented shadowLB, a mechanism that transparently accelerates only the data plane while reusing the existing control plane functions. We have shown that shadowLB can achieve X times performance in tail latency while using the ipvs API, which is the de facto standard for existing control planes.

Keywords:

1. Data center network, 2. Network operation, 3. IPv6 transition mechanism

Keio University Faculty of Environment and Information Studies Naoyuki Tachibana

目次

| 第1章 | 序論 | 1 |
|---|------------------------|----|
| 1.1 | ロードバランサを取り巻く環境 | 1 |
| | 1.1.1 大規模ネットワークサービスの台頭 | 1 |
| | 1.1.2 ロードバランサーのソフトウェア化 | 1 |
| | 1.1.3 データプレーン処理の高速化 | 2 |
| 1.2 | 本研究の着目する課題 | 2 |
| 1.3 | 本研究の目的 | 2 |
| 1.4 | 本論文の構成 | 2 |
| 第2章 | ソフトウェアロードバランサにまつわる技術 | 3 |
| 2.1 | 高速なソフトウェアロードバランサ | 3 |
| 2.2 | 高速データプレーン処理を支える技術 | |
| | | |
| 第3章 | SIIT-DC のデザインと現状の課題 | 4 |
| 3.1 | SIIT-DC | 4 |
| 第4章 | 手法の検討 | 5 |
| 4.1 | 概要 | 5 |
| | | |
| 第5章 | ダイナミック EAMT 実現手法の設計 | 6 |
| 5.1 | 概要 | 6 |
| 第6章 | プロトコル設計と実装 | 7 |
| <i>~</i> = · = · = · = · = · = · = · = · = · = · = · = · = | === /== | 0 |
| 第7章 | | 8 |
| 7.1 | 評価要件 | 8 |
| 第8章 | 結論 | 9 |
| 8.1 | 本研究のまとめ | 9 |
| =4174 | | |
| 謝辞 | | 10 |

図目次

表目次

第1章 序論

本章では本研究の背景と全体の構成について記述する.

1.1 ロードバランサを取り巻く環境

1.1.1 大規模ネットワークサービスの台頭

スマートフォンやタブレットの普及,またWi-Fi スポットの増加などに伴い,インターネットのトラフィックは近年急速に増加している[1]. それに伴い,インターネットサービスを展開する際には,大量のトラフィックを処理するために,ロードバランサーを設置して複数のサーバにトラフィックを分散するというアプローチが一般的に取られている.

1.1.2 ロードバランサーのソフトウェア化

従来,ロードバランサは F5 Networks¹,Cirtix²等を代表とするハードウェアアプライアンス製品が一般的であった.しかし,ハードウェアロードバランサは処理能力は優れているものの,以下のような課題を抱えていた.

- **物理スペースの圧迫**ルータ,スイッチ,サーバと同様,1U以上の設置スペースを必要とする.
- **経済的コスト**データセンター向けネットワーク製品は高価であるとともに、メンテナンス費用、電力等様々なコストが発生する
- 冗長化が困難物理アプライアンスであることから、ネットワークトポロジに組み込むまでに最短でも1~2日は必要とする. そのため、急増するネットワークトラフィックに即座に対応できない.

このようなオペレーター,ユーザー双方にとってコストが高いハードウェアロードバランサーに代わり, $Google^3$ の Magrev[2] や $Microsoft^4$ の Ananta[3] といったように,大規模なサービスを提供している企業はロードバランサを自社技術を用いてソフトウェア化し始めた.各企業の高速ロードバランサの詳細に関しては,2.1 章にて説明する.

¹https://www.f5.com/ja_jp

²https://www.citrix.com/ja-jp/

³https://www.google.com/

⁴https://www.microsoft.com/ja-jp

1.1.3 データプレーン処理の高速化

1.1.2章で例示したソフトウェアロードバランサは、ハードウェアロードバランサと比較して劣る単体の処理性能を、汎用サーバーとソフトウェアデータプレーンを複数構成し、スケールアウトすることによって補っている。また、単体の集積効率をできるだけ向上させるため、DPDK[4],Netmap[5]等のカーネルバイパス技術を用いている。これにより、特定のネットワーク処理に特化しない Linux サーバにおいても、高速なパケット処理を実現している。高速データプレーン処理技術の詳細については、2.2章にて説明する。

1.2 本研究の着目する課題

ソフトウェアロードバランサーのデータプレーン高速化に貢献しているカーネルバイパスをはじめとする高速パケットフレームワークは、

1.3 本研究の目的

本研究では、Laver-4 ロードバランサにおける

1.4 本論文の構成

本論文の構成を以下に示す.

第2章では,IPv6シングルスタックネットワークにおける IPv4サービス提供手法に関してそれぞれの特徴や利点を紹介し比較する.

第3章では、IPv4/IPv6プロトコル変換を利用した IPv4 サービス提供手法の一つである SIIT-DC のアーキテクチャと、解決すべき課題について明らかにする.

第4章では、SIIT-DCの課題を解決するために考えられる手法について論ずる.

第5章では、本研究において提案するダイナミックなアドレス変換テーブル広告手法の要件と構成について記述する。またメッセージングプロトコルとして採用したBGPの技術的利点について述べる。

第6章では、本提案手法のBGP メッセージのペイロード設計と第7章でも評価実験に用いる $PoC(Proof\ of\ Concept)$ の具体的な実装について述べる.

第7章では,第3章で述べた課題に対して,本提案手法が有用であることを検証する ための実証実験の概要及び具体的なシナリオについて述べ,結果を考察する.

第8章では、本研究のまとめと本研究の展望について検討する.

第2章 ソフトウェアロードバランサにま つわる技術

本章では既存のソフトウェアロードバランサを論ずる上で必要不可欠な高速データプレーンの技術について論ずる.

- 2.1 高速なソフトウェアロードバランサ
- 2.2 高速データプレーン処理を支える技術

第3章 SIIT-DCのデザインと現状の 課題

第??項で述べた Pv4/IPv6 トランスレーションを用いた IPv4 サービス提供手法の一つとして、SIIT-DC がインターネット標準化されている。本章では SIIT-DC のデザインとメリット及び考えられる運用、そして現状の課題について述べる。

3.1 SIIT-DC

第4章 手法の検討

4.1 概要

本研究ではSIIT-DC における動的な EAMT の管理・制御手法の実現を目指す. 以後このような機構をダイナミック EAMT 機構と呼称する.

本章では考えられる手法を大別した上でその特徴と利点及び欠点を挙げ、最も適した手法を検討する.

第5章 ダイナミック EAMT 実現手法の 設計

第4章では、ダイナミックを設計する上で考えられる二種類のアプローチについて、求められる要件に照らし合わせて評価・検討を行った。本章では検討結果の得られた内容を基に、本研究において提案するダイナミック EAMT の実現手法の設計に関して論じる。

5.1 概要

第??で述べたように、分散管理型アプローチと中央管理型アプローチの双方に優位点があり、ネットワークやサービスの規模に合わせて柔軟に選択可能であると望ましい.

本研究では、動的経路制御プロトコルである BGP を利用したサーバ・BR 間のメッセージングにより、SIIT-DC ネットワークにおけるダイナミック EAMT 機構を提案する.本 提案手法は、IBGP(Internal BGP)・RR(Route Reflector) 構成を採用することで、ネットワークやサービスの規模に合わせてスケールアウトすることが可能であり、両アプローチの優位点を備えていると言える.

第6章 プロトコル設計と実装

本章では,第 5 章で述べた提案システムのメッセージ設計と実装について述べる. section BGP UPDATE メッセージの設計

第7章 評価

本章では,第5章及び第6章で設計・実装に関して述べた本提案手法に関して,第??節で指摘したSIIT-DCの課題に対して有効性があることを評価する.

7.1 評価要件

第8章 結論

本章では、本研究の総括と今後の課題を示す.

8.1 本研究のまとめ

謝辞

参考文献

- [1] Cisco Systems. Cisco annual internet report (2018~2023 年) ホワイトペーパー. https://www.cisco.com/c/ja_jp/solutions/collateral/executive-perspectives/annual-internet-report/white-paper-c11-741490. html, 2020.
- [2] Daniel E. Eisenbud, Cheng Yi, Carlo Contavalli, Cody Smith, Roman Kononov, Eric Mann-Hielscher, Ardas Cilingiroglu, Bin Cheyney, Wentao Shang, and Jinnah Dylan Hosein. Maglev: A fast and reliable software network load balancer. In 13th USENIX Symposium on Networked Systems Design and Implementation (NSDI 16), pages 523–535, Santa Clara, CA, 2016.
- [3] Parveen Patel, Deepak Bansal, Lihua Yuan, Ashwin Murthy, Albert Greenberg, David A Maltz, Randy Kern, Hemant Kumar, Marios Zikos, Hongyu Wu, et al. Ananta: Cloud scale load balancing. *ACM SIGCOMM Computer Communication Review*, 43(4):207–218, 2013.
- [4] DPDK Intel. Data plane development kit, 2014.
- [5] Luigi Rizzo. Netmap: a novel framework for fast packet i/o. In 21st USENIX Security Symposium (USENIX Security 12), pages 101–112, 2012.