

Microprocessor (W11)

- Memory 1 -

Dong Min Kim
Department of IoT
Soonchunhyang University
dmk@sch.ac.kr

Contents

01 기억 장치 시스템의 개요

02 주기억 장치

01 기억 장치 시스템의 개요

1 기억 장치의 종류와 특성

표 6-1 컴퓨터 기억 장치 시스템의 주요 특성 분류

기준	설명
위치	CPU, 컴퓨터의 내부와 외부
용량	워드 크기, 워드 개수
전송 단위	워드, 블록
성능	액세스 시간, 사이클 시간, 전송률
액세스 방법	순차, 직접, 임의, 연관
물리적인 유형	반도체, 자기, 광, 자기-광
물리적인 특성	휘발성과 비휘발성, 파괴적과 비파괴적

□ 위치에 따른 분류

- 위치는 컴퓨터 내부와 외부를 구분하는 기준이다.
- CPU 내부의 레지스터와 주기억 장치는 내부 기억 장치고, 자기 디스크와 자기 테이프는 외부 기억 장치다.

01 기억 장치 시스템의 개요

□ 용량에 따른 분류

- 용량(capacity)은 기억 장치가 저장할 수 있는 데이터의 총량으로 바이트나 워드로 나타낸다.
- 워드(word)는 시스템에 따라 8, 16, 32, 64비트로 길이가 다양한데 이는 CPU가 처리하는 명령어 길이나 내부에서 한 번에 연산할 수 있는 데이터 비트 수와 같다.
- 일반적으로 외부 기억 장치는 용량을 바이트로 표시한다.

□ 전송 단위에 따른 분류

- 내부 기억 장치에서 전송 단위는 기억 장치로 들어가고 나오는 데이터선의 수로, 워드 길이와 같거나 다를 수도 있다.
- 외부 기억 장치에서 전송 단위는 워드보다 큰 **블록**이다. 예를 들어 외부 기억 장치인 하드 디스크는 블록 크기가 512바이트 또는 1024바이트다.
- 외부 기억 장치에 연결되는 데이터 버스의 폭은 8비트, 16비트, 32비트이므로 블록 하나를 전송하려면 전송 동작이 여러 번 연속으로 이루어져야 한다.

01 기억 장치 시스템의 개요

□ 성능에 따른 분류

- **액세스 시간**(access time) : 주소나 제어(읽기/쓰기) 신호가 기억 장치에 도착한 순간부터 데이터가 저장되거나 읽히는 순간까지다.
- **사이클 시간**(cycle time) : 액세스 시간과 다음 액세스를 시작하기 위해 필요한 동작에 걸리는 시간을 더한 것이다.
- **전송률**(transfer rate) : 전송률은 데이터가 기억 장치로 들어가거나 나오는 초당 비트 수로, 기억 장치의 전송 속도를 측정하는 기준이다. 대역폭(bandwidth)이라고도 한다. 데이터 버스의 폭이 크면 더 많은 비트가 한 번에 전송되므로 전송률이 높아진다.

01 기억 장치 시스템의 개요

□ 액세스 방법에 따른 분류

- **순차 액세스**(sequential access) : 임의 위치의 데이터를 처음부터 순서대로 읽으므로 데이터의 위치에 따라 액세스 시간이 크게 달라진다. (자기 테이프, 자기 드럼)
- **직접 액세스**(direct access) : 기억 장치의 각 FAT(또는 레코드, 블록) 근처로 먼저 이동한 위치부터 순서대로 읽으므로 데이터의 저장 위치에 따라 액세스 시간이 달라진다. (자기 디스크, CD-ROM, DVD)
- **임의 액세스**(random access) : 기억 장치의 장소마다 고유의 주소가 있어 어떤 위치든 임의로 액세스 할 수 있다. 데이터의 위치에 상관없이 액세스 시간이 같다. (주기억 장치를 구성하는 반도체 기억 장치)
- **연관 액세스**(associative access) : 임의 액세스 방식의 일종으로, 주소 대신 내용의 일부를 이용한다. 하드웨어로 구현한다. (캐시 기억 장치)

01 기억 장치 시스템의 개요

□ 물리적 유형에 따른 분류

- 기억 장치를 제작에 사용하는 물리적인 재료에 의해 분류할 수 있다. 반도체 기억 장치, 자기-표면 기억 장치, 광 저장 장치 등이 있다.

□ 물리적 특성에 따른 분류

- 전원이 끊기면 데이터의 소멸 여부에 따라 **휘발성 기억 장치**와 **비휘발성 기억 장치**로 분류
- RAM은 휘발성 기억 장치고, ROM, 플래시 메모리, 자기-표면 기억 장치, 광 저장 장치 등은 비휘발성 기억 장치다.
- 데이터를 읽으면 데이터 파괴 여부에 따라 **파괴적 기억 장치**와 **비파괴적 기억 장치**로 분류
- 자기 코어나 FRAM은 파괴적 기억 장치고, 반도체 기억 장치, 자기-표면 기억 장치, 광 저장 등은 비파괴적 기억 장치다.

01 기억 장치 시스템의 개요

2 계층적 기억 장치 시스템

❖ 기억 장치 시스템에서 액세스 속도, 가격, 용량의 관계

- 액세스 속도가 빨라질수록 비트당 가격은 높아진다.
- 용량이 증가할수록 비트당 가격은 감소하고, 액세스 속도도 낮아진다.

GB당 가격	저장 용량	액세스 시간
100만 달러	수십~수백 Byte	1ns 이하
10만 달러 1만 달러	L1 : 수십 KB L2 : 수 MB	1~10ns
1000달러	수백 MB	10~50ns
10달러	수백 GB	자기: 10~50ms 광: 100~500ms
1달러	수 TB	0.5s 이상

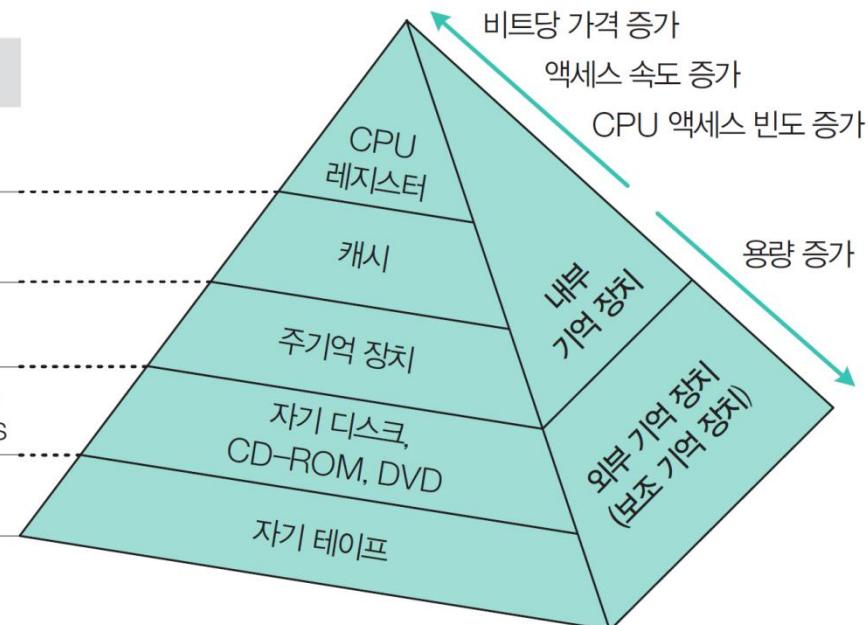


그림 6-1 기억 장치의 계층 구조

평균 액세스 속도를 빠르게 하면서
가격 대비 성능도 적절히 유지하는 방법이 계층적 구조다.

01 기억 장치 시스템의 개요

❖ 기억 장치의 계층 구조

① 레지스터	<ul style="list-style-type: none">액세스 속도가 가장 빠르지만 비트당 가격도 가장 높아 CPU에 소량 존재한다.RISC 계열의 CPU는 레지스터가 200개 이상이지만 보통은 수십 개 정도다.
② 캐시	<ul style="list-style-type: none">캐시는 주기억 장치와 CPU의 속도 차를 줄이기 위해 레지스터와 주기억 장치 사이에서 CPU가 자주 사용하는 명령어나 데이터를 일시 저장하는 버퍼 역할을 한다.캐시는 SRAM으로 구성되는데, CPU 내부에 있으면 L1 캐시, 외부에 있으면 L2 캐시라고 하는데 요즘은 L2 캐시도 CPU 내부에 집적한다.
③ 주기억 장치	<ul style="list-style-type: none">DRAM으로 구성했다가 요즘은 SDR SDRAM이나 DDR SDRAM으로 구성한다.프로그램을 수행하려면 먼저 해당 프로그램의 명령어와 데이터를 주기억 장치에 적재해야 한다.내부 기억 장치는 고속 동작을 위해 보통 하나의 CPU 보드상에 위치한다.
④ 외부 기억 장치	<ul style="list-style-type: none">대규모 데이터를 영구 저장하기 위해 사용된다. CPU가 직접 액세스할 수 없고 제어기를 통해 액세스할 수 있다.보조 기억 장치라고도 한다.고속 액세스가 가능한 것은 자기 디스크이며, 요즘에는 플래시 메모리도 보편적으로 사용된다

02 주기억 장치

1 주기억 장치의 동작

- CPU와 주기억 장치 사이의 데이터 전송은 CPU 내부에 있는 레지스터 2개(MAR, MBR)와 제어 신호 3개(읽기, 쓰기, 칩 선택)를 통해 이루어진다.
- 메모리 주소 레지스터(MAR) : 메모리 액세스 시 특정 워드의 주소가 MAR에 전송
- 메모리 버퍼 레지스터(MBR) : 레지스터와 외부 장치 사이에서 전송되는 데이터의 통로

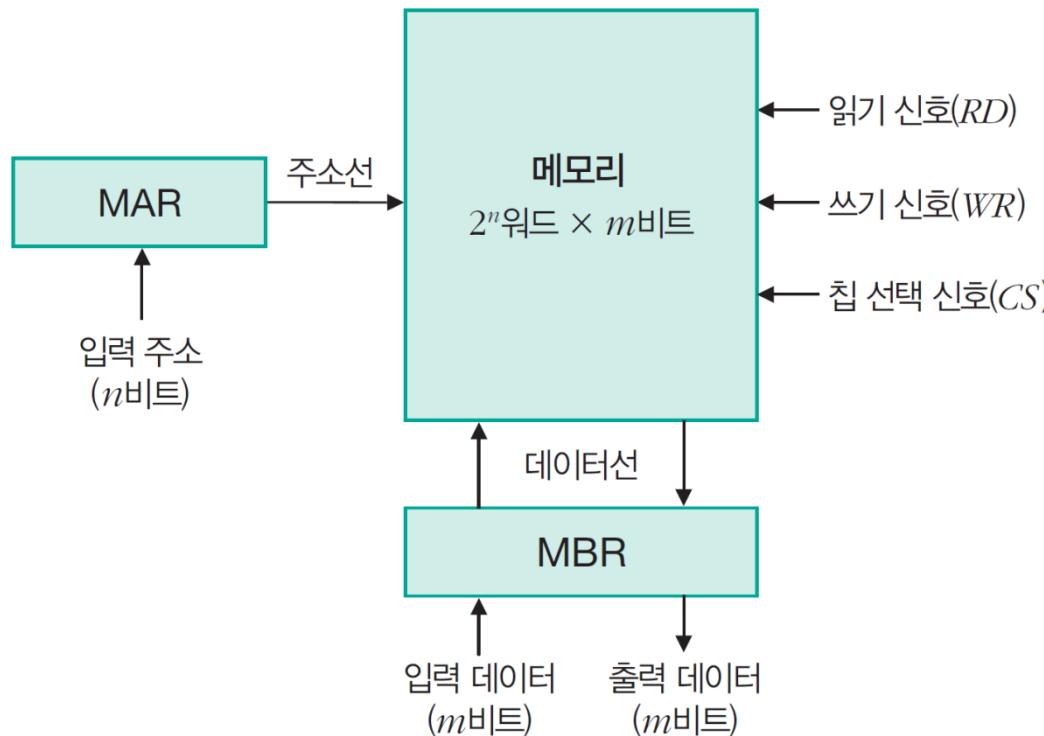


그림 6-2 주기억 장치의 동작 블록도

02 주기억 장치

□ 메모리 읽기 동작

- ❶ 읽으려는 메모리의 주소를 MAR로 전송한다.
- ❷ 칩 선택 신호와 읽기 신호를 활성화시키면 지정된 메모리의 워드가 MBR로 들어온다.

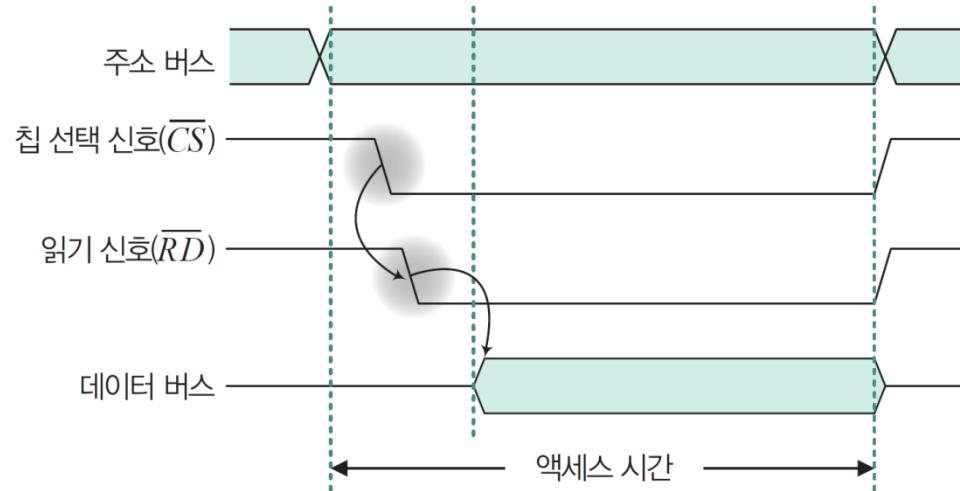


그림 6-3 메모리 읽기 동작의 타이밍도

02 주기억 장치

□ 메모리 쓰기 동작

- ① 지정된 메모리의 주소를 MAR로 전송하는 동시에 저장하려는 데이터의 워드를 MBR에 전송한다.
- ② 칩 선택 신호와 쓰기 신호를 활성화시킨다.

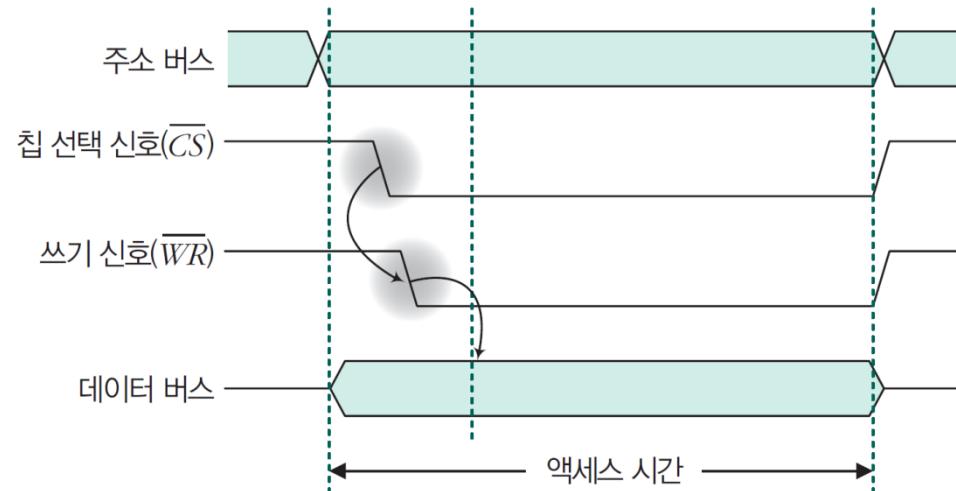


그림 6-4 메모리 쓰기 동작의 타이밍도

02 주기억 장치

□ 기억 장치의 용량 표현

- 기억 장치의 용량은 주소 버스의 길이와 지정된 주소에 들어 있는 데이터의 길이로 나타낸다.
- 주소 버스의 길이가 n 비트고, 워드당 비트 수가 m 일 때 용량은 다음과 같다.

$$\text{용량} = 2^n \times m$$

- MAR의 비트 수는 주소 버스의 길이 n 과 같으며, 워드 개수는 2^n 이다.
- MBR의 비트 수는 워드당 비트 수이므로 데이터 버스의 길이 m 과 같다.

예제 6-1 **기억 장치의 용량이 1024×8 이라면 MAR과 MBR은 각각 몇 비트인가?**

풀이

$1024 \times 8 = 2^{10} \times 8$ 이므로 MAR=10비트, MBR=8비트이다.

참고로 MAR = address line = address bus, MBR = data line = data bus = word의 길이다.

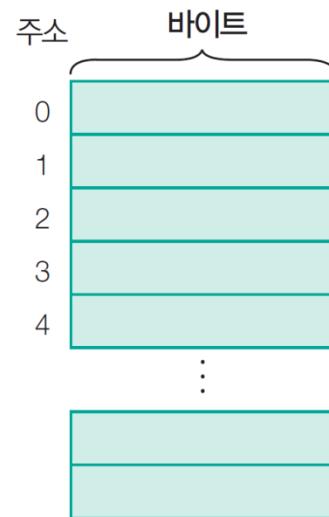
MAR = address line
 $2^{10} \times 8$ MBR = data line = word의 길이

End of Example

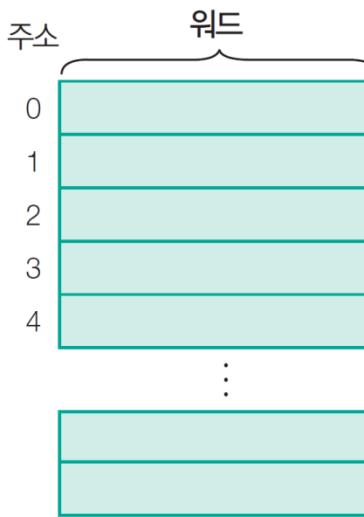
02 주기억 장치

□ 워드의 저장 방법

- 기억 장치에 저장되는 데이터를 구별하려면 주소와 데이터 단위를 정의해야 한다.
- 주소에는 0번지부터 고유의 일련번호를 부여한다.
- 각 주소에 데이터가 1바이트나 워드 단위로 저장되므로 바이트 주소와 워드 주소로 분류할 수 있다.
- 기억 장치에 바이트를 배열하는 방법을 **엔디안**(endian)이라고 한다.



(a) 바이트 주소



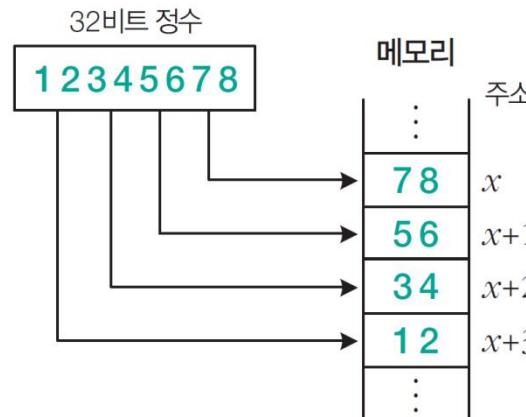
(b) 워드 주소

그림 6-5 바이트 주소와 워드 주소

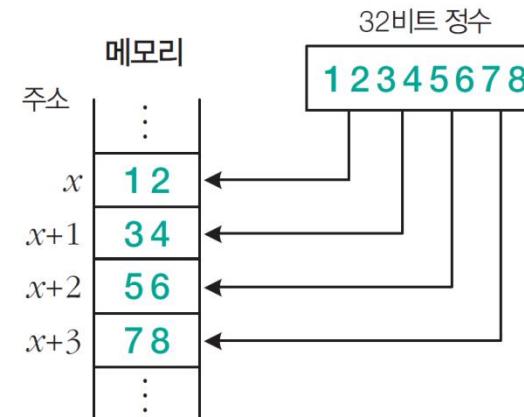
02 주기억 장치

❖ 리틀 엔디안(little endian)

- 하위 바이트를 낮은 주소에 저장하는 방법이다. 오른쪽에서 왼쪽으로 저장한다.
- 이는 산술 연산이 주소가 낮은 쪽에서 높은 쪽으로 처리되는 순서와 같다.
- 홀수와 짝수를 검사할 때도 첫 바이트만 확인하면 되므로 빠르다.
- 리눅스, 인텔 계열의 CPU, AMD 계열의 CPU에서 사용하는 방식이다.



(a) 리틀 엔디안



(b) 빅 엔디안

그림 6-6 워드의 저장 방법(바이트 주소인 경우)

02 주기억 장치

❖ 빅 엔디안(big endian)

- 상위 바이트를 낮은 주소에 저장하는 방법으로 왼쪽에서 오른쪽으로 저장한다.
- 숫자를 읽고 쓰는 일반적인 방식과 같아 사람이 읽기 편하다.
- IBM이나 모토로라의 CPU가 사용하는 방식이다. 또 TCP/IP 전송도 이 방식을 사용한다.

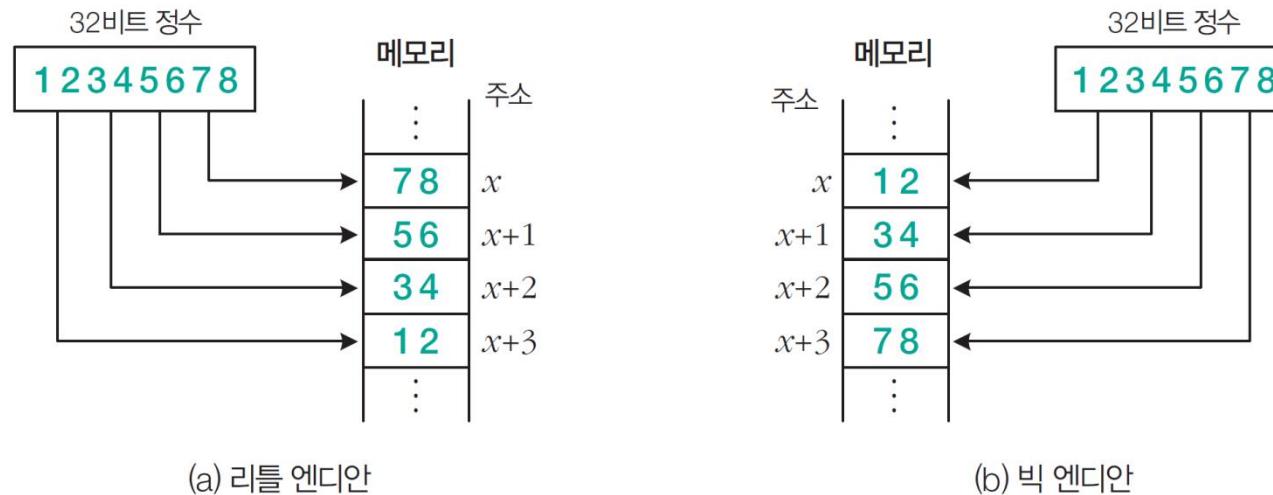


그림 6-6 워드의 저장 방법(바이트 주소인 경우)

❖ 바이 엔디안(biendian)

- 엔디안을 선택할 수 있도록 설계된 방법으로 ARM, PowerPC, DEC Alpha, MIPS 등이 있다.

02 주기억 장치

2 반도체 기억 장치

- 반도체 메모리는 다양한 관점으로 분류할 수 있으나 대표적으로 쓰기 기능, 휘발성/비휘발성, 재사용 여부, 기억 방식 등에 따라 분류한다.
- 읽기와 쓰기를 모두 수행할 수 있는 메모리를 RWM(Read and Write Memory), 읽기만 가능한 메모리를 ROM이라고 한다. 일반적으로 RAM은 RWM 메모리를 가리킨다.

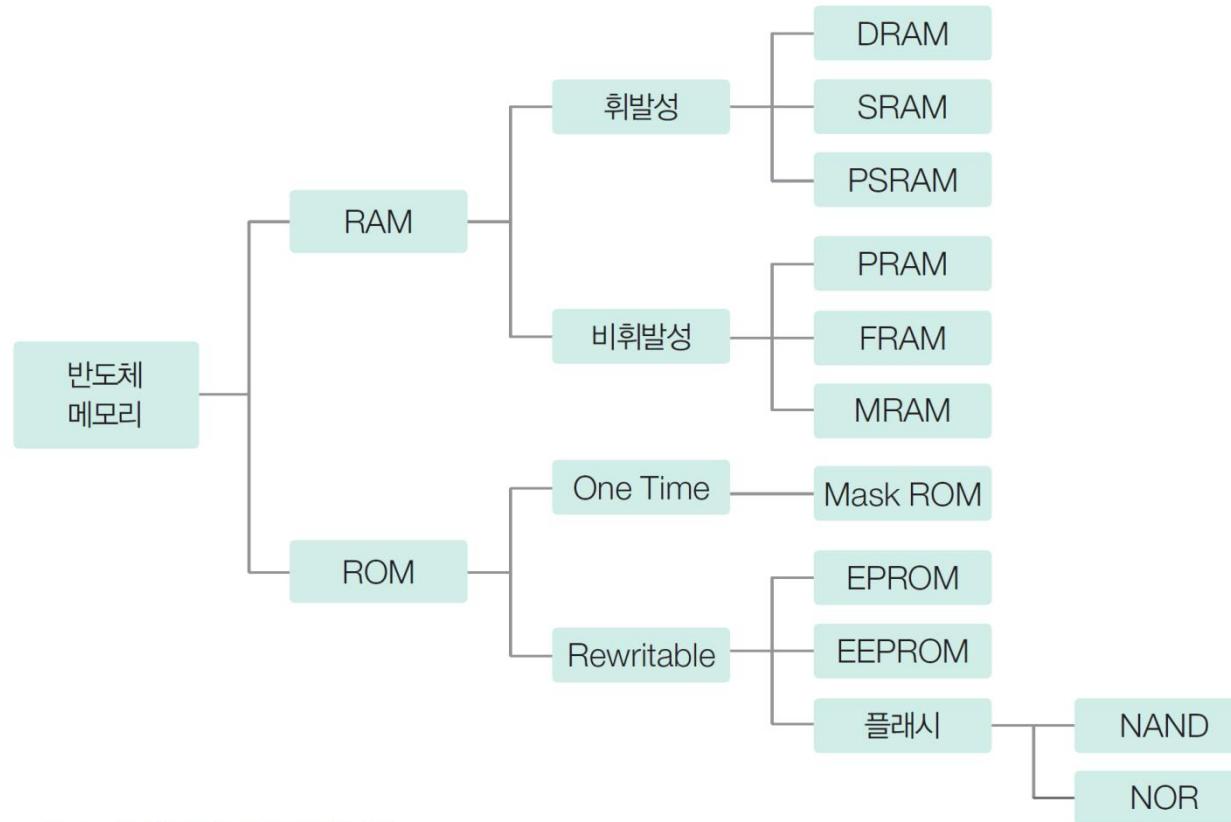


그림 6-7 반도체 메모리의 분류

02 주기억 장치

❖ RAM

- 전원이 꺼지면 저장 내용이 지워지는 휘발성 메모리

표 6-2 DRAM, SRAM, PSRAM의 특성

구분	특성
DRAM	2진 정보를 커패시터에 공급되는 전하 형태로 보관한다. 커패시터에 사용되는 전하는 시간이 경과하면 방전되므로 일정한 시간 안에 재충전 refresh해야 한다.
SRAM	2진 정보를 저장하는 플립플롭으로 구성되며, 저장된 정보는 전원이 공급되는 동안 보존된다.
PSRAM	DRAM과 SRAM의 장점을 취한 SRAM처럼 보이는 DRAM이다. 하드웨어적으로 충전하는 회로가 DRAM에 포함되어 있으므로 사용자는 SRAM처럼 사용할 수 있다.

❖ 차세대 메모리

- 비휘발성이고 고속으로 데이터를 액세스 가능

표 6-3 PRAM, FRAM, MRAM의 특성

구분	특성
PRAM	상 phase 변화를 일으키는 물질을 이용한다. 고속이고 고집적화가 가능하지만 쓰기 시간이 길다.
FRAM	강유전체의 분극 특성을 이용한다. 고속이고 저전력으로 구성할 수 있으나 내구성이 취약하다.
MRAM	자성체를 이용한다. 고속이고 내구성이 좋으나 제조 비용이 상대적으로 높다.

02 주기억 장치

□ ROM(Read Only Memory)

- 저장된 데이터를 읽을 수는 있으나, 별도의 장치 없이는 변경할 수 없다.
- 변경할 필요가 없는 프로그램이나 데이터를 저장하는 데 사용된다.
- 컴퓨터 시스템에서는 RAM과 함께 주기억 장치의 일부분으로 ROM을 사용하고 있다.

- 시스템 초기화 프로그램 및 진단 프로그램
- 빈번히 사용되는 함수 및 서브루틴
- 제어 장치의 마이크로 프로그램

02 주기억 장치

❖ ROM의 기본 구조

- ROM은 AND 게이트와 OR 게이트로 구성된 조합 논리 회로다.
- AND 게이트는 디코더를 구성하고 OR 게이트는 디코더의 출력인 최소항을 합하므로 OR 게이트의 수는 ROM의 출력선의 수와 같다.

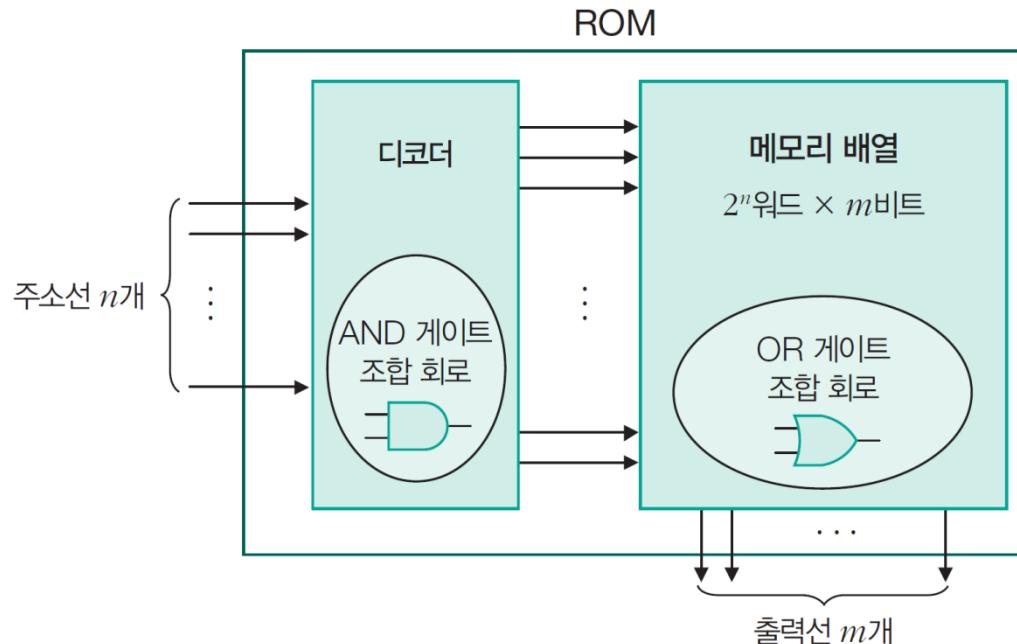


그림 6-8 ROM의 기본 구조

02 주기억 장치

❖ 32×4 ROM의 내부 논리 구조

- 5비트 주소가 입력되어 출력 32개 중 하나만 활성화된다.
- 디코더의 출력 32개가 각각 퓨즈로 연결되어 OR 게이트에 입력되므로 내부 퓨즈는 $32 \times 4 = 128$ 개다.
- 퓨즈를 통해 연결된 입력은 프로그램으로 절단할 수 있다.

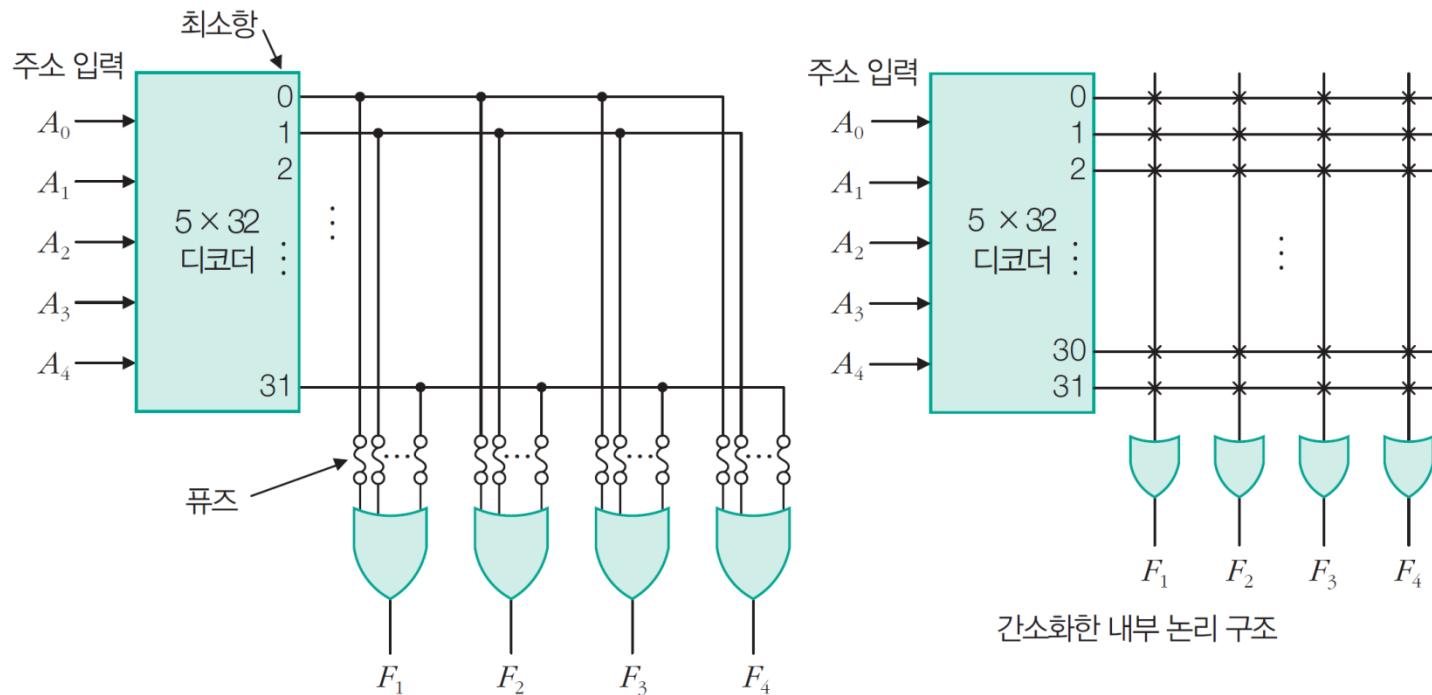


그림 6-9 32×4 ROM의 내부 논리 구조

02 주기억 장치

❖ 1Kbyte ROM 블록도

- 8비트로 구성된 기억 장소들이 1024($=2^{10}$)개가 배열된 경우이므로 주소선이 10개 필요
- \overline{RD} 는 읽기 신호로, ROM은 읽기만 가능하기 때문에 \overline{RD} 신호만 있으면 된다.
- 칩 여러 개로 구성된 기억 장치에서는 칩 선택 신호 \overline{CS} 로 칩이 선택된다.
- \overline{CS} 와 \overline{RD} 신호가 활성화되면 주소가 지정하는 기억 장소에서 데이터를 읽어 데이터 버스에 싣는다.
- 대부분의 ROM은 데이터 출력선이 8개인 구조를 사용하며, 용량도 바이트 단위로 표시한다.
- \overline{CS} 와 \overline{RD} 신호는 0일 때 활성화되는 active-low 신호를 가정했다.

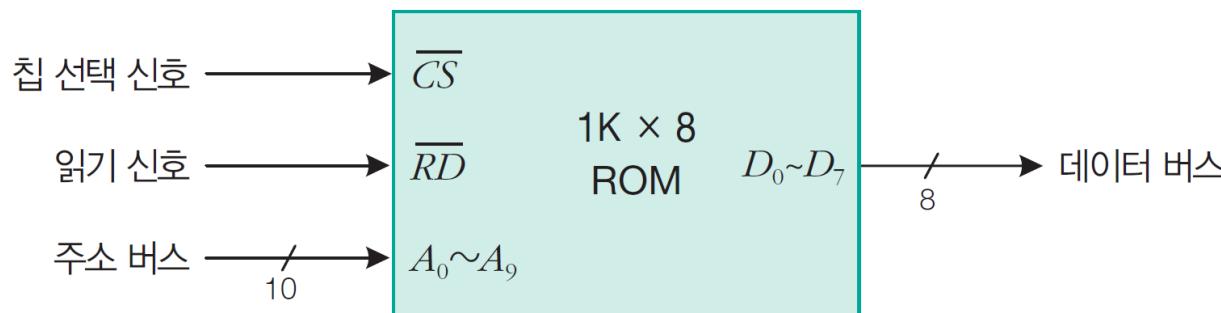
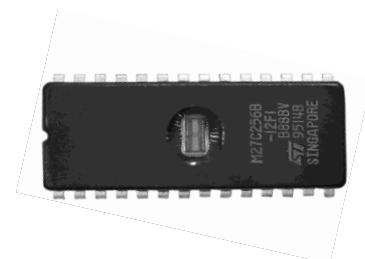


그림 6-10 1Kbyte ROM의 블록도

02 주기억 장치

❖ ROM의 종류

마스크 ROM (mask ROM)	<ul style="list-style-type: none">제조 과정에서 데이터를 영구적으로 저장하며, 저장된 것은 절대 변경할 수 없다.동일한 형태가 대량으로 필요할 때는 Mask ROM이 경제적이다.
PROM (programmable ROM)	<ul style="list-style-type: none">사용자가 ROM 라이터를 이용하여 프로그램을 할 수 있다.일단 프로그램을 하면 퓨즈의 연결 형태가 그대로 유지되며, 변경할 수 없다.
EPROM (erasable PROM)	<ul style="list-style-type: none">퓨즈가 절단되어도 모든 퓨즈들이 절단되지 않은 초기 상태로 복원할 수 있는 ROM이다.복원하는 과정은 일정 시간 자외선을 쪼이면 된다.
EEPROM (electrically EPROM)	<ul style="list-style-type: none">EPROM과 같으나, 복원 과정에서 자외선 대신에 전기 신호를 사용하여 지우는 PROM이다.



EPROM(UVEPROM)

02 주기억 장치

❖ 플래시메모리(flash memory)

- 플래시메모리는 블록 단위로 읽기 . 쓰기 . 지우기가 가능한 EEPROM의 한 종류
- 비휘발성 ROM의 장점과 정보의 입출력이 자유로운 RAM의 장점을 동시에 지닌 반도체 메모리
- 속도가 빠르며 전력소모가 적고, CD나 DVD처럼 드라이브를 장착해야 하는 번거로움이 없다.
- 2001년부터 USB 드라이브, thumb 드라이브라는 이름으로 소개되었으며, 이후 디지털 캠코더, 휴대폰, 디지털 카메라 등의 휴대용 디지털 기기에 사용되면서 사용량이 급격히 증가하였다.
- 반도체 칩 내부의 전자회로 형태에 따라 **NAND 플래시**와 **NOR 플래시**로 나뉜다.
- NAND 플래시는 대용량화에 유리하고 쓰기 및 지우기 속도가 빠르다.
- NOR 플래시는 읽기 속도가 빠른 장점을 갖고 있다.



(a) USB 메모리



(b) CF 카드



(c) SMC



(d) XD 픽처 카드



(e) MMC



(f) SD 카드



(g) MS Memory Stick

그림 6-11 플래시 메모리를 응용한 제품군

02 주기억 장치

□ RAM(random access memory)

- RAM은 휘발성이어서 사용하려면 전원을 계속 공급해야 하므로 일시적인 저장 장치로만 활용된다.
- RAM은 데이터의 읽기와 쓰기가 모두 가능하다.
- 임의 액세스 방식을 사용해 CPU가 지정하는 주소에 있는 정보를 직접 액세스할 수 있어 메모리의 위치에 관계없이 액세스 시간이 동일하다.
- **SRAM**은 플립플롭을 사용해 정보를 저장하지만, **DRAM**은 커패시터에 전하를 충전하는 방식으로 정보를 저장한다.

02 주기억 장치

❖ SRAM과 DRAM의 특징 비교

표 6-4 SRAM과 DRAM의 특징 비교

구분	SRAM	DRAM
구성 소자	플립플롭	커패시터
집적도	낮음	높음
전력 소모	많음	적음
동작 속도	빠름	느림
가격	고가	저가
재충전 여부	필요 없음	필요함
용도	캐시	주기억 장치

02 주기억 장치

예제 6-2

내부적으로 $1K \times 1K$ 정방향 배열로 구성된 $1M \times 1$ DRAM에서 충전으로 발생하는 대역폭 손실은 얼마인가? 단, 행 하나를 충전하는데 100ns 가 소요되면, 데이터 유실을 막기 위해 최소한 10ms 마다 재충전해야 한다.

풀이

$1K \times 1K$ 정방향 배열이므로 $1K$ 비트로 구성된 열이 $1K$ 개 존재한다. 한 번에 하나의 행을 재충전할 수 있으므로 전체 메모리 배열을 충전하는데 $1K \times 100\text{ns} = 0.1\text{ms}$ 가 걸린다. 따라서 10ms 마다 재충전하기 위해 0.1ms 를 사용해야 하므로 전체 대역폭의 $1\% (=0.1/10)$ 만큼 손실이 발생한다. 행의 수가 많아지면 대역폭 손실은 커질 것이다.

End of Example

02 주기억 장치

❖ SRAM의 내부 구조와 원리(4×4 SRAM)

- 4비트로 이루어진 4개의 기억 장소들로 구성 (실제 존재하지 않으며, 설명의 편의상 사용)
- 주소 비트 수 = 2, 데이터 데이터 입출력 선의 수 = 4
- $\overline{CS} = 0$ 이면 주소 입력 A_1, A_0 값에 따라 워드 4개 중 하나가 선택된다.
- $R/\overline{W} = 1$ 이면 읽기, 0이면 쓰기

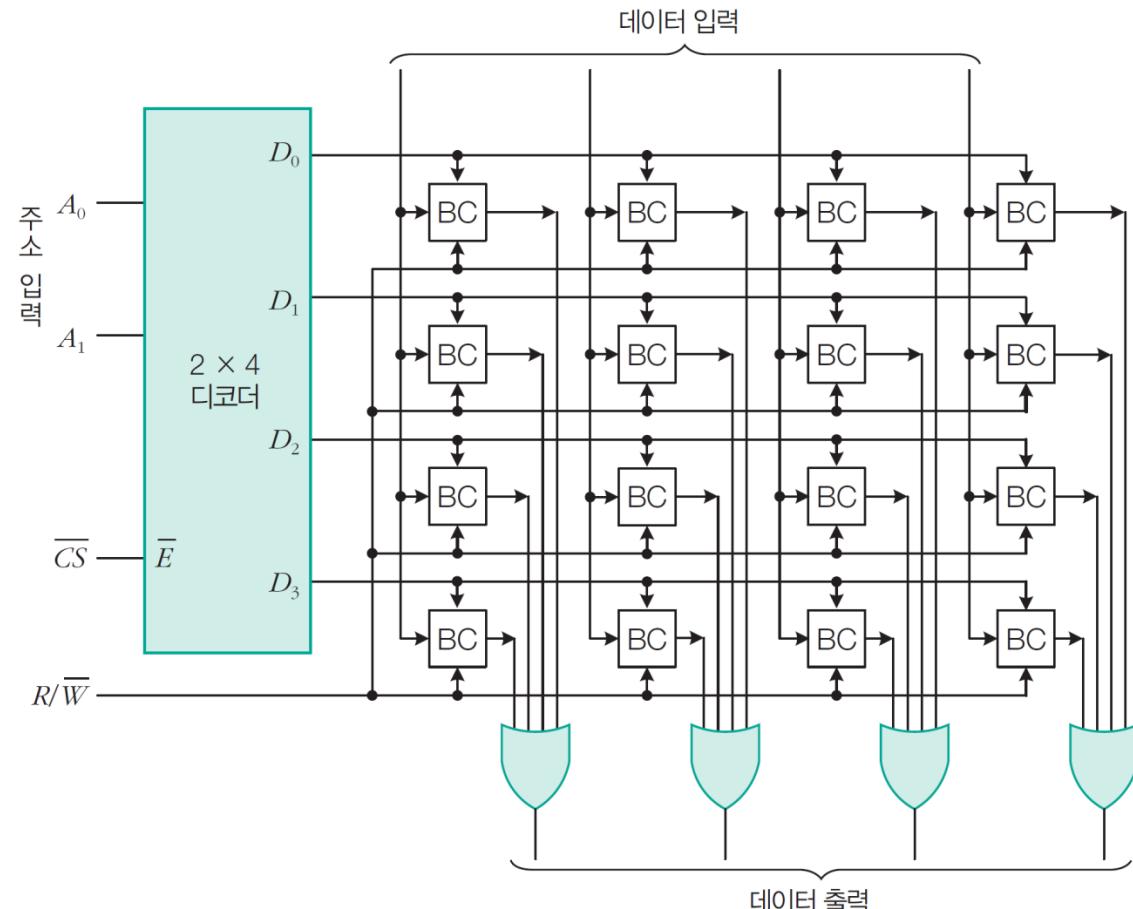
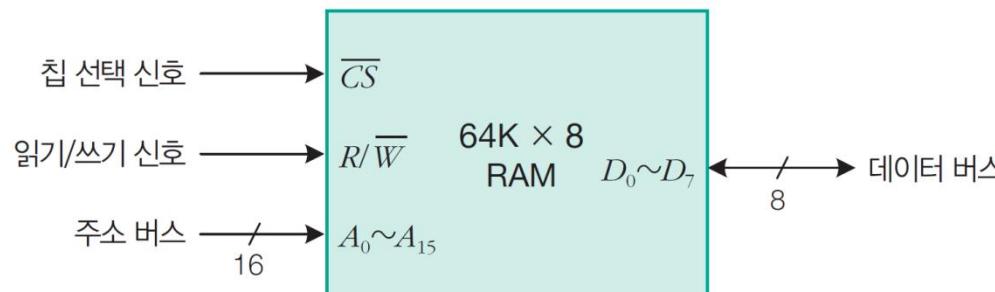


그림 6-13 4×4 SRAM의 기본 구조

02 주기억 장치

❖ 64Kbyte RAM의 블록도

- 64K×8bit는 8비트로 된 기억 장소들이 64K($=2^{16}$)개 배열된 경우이므로 주소선은 16개 필요하다.
- 데이터 선은 8개 필요하다.
- $\overline{CS} = 1$ 이면 제어 신호선들이나 입출력선들은 하이임피던스 상태가 된다.



(a) RAM의 블록도

\overline{CS}	R/\overline{W}	동작
1	×	선택되지 않음
0	1	읽기 동작
0	0	쓰기 동작

(b) 제어 신호에 따른 RAM의 동작

그림 6-14 64Kbyte RAM의 블록도

3 기억 장치 모듈의 설계

□ 워드 길이 확장

- 기억장치 칩의 데이터 I/O 비트 수가 워드 길이보다 적은 경우
→ 여러 개의 칩들을 병렬로 접속하여 기억장치 모듈을 구성
- 각 칩의 주소 수는 기억 장치의 주소 수와 같은 $16(=2^4)$ 개이므로 전체 주소 공간은 0000~1111번지가 된다.

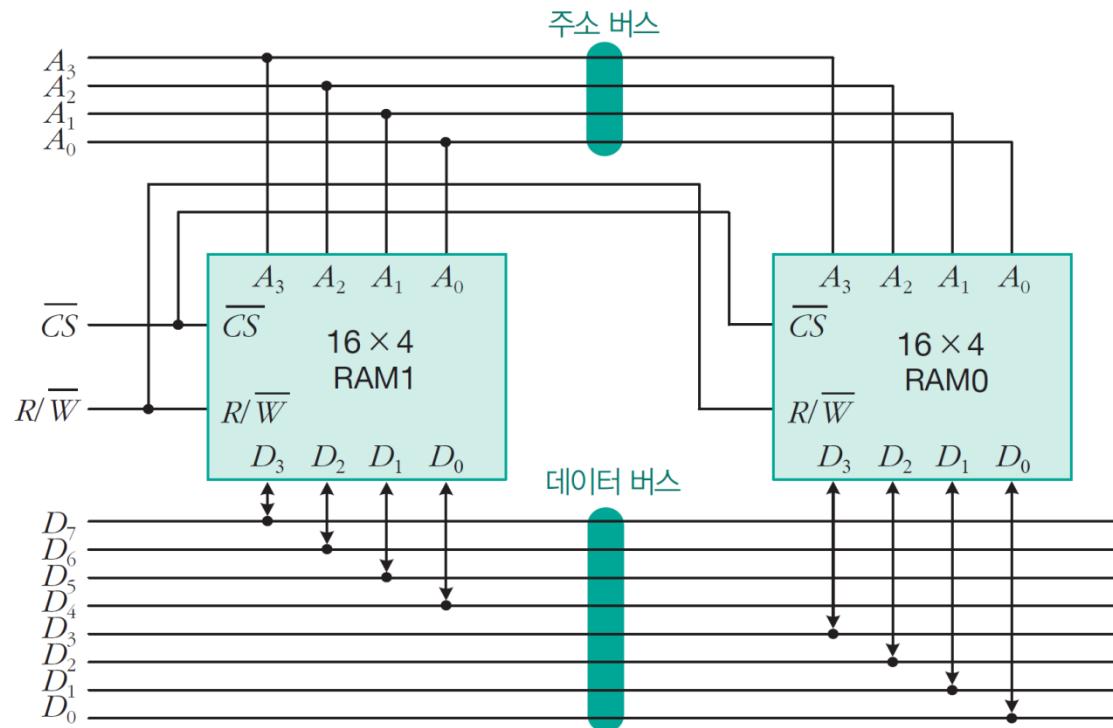


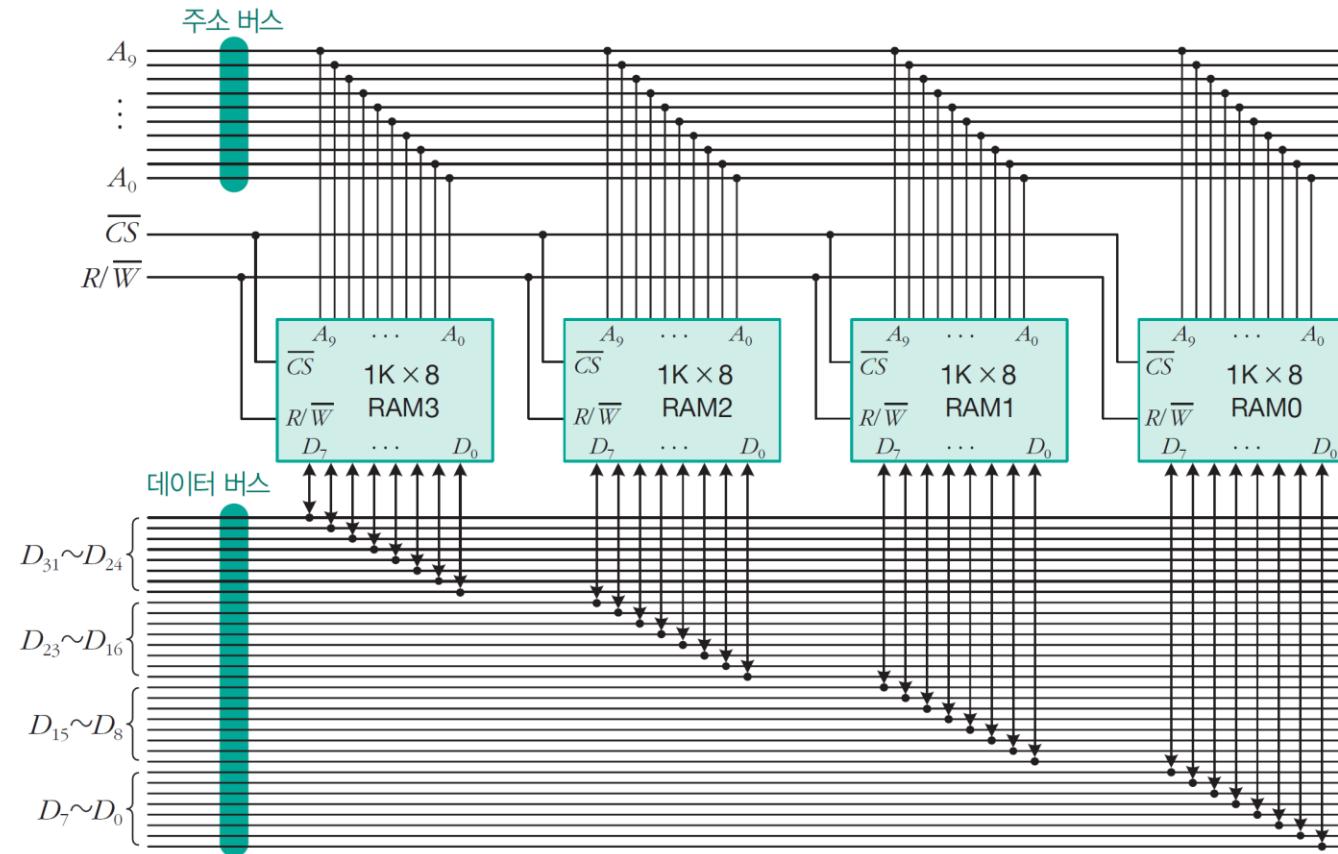
그림 6-15 워드 길이 확장(16×4 RAM 2개를 이용해 16×8 RAM으로 확장)

02 주기억 장치

예제 6-3 1K×8 RAM 4개를 사용해 1K×32 RAM을 구성하여라.

풀이

- 주소선 10개가 사용되므로 주소 공간은 000H~3FFH($0000000000_{(2)}$ ~ $1111111111_{(2)}$)번지다.



02 주기억 장치

□ 워드 용량 확장

- 필요한 기억장소의 수가 각 기억장치 칩의 기억장소 수보다 많은 경우
→ 여러 개의 칩들을 직렬 접속하여 기억장치 모듈을 구성
- RAM0의 주소 공간 범위 : $A_4A_3A_2A_1A_0 = 00000 \sim 01111$
- RAM1의 주소 공간 범위 : $A_4A_3A_2A_1A_0 = 10000 \sim 11111$

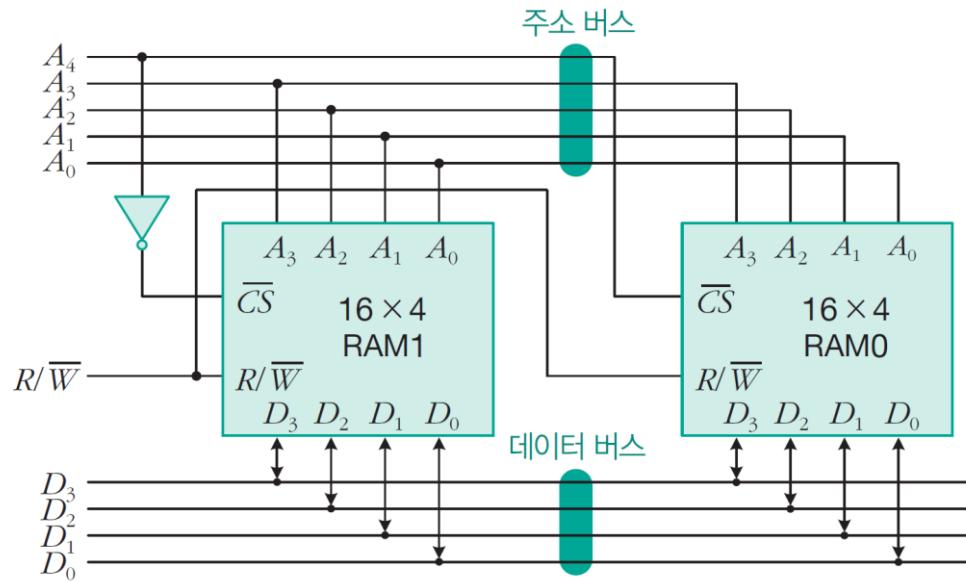


그림 6-16 워드 용량 확장(16×4 RAM 2개를 사용해 32×4 RAM으로 확장)

02 주기억 장치

예제 6-4 1K×8 RAM 4개를 사용해 4K×8 RAM을 구성하여라.

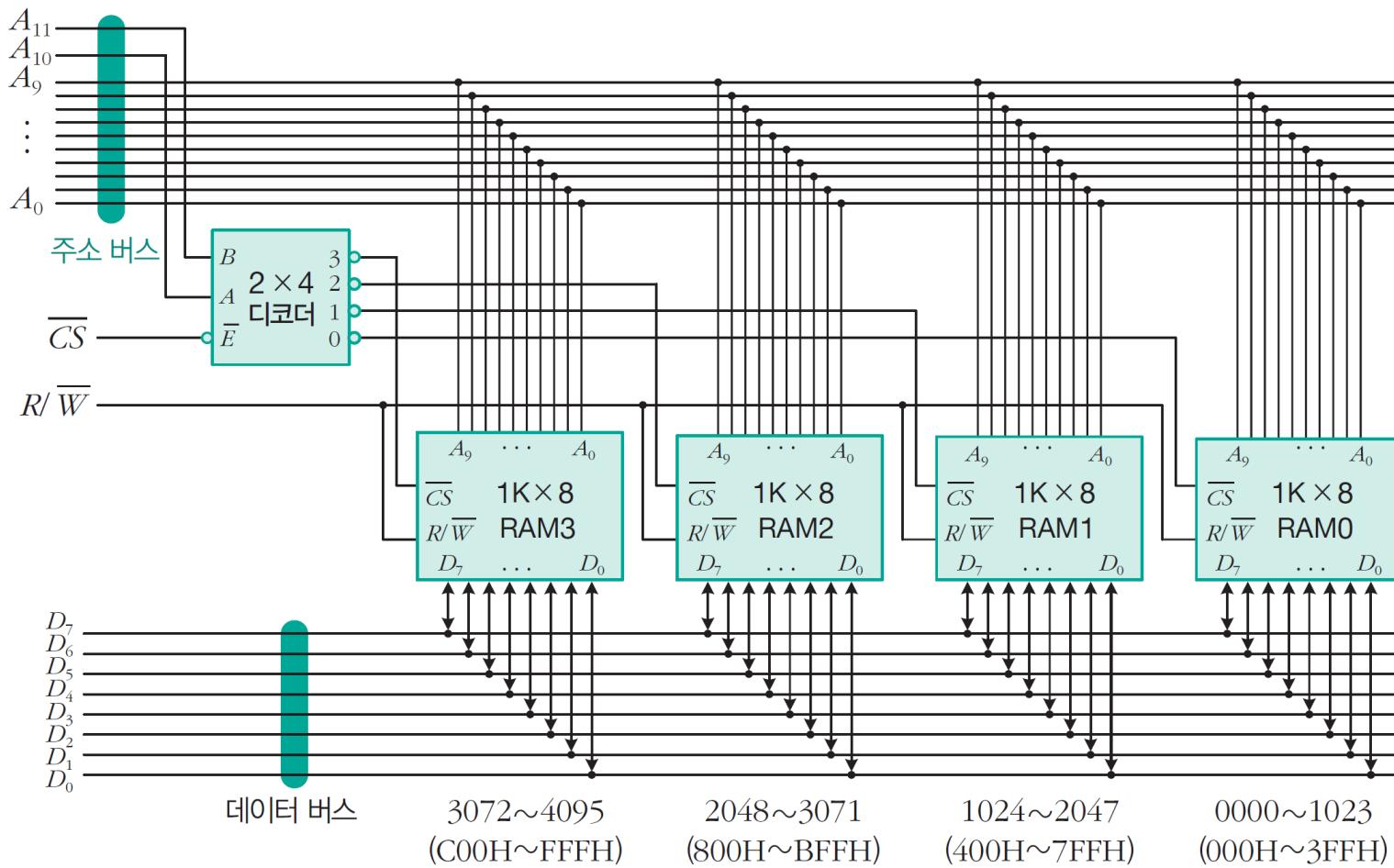
풀이

- 주소 비트(12개: A11~A0) 접속 방법
 - 상위 2비트(A11,A10) : 주소 해독기를 이용하여 4개의 칩 선택(chip select) 신호 발생
 - 하위 10비트 (A9~A0) : 모든 칩들에 공통으로 접속
- 전체 주소 영역 : 000H ~ FFFH
- 데이터 버스 : 모든 기억장치 칩에 공통 접속 → 한 번에 8비트씩 액세스

메모리 칩	주소 공간(16진수)	주소 비트							
		A ₁₁ A ₁₀ A ₉ A ₈				A ₇ A ₆ A ₅ A ₄		A ₃ A ₂ A ₁ A ₀	
RAM0	000H~3FFH	0	0	0	0	0	0	0	0
		0	0	1	1	1	1	1	1
RAM1	400H~7FFH	0	1	0	0	0	0	0	0
		0	1	1	1	1	1	1	1
RAM2	800H~BFFH	1	0	0	0	0	0	0	0
		1	0	1	1	1	1	1	1
RAM3	C00H~FFFH	1	1	0	0	0	0	0	0
		1	1	1	1	1	1	1	1

각 RAM에 지정되는 주소 영역

02 주기억 장치



End of Example

02 주기억 장치

□ 8비트 CPU의 주기억 장치 설계

❖ 기억장치 모듈의 설계 순서

- ① 컴퓨터시스템에 필요한 기억장치 용량 결정
- ② 사용할 칩들을 결정하고, 주소 표(address map)를 작성
- ③ 세부 회로 설계

❖ 8-비트 CPU를 위한 기억장치의 설계

- 용량 : 1Kbyte ROM, 2Kbyte RAM
- 주소 영역 : ROM = 0번지부터, RAM = 400H 번지부터
- 사용 가능한 칩들 : 1K×8bit ROM, 512×8bit RAMs

표 6-5 간단한 주기억 장치의 메모리 맵

메모리 칩	주요 공간(16진수)	주소 비트									
		A_{11}	A_{10}	A_9	A_8	A_7	A_6	A_5	A_4	A_3	A_2
ROM	000H~3FFH	0	0	X	X	X	X	X	X	X	X
RAM0	400H~4FFH	0	1	0	0	X	X	X	X	X	X
RAM1	500H~5FFH	0	1	0	1	X	X	X	X	X	X
RAM2	600H~6FFH	0	1	1	0	X	X	X	X	X	X
RAM3	700H~7FFH	0	1	1	1	X	X	X	X	X	X

02 주기억 장치

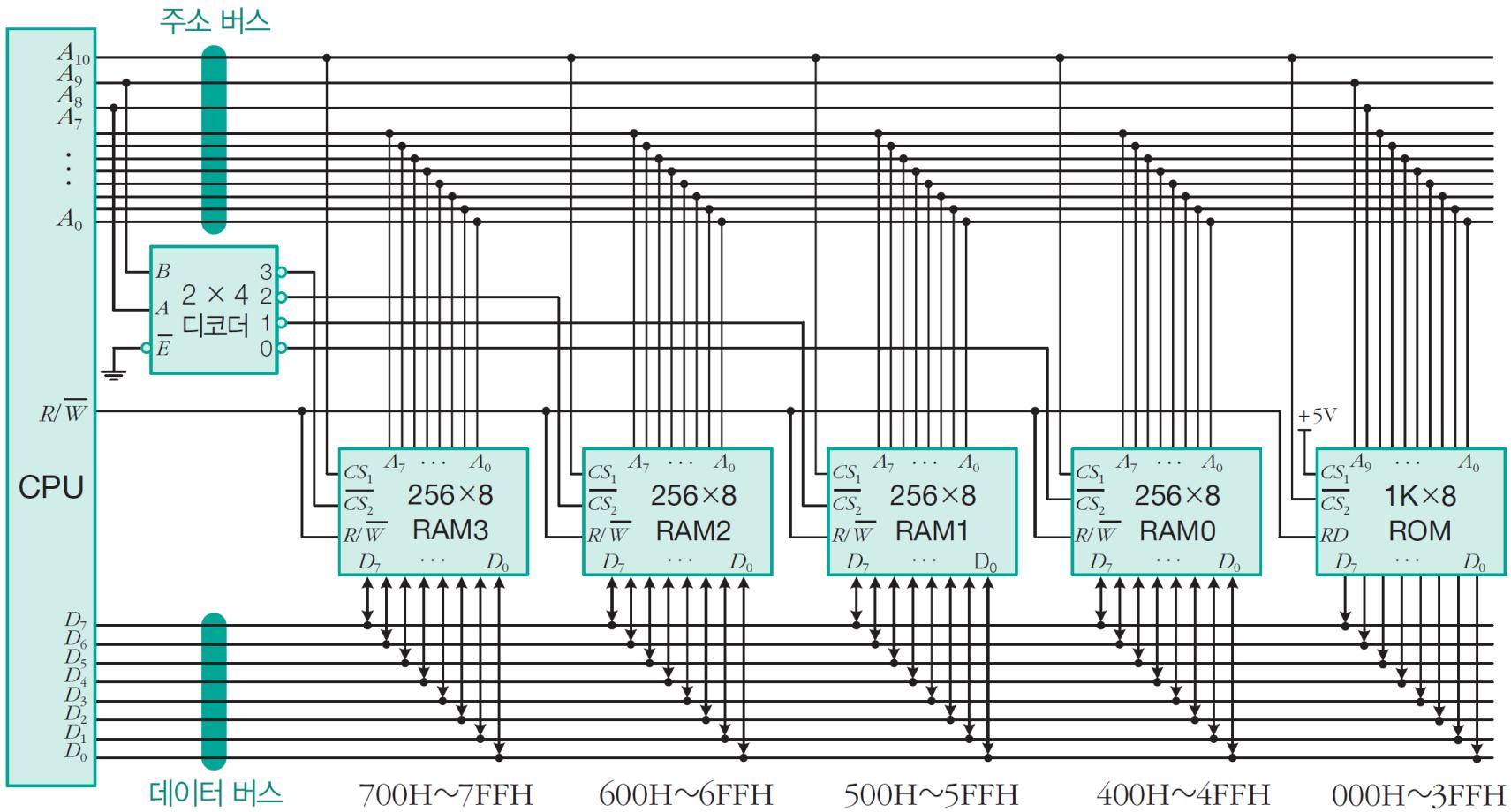


그림 6-17 8비트 CPU의 주기억 장치 설계

02 주기억 장치

□ SIMM과 DIMM

❖ SIMM(Single-In-line Memory Module)

- SIMM은 30핀과 72핀 두 종류가 있다. 주요 차이점은 데이터 경로의 크기에 있다.
- SIMM의 메모리 용량은 256Kbyte에서 32Mbyte까지 다양하다.
- 일반적으로 30핀 SIMM은 8비트 데이터 버스용으로 설계되었다.
- 72핀 SIMM은 32비트 데이터 버스를 수용할 수 있으며, 64비트 데이터 버스의 경우에는 SIMM 2 개가 필요하다.

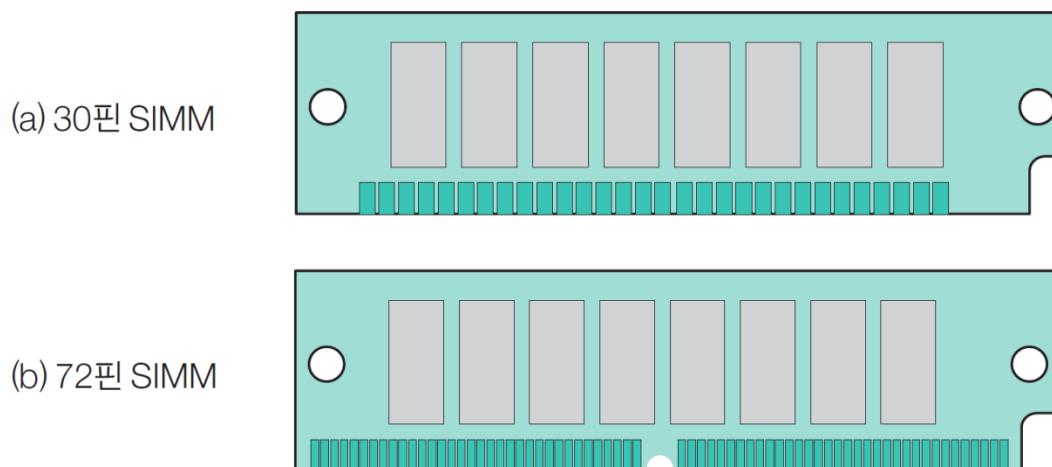


그림 6-18 30핀과 72핀 SIMM

02 주기억 장치

❖ DIMM(Dual-In-line Module Memory)

- DIMM은 입력핀과 출력핀을 보드 양면에 분산시켰다.
- DIMM은 보통 72핀, 100핀, 144핀, 168핀을 가지고 있으며, 32비트와 64비트 데이터 경로를 모두 수용할 수 있다.
- 일반적으로 DIMM의 메모리 용량은 4Mbyte에서 512Mbyte이다.
- SIMM용 소켓과 DIMM용 소켓은 물론 다르며, 바꾸어서 사용할 수 없다.

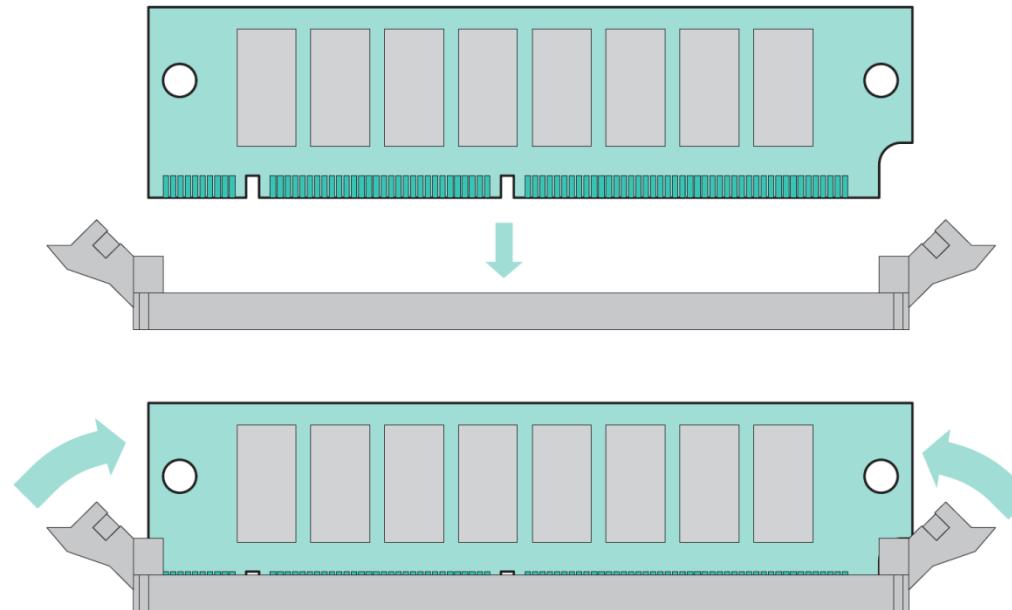


그림 6-19 DIMM의 시스템 보드 장착

Summary

- 기억 장치의 의미와 읽기·쓰기 과정과 기억 장치 관련 용어·특징 이해
- RAM과 ROM의 특성 이해
- 기억 장치 모듈 설계