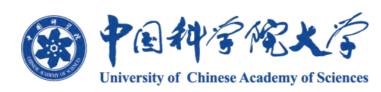


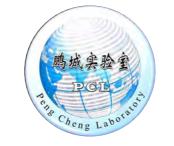
第三期"一生一芯"启动会

"认识芯片、敬畏芯片"

2021-7-7













第三期"一生一芯"

- 介绍: "一生一芯" 计划专注提升同学们在芯片方向的动手实践和主动探索的能力,力求让同学们理解和掌握从体系结构设计到RTL开发,再到SoC集成和验证,并经由综合和物理设计等,最终形成GDSII版图的完整过程
- **目标**:实现一个五级流水线、可启动 RT-Thread 的 RV64 处理器核,集成至 SoC 并进行验证,通过测试验收即可流片

■ 延伸目标

- 实现可以启动Linux的处理器核,或实现乱序多发射处理器核
- 参与SoC支撑团队工作,完成数十个处理器核的SoC集成和验证工作(达成可流片)
- 参与 IC后端的支撑团队工作,掌握IC后端的实践经验(达成可流片)

"一生一芯"

是一个人才培养计划

所以,其目标并非是一定要做出来特别优秀的芯片

而是要

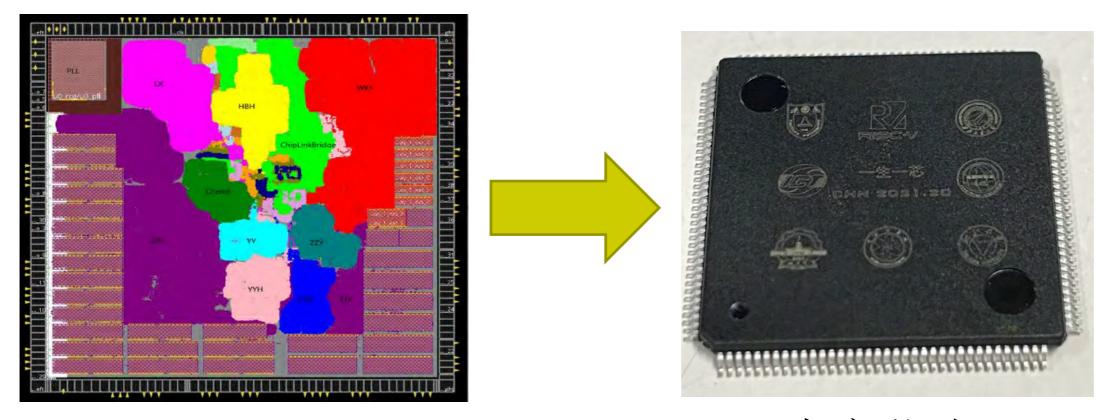
培养更多的同学,通过主动探索和积极实践 学习和掌握芯片设计的知识和能力

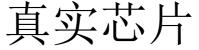
通过"一生一芯"可以获得什么?

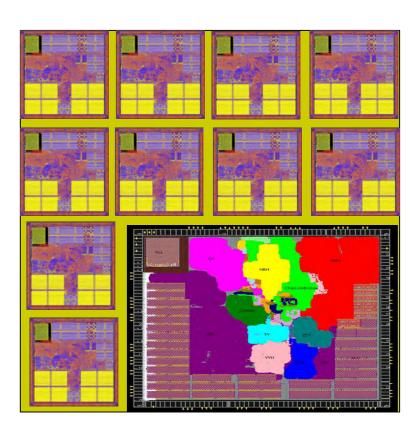
- 系统知识能力:主动探索,动手实践,问题拆解,逐步推进
- 知识能力:
 - 掌握从体系结构设计到RTL开发,再到SoC集成和验证的过程;了解RTL代码经由综合和物理设计等,最终生成GDSII版图过程
- ■真实芯片

MDD

■ MDD:多个处理器核,各自作为独立 IP,集成到一颗 SoC 芯片上







将来实现

三期的时间节点

■宣讲会: 6月30日

■正式启动:7月7日

■实施过程:提供每周任务列表和线上答疑 (7月到10月)

■负责:完成处理器核开发和验证(10月7日)

■组织评审团队,评审所有提交流片的处理器核设计(9月15日到10月7日)

■参与: 完成 SoC 集成和验证 (11月7日)

■了解:完成后端设计并生成版图 (11月30日)

■负责:回片封装后的调试(次年4月中旬)

实施过程

■ 基本原则:

■ "一生一芯"鼓励主动探索和积极实践。**没有课堂式教学,仅提供关键节点的引导和部 分参考资料**。绝大部分任务,都需要同学们自己去查资料和动手摸索

■推进流程

- **工作记录**:每 1~3 天,按指定格式提交学习记录;可以空白,但不能编造
- 代码日志: 写代码记得用 git commit, 保留log, 这是了解同学们开发过程的重要依据
- **任务列表:**会有3~5次讲解,此后以周为粒度,提供学习指引,不提供课堂教学
- **节点检查:** 每周向助教汇报学习进展; 助教会答疑, 同时就学习进展进行提问

■流片要求(参与流片的芯片,需要开源出来)

- 代码测试:通过指定的测试用例,并成功启动 RT-Thread
- 技术答辩: 由数名老师和助教组成评审队伍, 考核打分

■学术诚信

■ 提交到答辩环节的代码,若抄袭作弊,通报批评,上黑名单,向所有发起组织和机构公开

同学们需要做的

■任务列表

- 按任务列表推进项目工作,时间谨供参考,可根据个人基础和时间安排,提前后延后
- https://docs.qq.com/sheet/DZkxaeUpkdXZQaHZZ?tab=BB08J2

■日常推进

- 每 1 ~ 3 天,提交一次工作进展汇报到线上;**基础较弱的同学,建议一天一记**
- 如果有问题,可以每周参加两次答疑(答疑的Schedule提前一周发布)
- 工作记录和开发日志,会作为后期指导和追踪大家工作进展的重要依据

■工作记录

- 复制一份样例中的"进度记录链接中的文档"到腾讯文档上,设置为(公开只读,仅自己可编辑)
- 把自己"进度记录模板"的链接地址,填写到在线文档"一生一芯学习汇报"上

■进度检查

- 助教组,每周会安排一次在线会议,听取大家的"进展汇报",每位同学 1 分钟
- 7月底,根据大家的"进展汇报",再确定进入"一生一芯"的正式名单
- 基础较好的同学,可以提出申请,自行安排时间,无需每周提交记录

助教需要做的

- 第一个月 (7.7 8.7)
 - 报名 569 人, 共分为 7 个组, 每组 80人
 - 每周 1 次检查进展, 1~2 次答疑(全部公开答疑, 具体时间提前一周发布)
- 第二个月 (8.7 9.7)
 - 根据首月的实施过程,调整方案;补充答疑助教;补充SoC/IC的支撑团队
- 第三个月 (9.7 10.7)
 - 处理器核和SoC对接,标准化接口和提交流程
 - 部分处理器核开始接入SoC
- 第四个月 (10.7 11.7) : SoC 集成和验证 (支撑团队)
- 第五个月 (11.7 11.30) : IC后端设计 (支撑团队)

助教需要做的

https://docs.qq.com/sheet/DZG1NVExCWXpMaER6

■ 分组:

■ 第一组: 1-99号同学

■ 第二组: 101-199号同学

■ 第三组: 200-299号同学

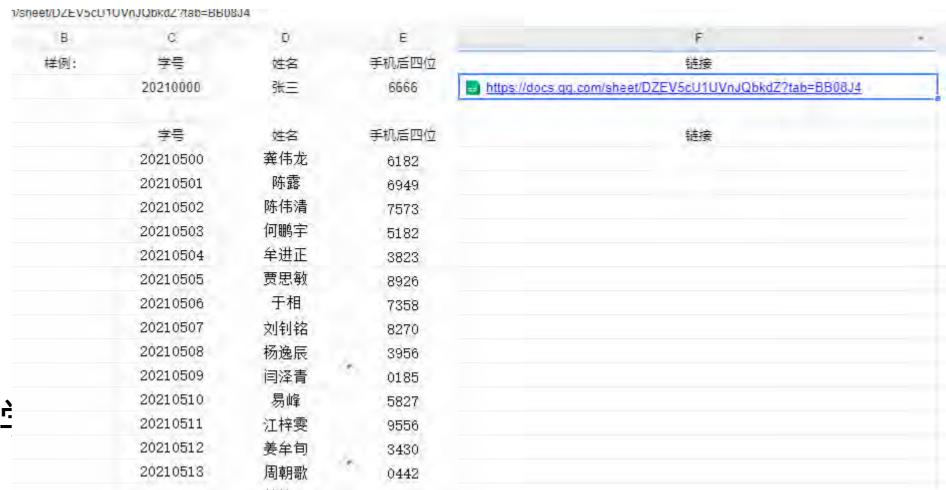
■ 第四组: 300-399号同学

■ 第五组: 400-499号同学

■ 第六组: 500及之后加入同意

■ 记录方法:

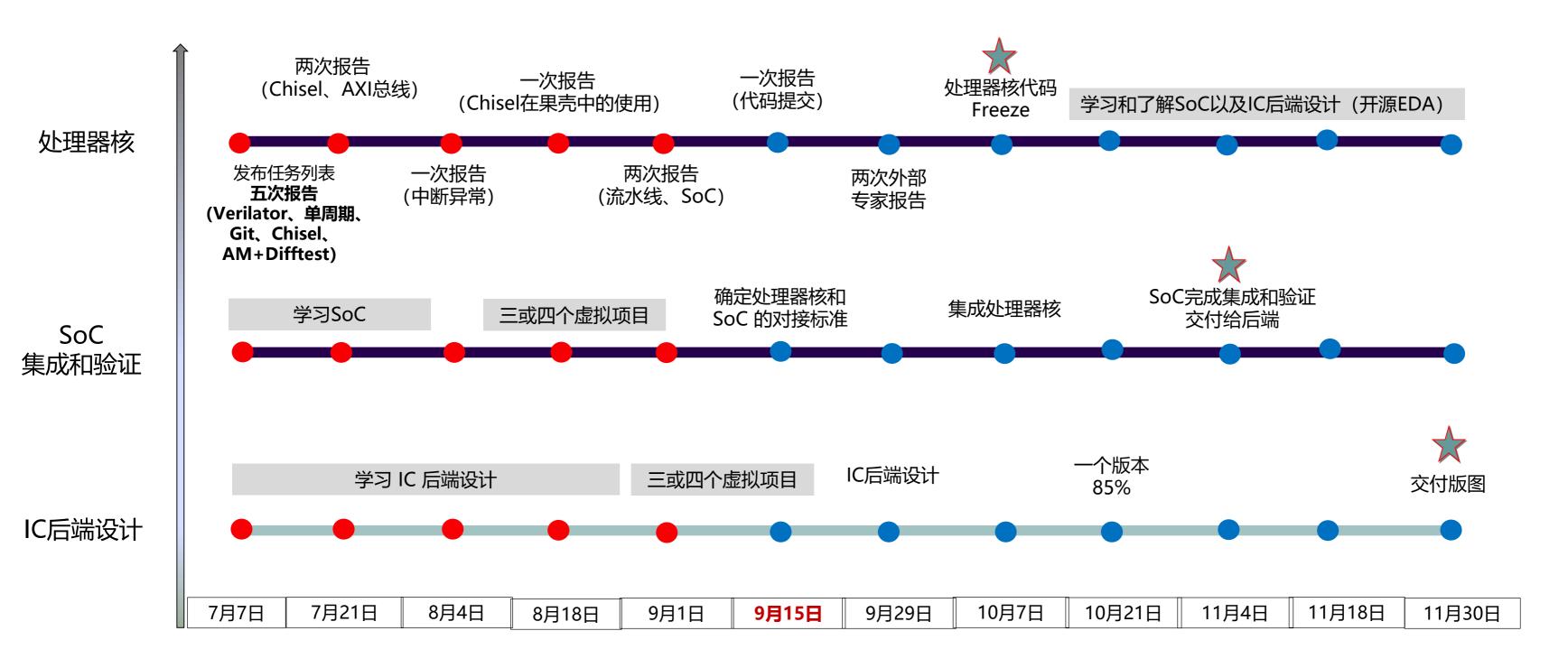
- 组队参加的同学,仅需由一人填写工作汇报即可
- 多次报名的同学,在其中一个上边填报即可



工作记录

Α	В	С	D	E	F	G	Н	I	J
	2021000-张三-项目进展进度记录								
	日期	计划用时	计划任务	工作时间	总时长	任务完成情况	卡了一段时间的bug	备注	记录故事/心情
第一周									
第二周									
第三周									

项目时间节点



明年四月下旬,调试板卡

报告列表 (大致时间,可能会微调)

■ 处理器核 (14个报告)

- 7.9 Verilator介绍; 7.12 单周期介绍; 7.13 Git 操作
- 7.14 Chisel 入门; 7.17 AM+Difftest 环境
- 7.20 Chisel 使用经验;
- 7.31 总线和输入输出; 8.14 中断异常; 8.16 RT-thread 移植
- 8.20 Chisel 在果壳中的应用; 8.29 流水线介绍
- 9.5 处理器核和SoC的对接; 9.18 代码提交
- 两个,外部邀请的专家报告

■ 其他报告 (3个)

- 10月, SoC 集成和验证, 一个报告
- 10~11月,开源EDA设计芯片,两个报告

处理器核(助教 16人)

■工作内容

■ 准备讲义和其他辅助材料;组织报告和答疑

■ 预计周期

■ 7月7日到10月7日

■ 组织团队

■ 技术顾问:余子濠

■ 技术负责: 薛臻, 杨烨, 洪志博, 夏斌

■ 组织负责: 洪志博, 夏斌

■助教团队

■ 王嵩岳(国科大);叶从容(集美大学);桑乾龙(武汉大学);潘星雨(重庆邮电);胡轩(计算所);刘实(浙大);苑子琦(浙大);刘定邦(哈工大深); 周聪(天大);肖天海(港科大);张宇轩(西交大);尹承彬(上海交大)

支撑团队

- SoC团队 (5, 可加)
 - 工作内容: SoC集成和验证,前后仿,综合和时序约束等
 - **预计周期**: 10月7日到11月7日
 - 技术顾问: 刘彤
 - 技术负责: 张文迪
 - 技术团队: 陈超 (东南),谢王照琪 (澳门科技),吴泽辉 (华南理工),龙康杰 (上海科大)
- IC后端团队 (6, 可加)
 - 工作内容:实施物理设计,并生成可流片的 GDSII 版图
 - **预计周期**: 11月7日到11月30日
 - 技术顾问: 何伟及其团队
 - **技术负责**: 庄楚楠, 张书涵
 - **技术团队:** 耿一洋 (武汉大学),方闻绩 (南航),夏丽平 (华南师范),熊启 (北大深)

大家会问到的问题

■ 是否可以参与 SoC 和 IC 后端的工作

■ 我们会安排几次报告,给大家讲解 SoC 和 IC 后端的工作; SoC 和 IC 后端支撑工作比较重要,需要长时间(3~4个月)训练,才能进入项目(1个月)。所以,报名SoC和IC 后端的同学们,需要经过面试方可。7月底,答疑助教、SoC和IC后端还有一次补录

■ 关于流片的名额

- 目前的经费支持,是到 100个处理器核,但包老师正在争取赞助,力求覆盖到更多名额
- 正在国外读书的同学,以及已经参加工作的同学,受经费支持范围的影响,只能参与学习,无法支持流片,请大家理解
- 我们是把多个同学的处理器核,集成到同一个 SoC 上,以减轻SoC和后端设计的压力
- 故而,每颗芯片内部并非只有一个同学的处理器核
 "一生一芯"的流片方法、规格,都会由项目组来规划如果最后面积不足,部分处理器核会被要求砍掉一些功能请严格遵守项目组制定的标准和代码等规则

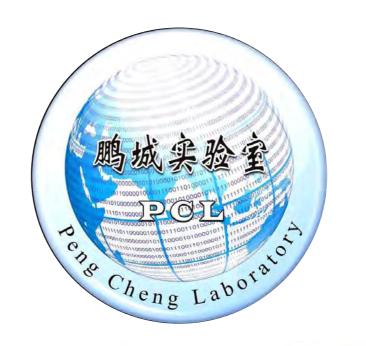


今年报名的同学很多,挑战很大 我们希望能有更多同学从"一生一芯"中获益 故而,需要从前三周的执行过程中 获得经验和数据,来调整和优化执行方案

感谢"一生一芯"的指导团队、助教团队和支撑团队

以及发起单位和支撑单位的支持和赞助













上海处理器技术创新中心

謝謝! 请批评指正

<u>xiebiwei@ict.ac.cn</u>

Opensource-talents@pcl.ac.cn