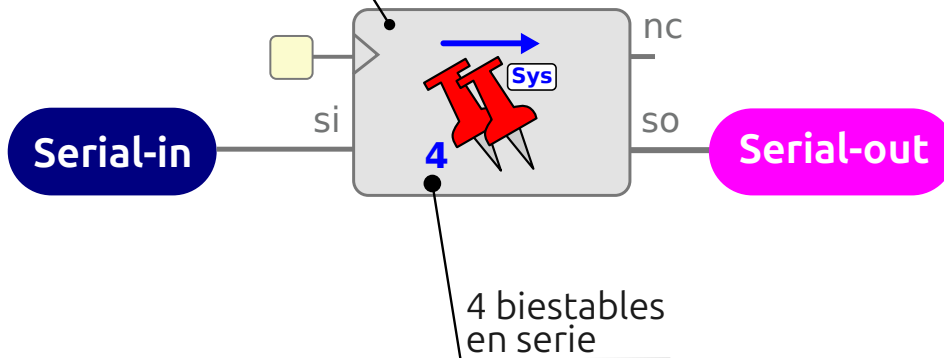


Circuito en Icestudio

Fragmento de circuito

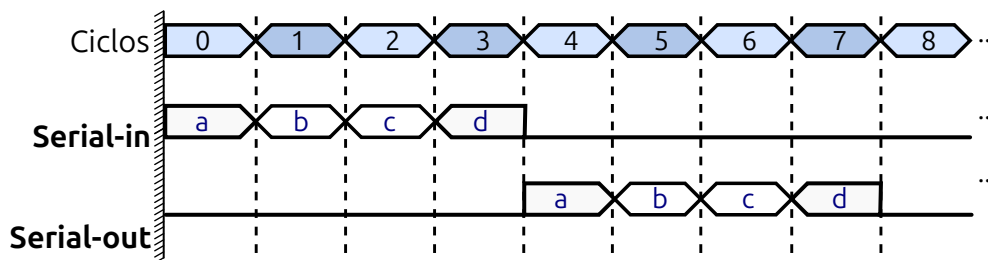
¡Nuevo bloque!

icesreg.04-sys-SR-basic



Cronograma

Registro de desplazamiento de 4 bits



Entrada de los bits genéricos a, b, c y d

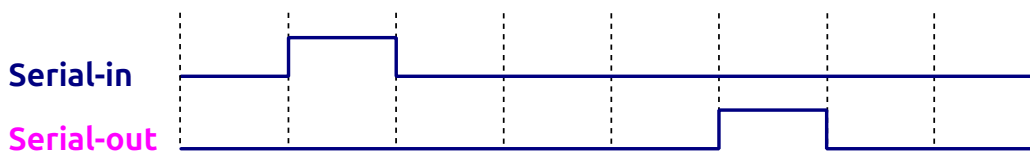
4 bits de almacenamiento

Estado

Ciclo	Estado			
0	0	0	0	0
1	a	0	0	0
2	b	a	0	0
3	c	b	a	0
4	d	c	b	a
5	0	d	c	b
6	0	0	d	c
7	0	0	0	d
≥8	0	0	0	0

Resultado

Señales retrasadas 4 ciclos



046

sreg-04-sys-sr-basic

Registro de desplazamiento de 4 bits encapsulado

TUTORIAL (Obijuan)