

Circuito en Icestudio

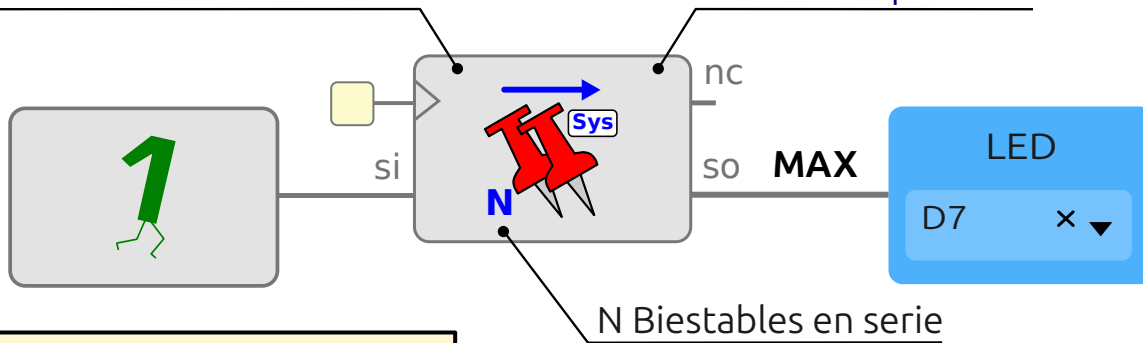
icesreg.N-sys-SR-basic:

Registro de desplazamiento de N bits

META-Componente

Equivalente a **unary-n-timer**

Esquema de circuito



La Señal MAX se activa al cabo de un **tiempo D**

$$D = N.T = \frac{N}{F} = \frac{\text{Biestables}}{\text{Freq. sys}}$$

Caso práctico

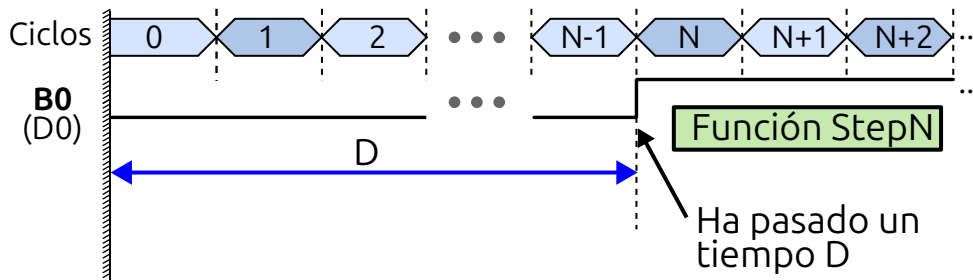
N=12 F=12MHz

D=1µs Placa Alhambra-II

Medición del tiempo

Recursos: LC: N+1 IO: 1

Cronograma



Estado

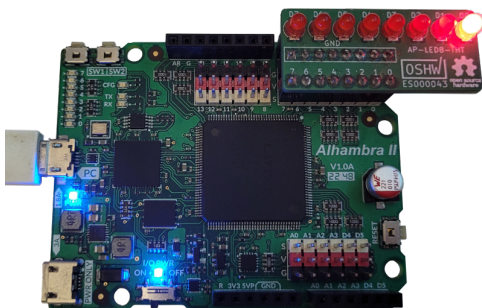
Ciclo					MAX
0	0	0	...	0	0
1	1	0	...	0	0
2	1	1	...	0	0
⋮	⋮	⋮	⋮	⋮	⋮
N-1	1	1	...	1	0
≥N	1	1	...	1	1

N bits de almacenamiento

Resultado

Caso de estudio
Temporizador de 12 Biestables

Circuito: **STEPN**



LED0 se enciende al cabo de **1µs**

Temporizador unario de N ciclos implementado con registro de desplazamiento encapsulado



055 sreg-unary-n-timer

TUTORIAL (Obijuan)