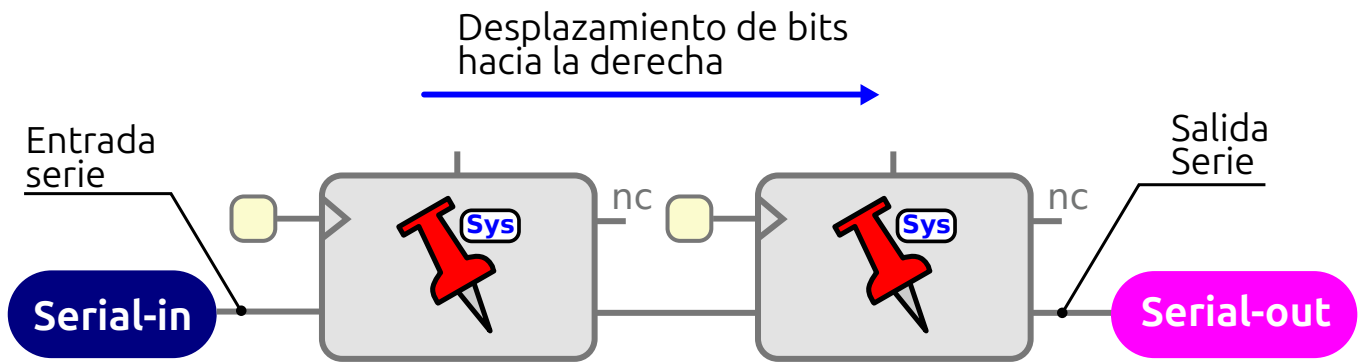
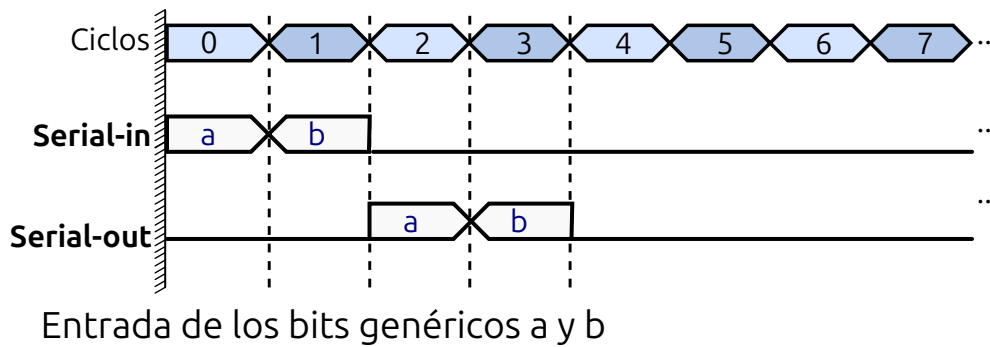


Circuito en Icestudio



Fragmento de circuito

Cronograma



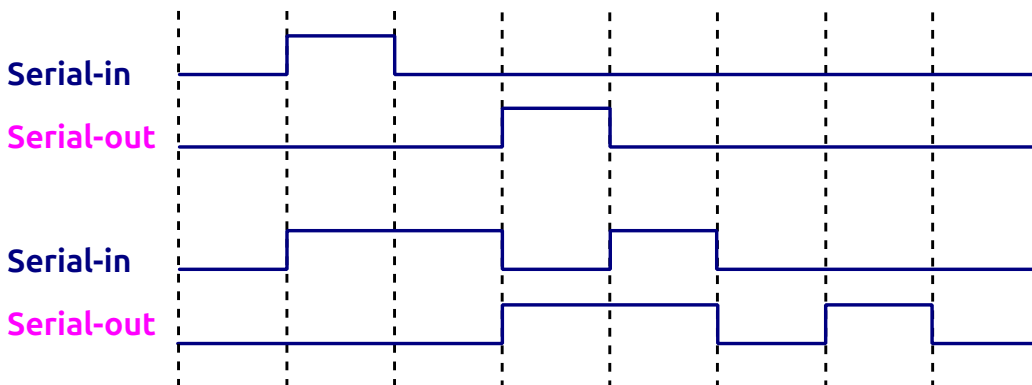
Estado

Ciclo	Estado	
0	0	0
1	a	0
2	b	a
3	0	b
≥4	0	0

2 bits de almacenamiento

Resultado

Señales retrasadas 2 ciclos



038

shift-reg2

Registro de desplazamiento de 2 bits

TUTORIAL (Obijuan)