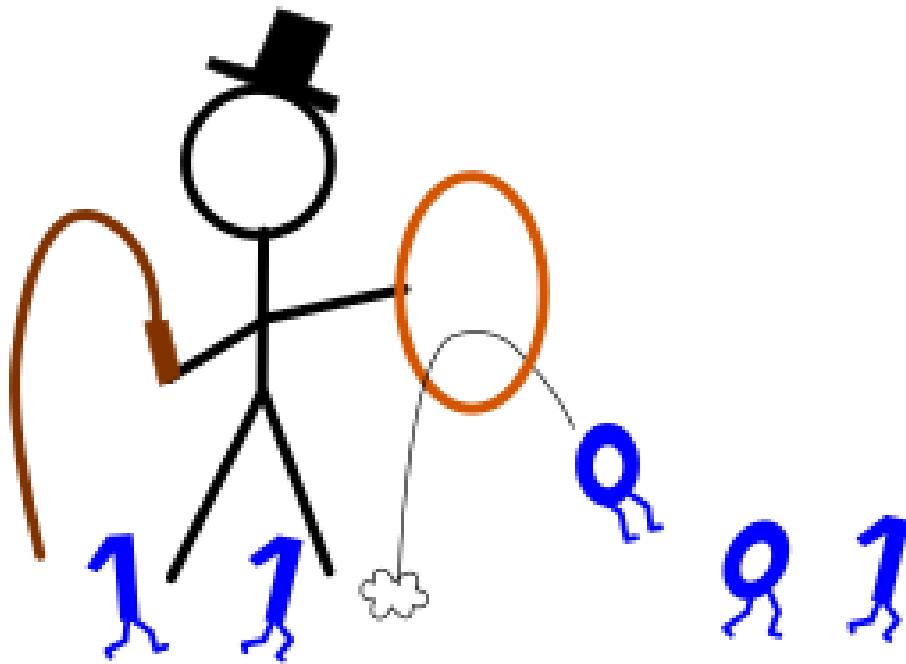




# Electrónica digital divertida con FPGAs libres



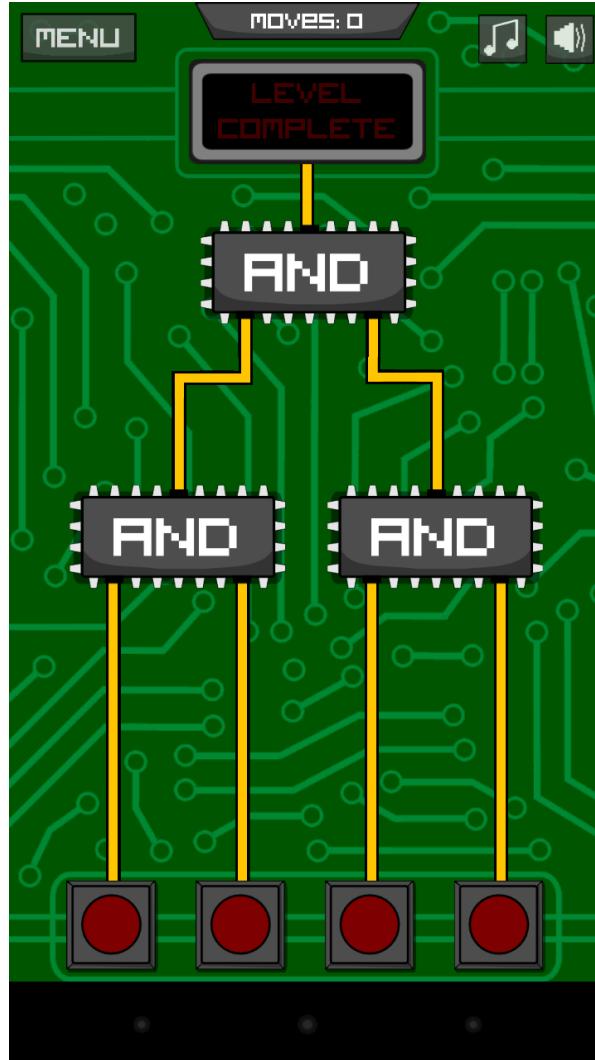
Juan González Gómez (Obijuan)

<https://github.com/Obijuan>

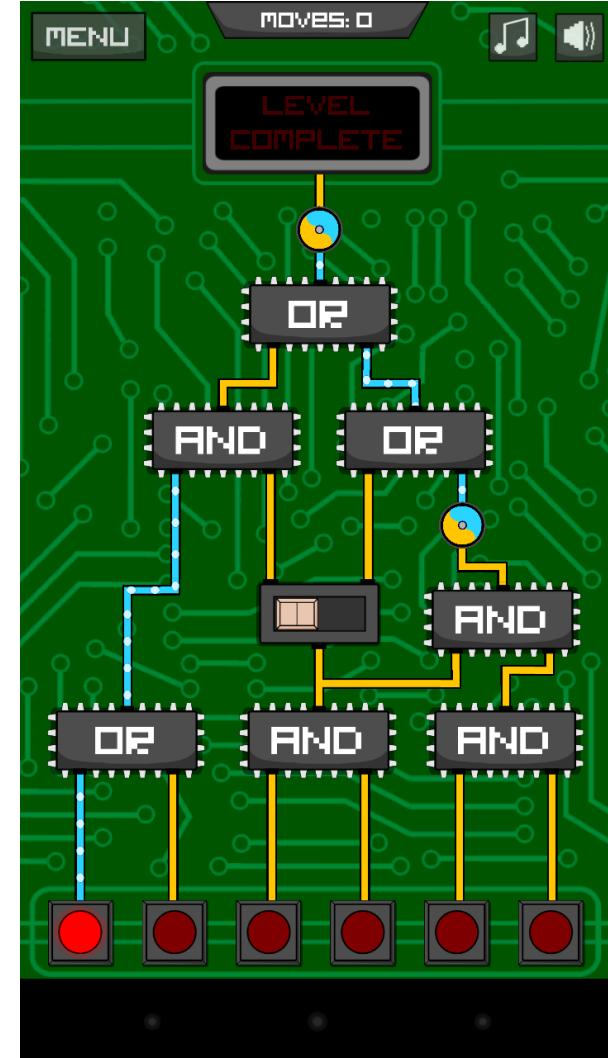
# Motivación

**Electrónica digital accesible**

*¿Cómo podrían los niños y los no electrónicos diseñar circuitos digitales?*



APP:  
Circuit  
Scramble



La electrónica digital es intuitiva y...  
¡Divertida!

# Contenido

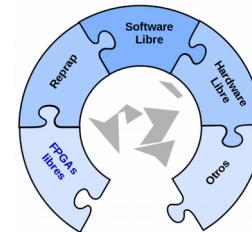
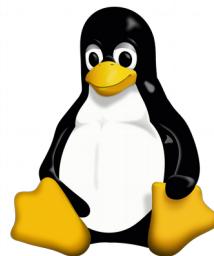
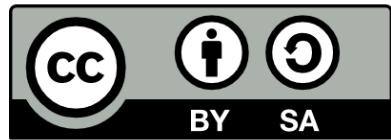
**PARTE I: Demos**

**PARTE II: FPGAs Libres**

# You're leaving the Privative sector...



## A partir de aquí: Sólo tecnologías libres

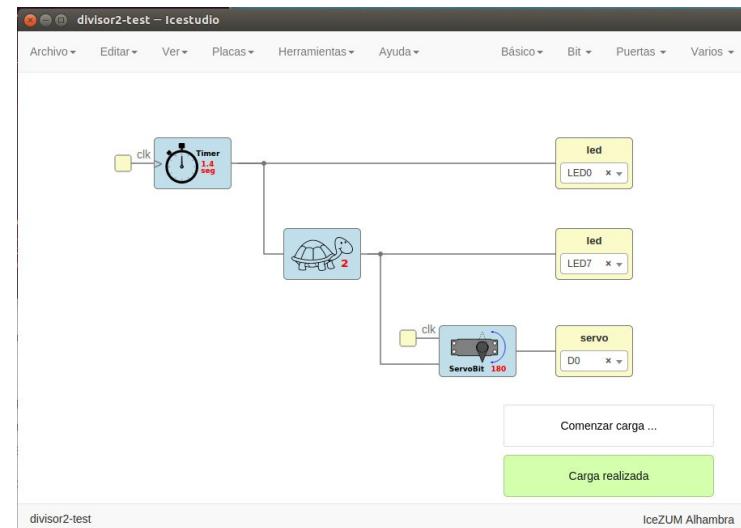


# Herramientas

Icezum Alhambra v1.1

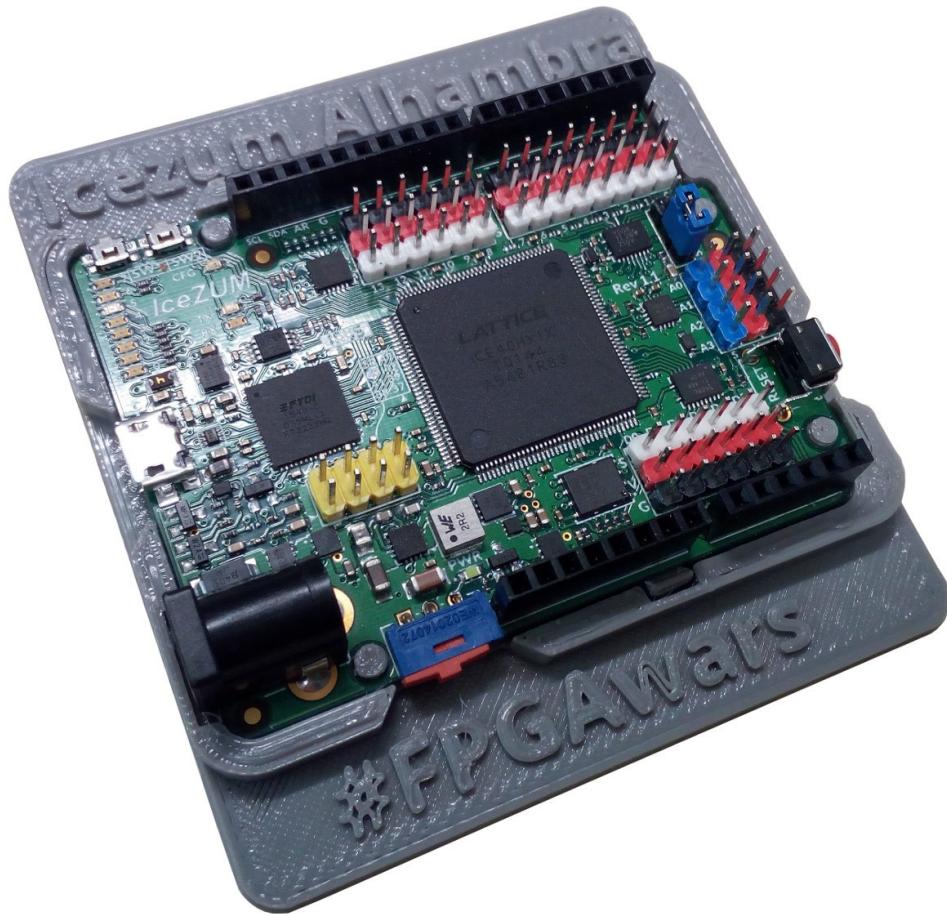


Icestudio 0.3



*FPGA Libre*

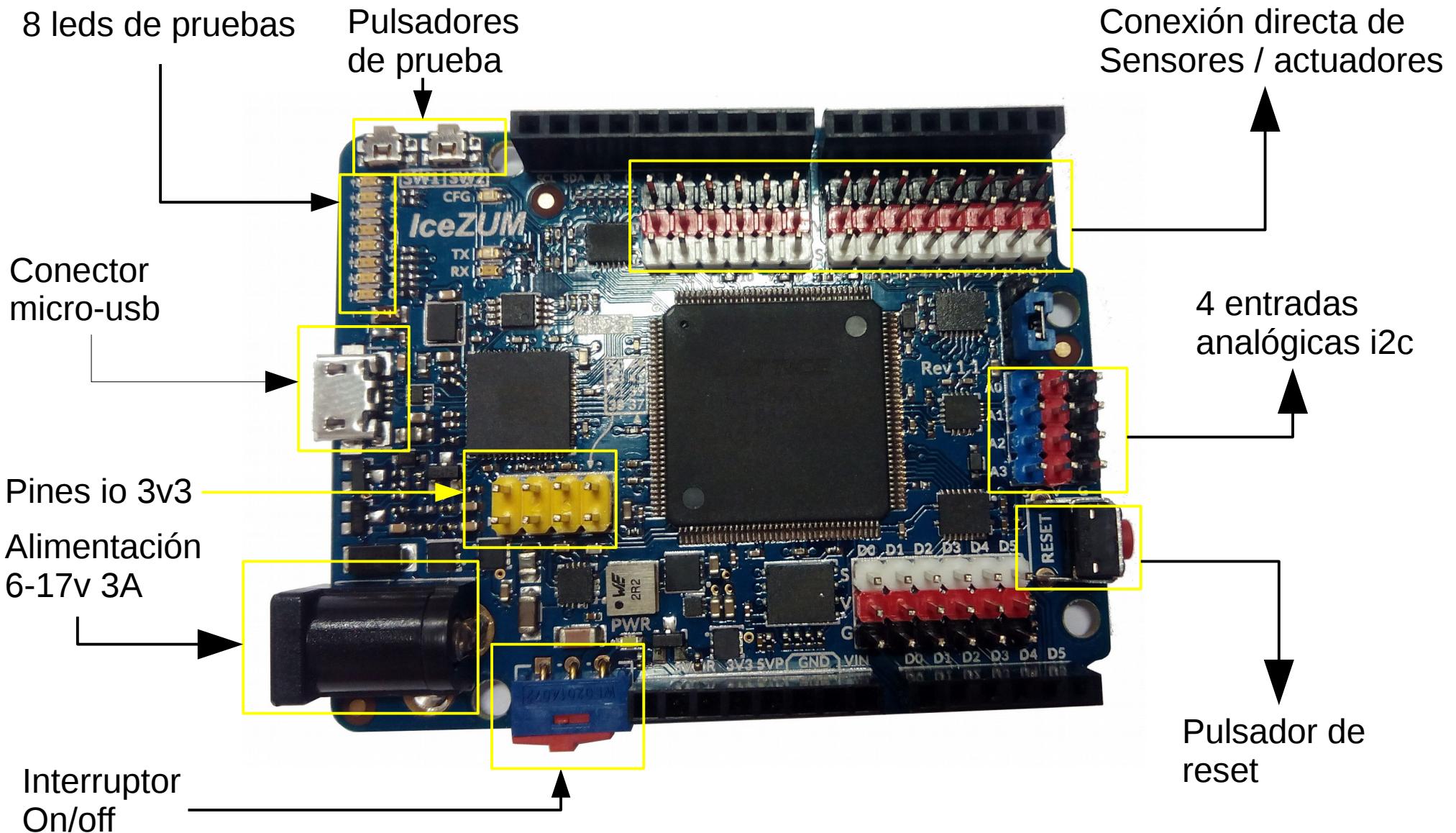
# Icezum Alhambra v1.1



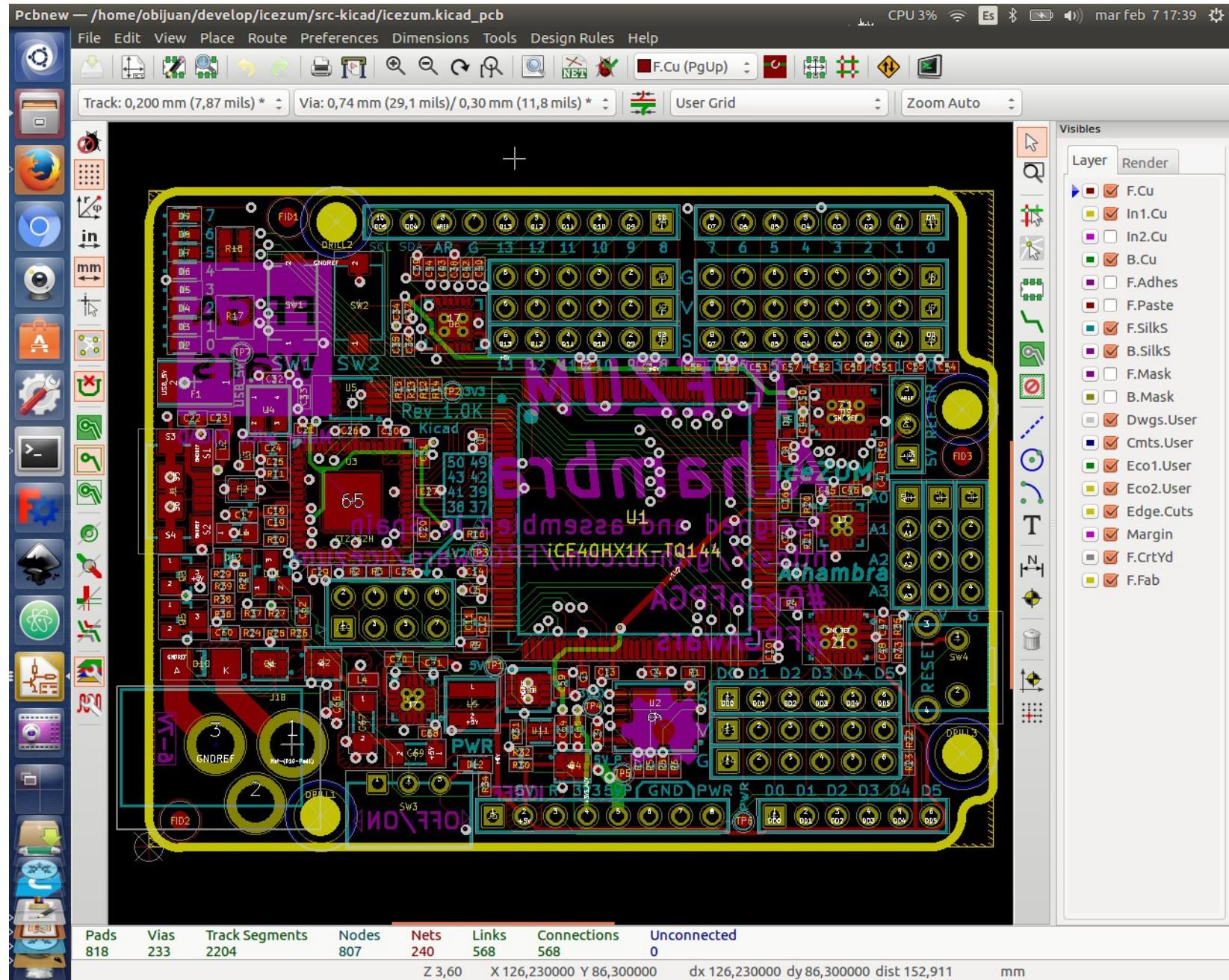
- Autor: **Eladio Delgado**
- Diseñada en Pinos del Valle (Granada)
- Arduino de las **FPGAs**
- Compatible Arduino
- Fácil conexión de circuitos externos/sensores/servos
- Reutilización de los shields de arduino
- 20 entradas/salidas de 5v
- 3A corriente de entrada
- Perfecta para hacer robots

<https://github.com/FPGAwars/icezum/wiki>

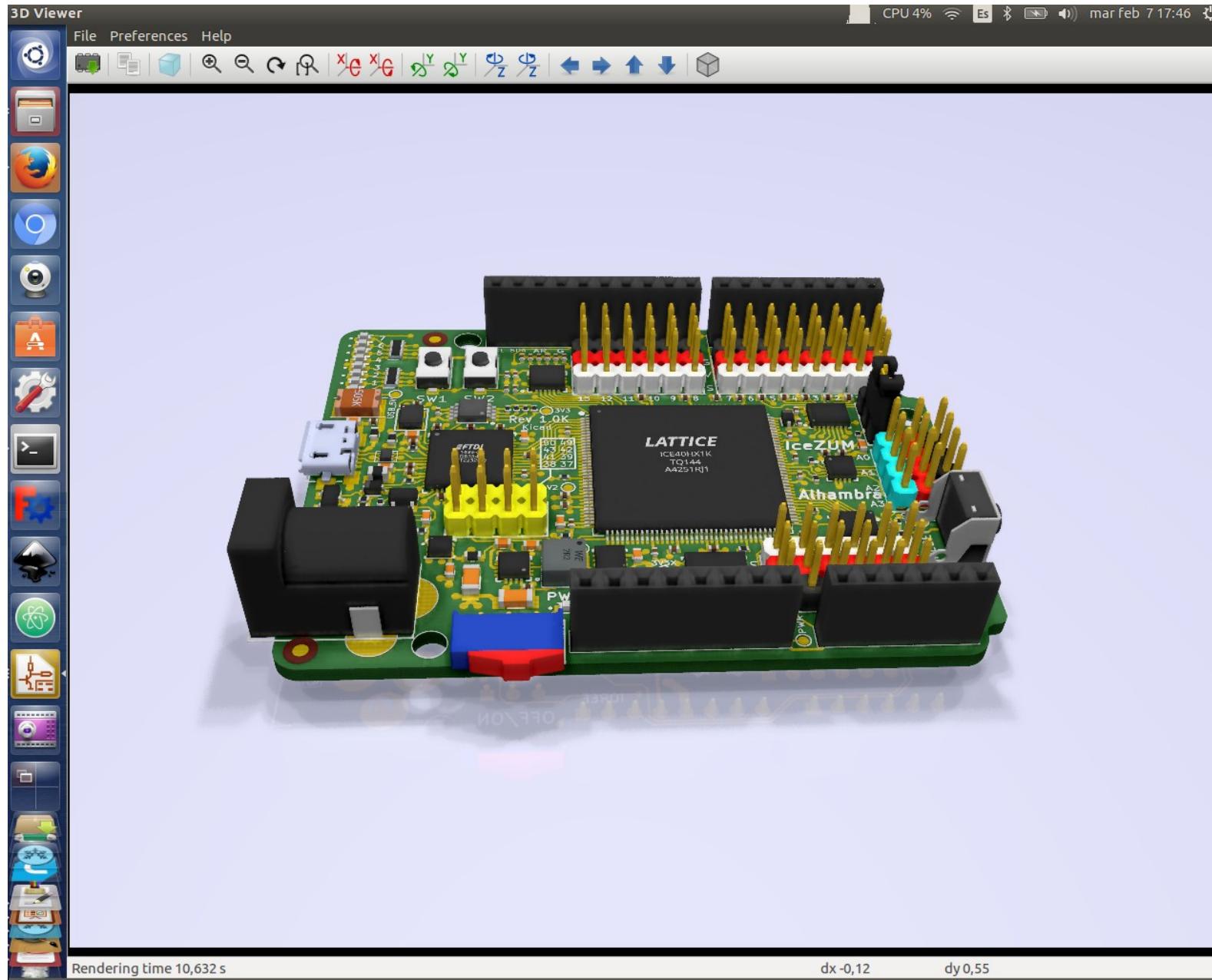
# Icezum Alhambra v1.1



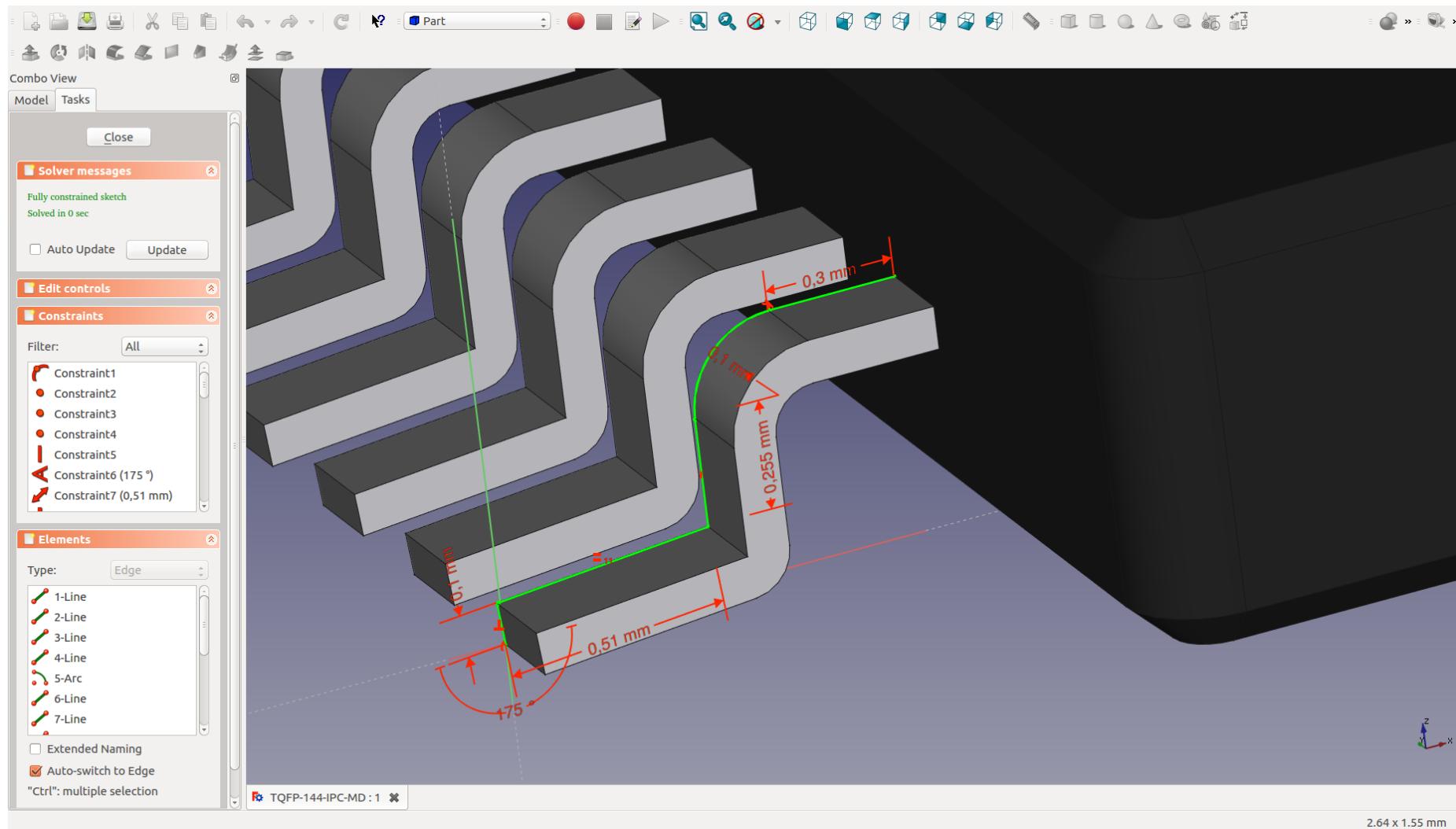
# Esquemas en Kicad



# Placa 3D en Kicad

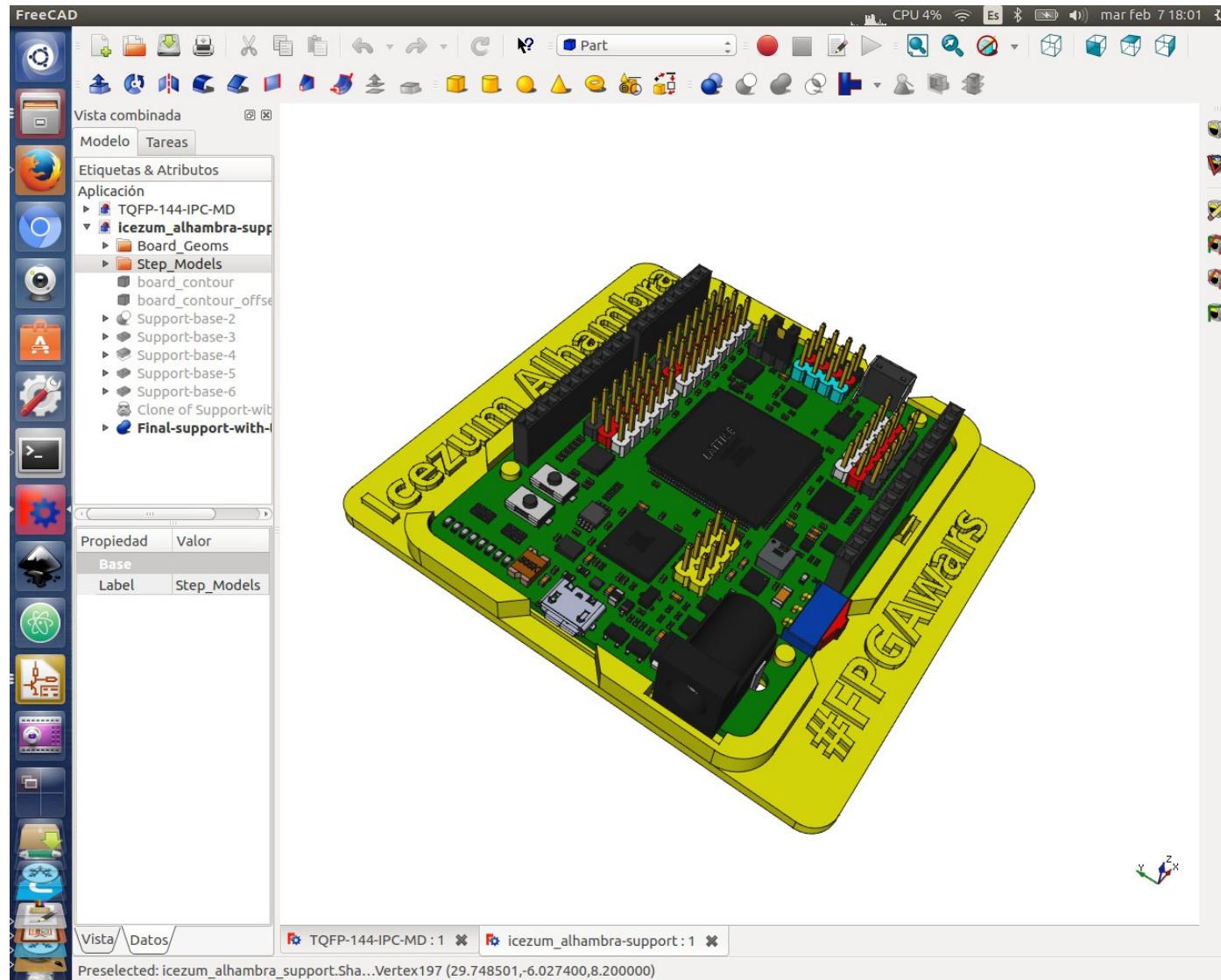


# ¡Fuentes de componentes en FreeCAD!



<https://github.com/FreeCAD/FreeCAD-library>

# Soporte imprimible en FreeCAD

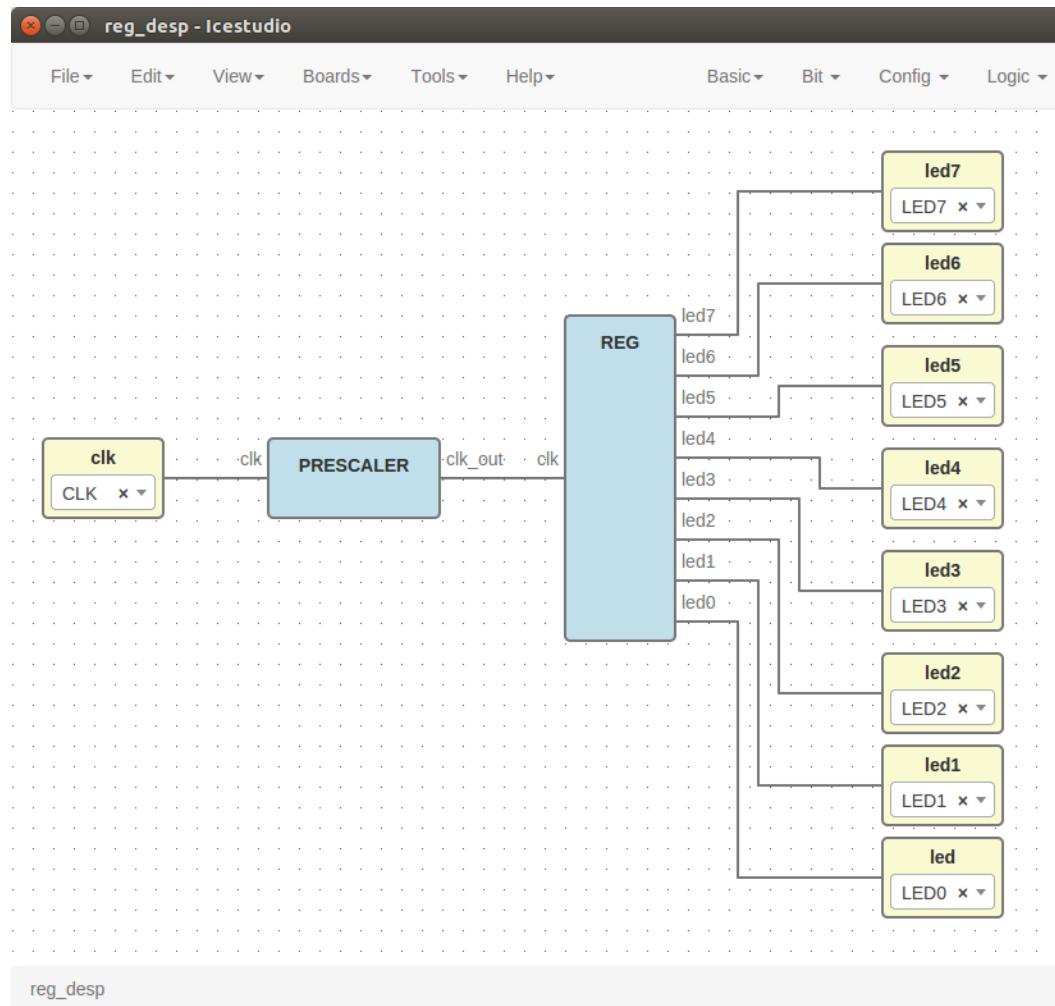


<https://github.com/FPGAwars/Icezum-Alhambra-3D-support/wiki>



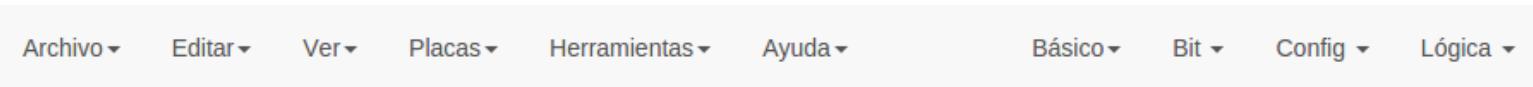
# icestudio

<https://github.com/FPGAwars/icestudio>



- Autor: **Jesús Arroyo**
- Electrónica digital para todos
- Herramienta visual
- Traduce a verilog

# Ejemplo Hola Mundo



¡CIRCUITO HOLA MUNDO!

-----

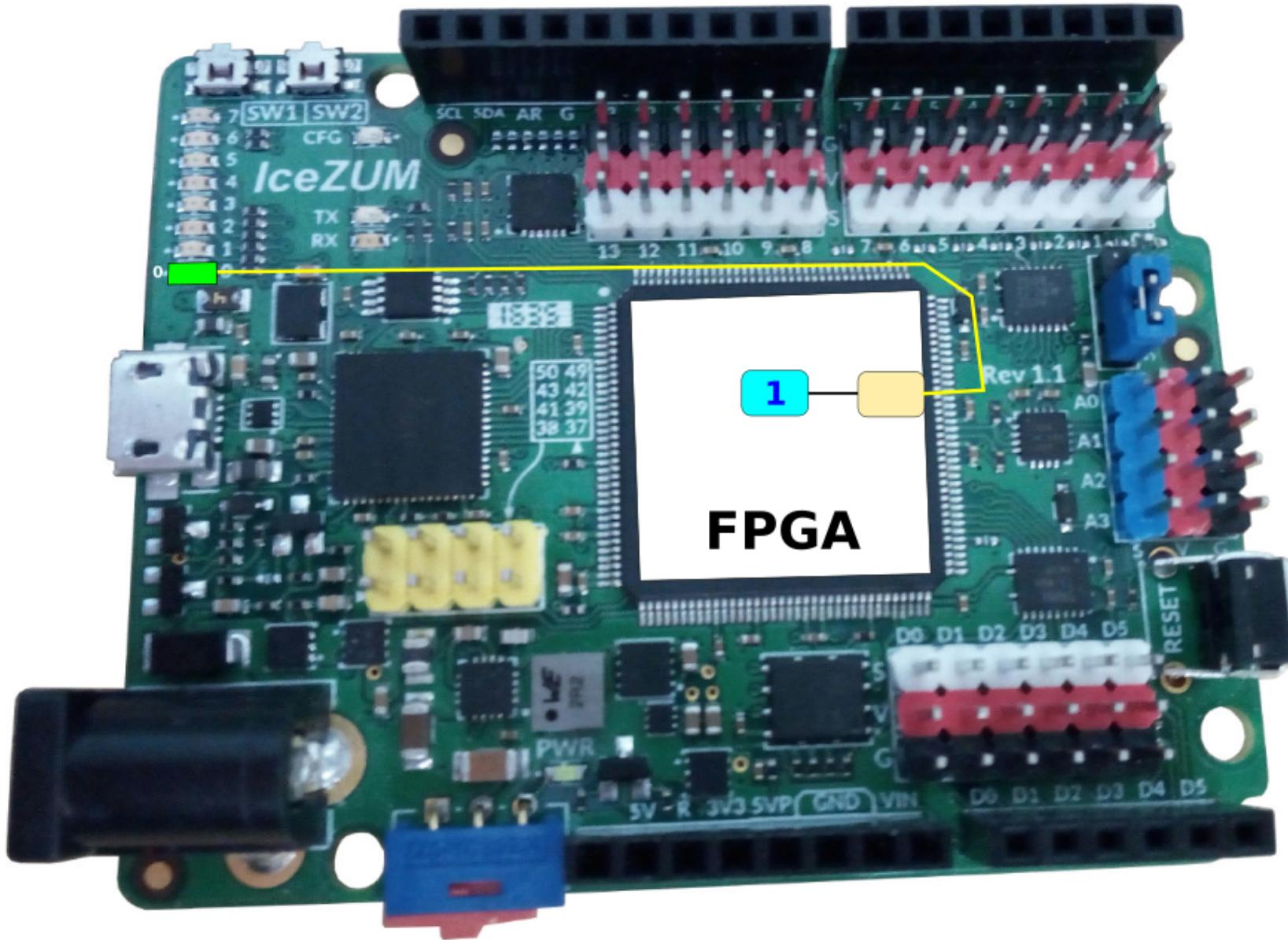
Encender el LED0 de la Icezum Alhambra  
El circuito es un simple cable que sale por el pin LED0  
El cable se conecta por el otro extremo al bit constante 1

Ej01-ledon

IceZUM Alhambra

Ej01-ledon.ice

# Hola mundo: Implementación física



# Encendiendo 2 leds

Archivo ▾ Editar ▾ Ver ▾ Placas ▾ Herramientas ▾ Ayuda ▾ Básico ▾ Bit ▾ Config ▾ Lógica ▾



## Ejemplo 2: Encendiendo 2 leds

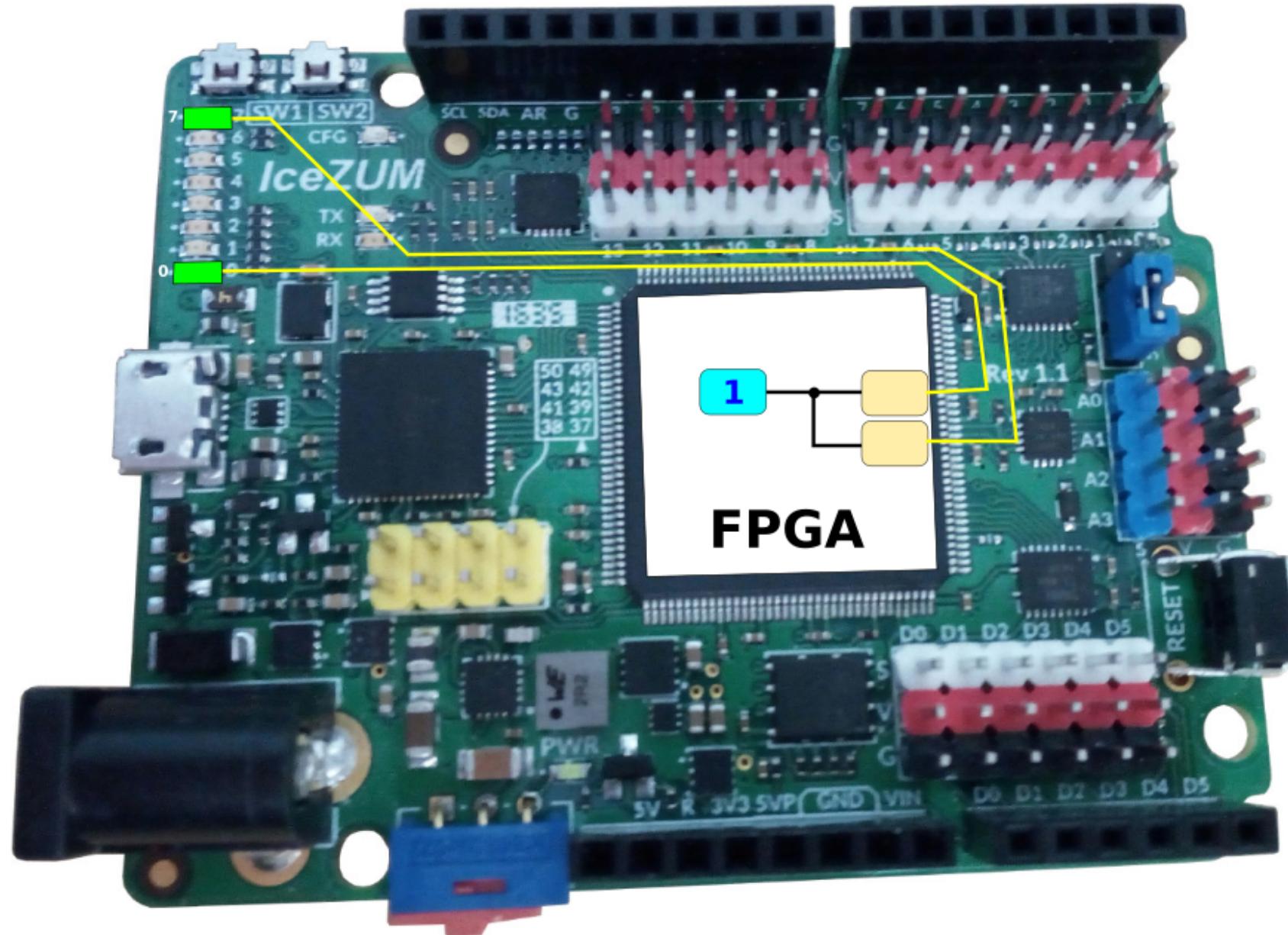
Encender los leds LED0 y LED7 de la Icezum Alhambra  
El circuito está compuesto por 2 cables que van desde  
el bit constante 1 hacia los pines de los leds 0 y 7

Ej02-ledson

IceZUM Alhambra

Ej02-ledson.ice

## Ejemplo 2: Implementación física



# Ejemplo 3: Led parpadeante

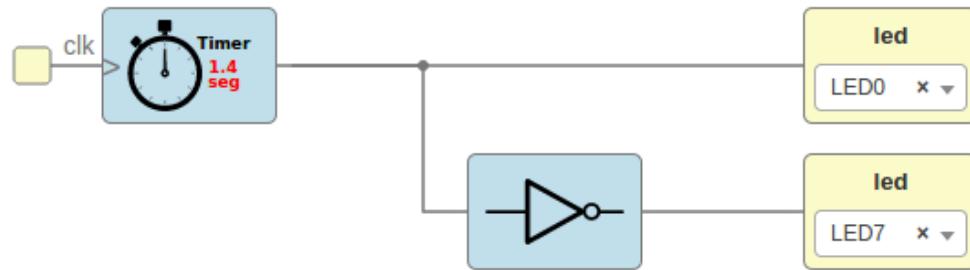


## Ejemplo 3: Parpadeo de un led

-----

Se usa un divisor para obtener una señal cuadrada de 1.4seg de periodo, a partir del reloj del sistema de 12Mhz

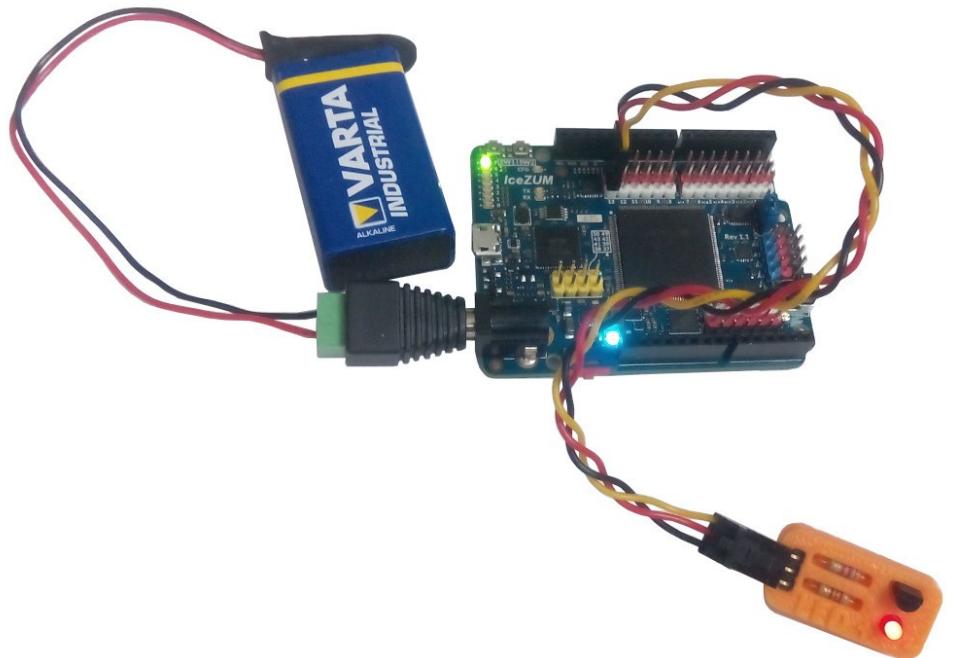
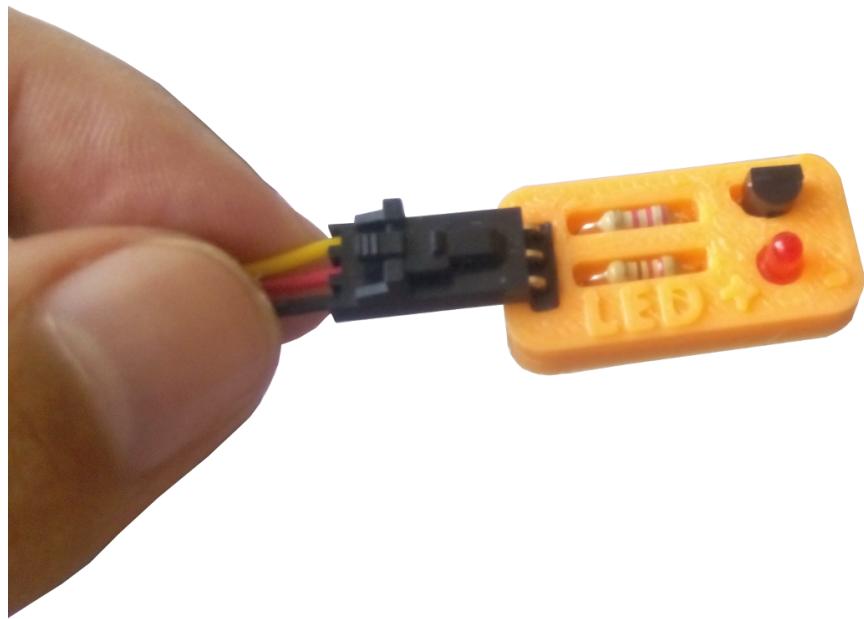
# Ejemplo 4: Leds alternativos



Ejemplo 4: Leds alternativos

Los leds parpadean alternativamente

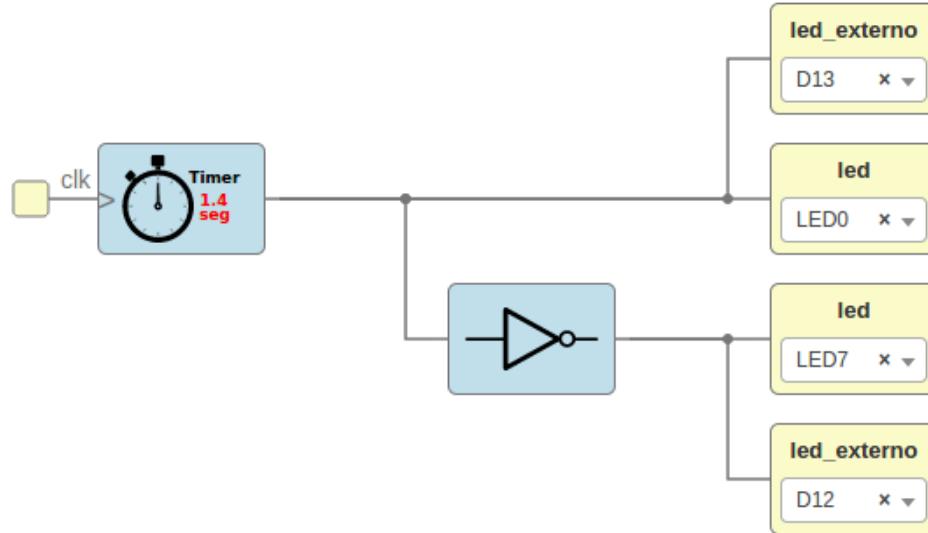
# Periféricos: Alhambra led



- Concepto: **PCBprint**: Periférico impreso en 3D
- Conexión directa a la Icezum Alhambra

<https://github.com/FPGAwars/alhambra-led/wiki>

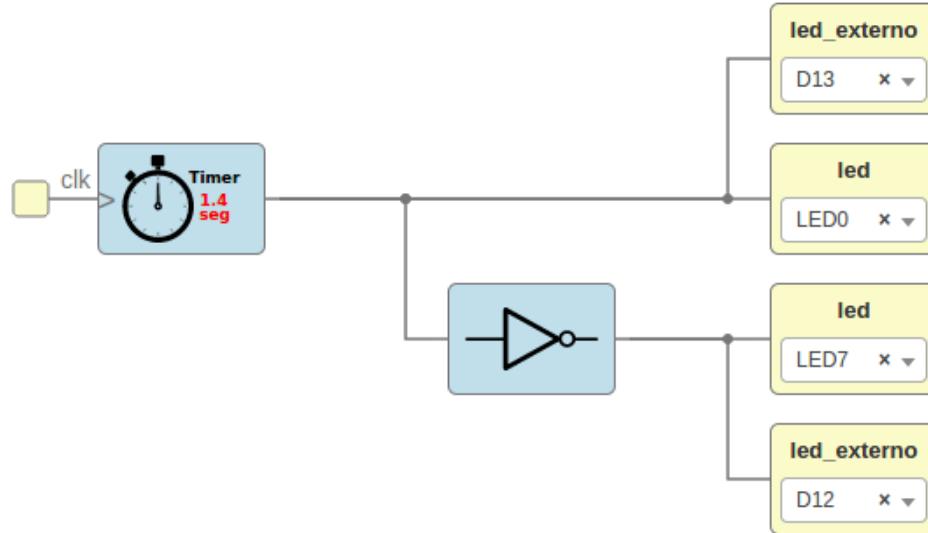
# Ejemplo 5: Leds externos



Ejemplo 5: Conexión a leds externos

-----  
Se añaden dos leds externos, conectados a los pines D13 y D12

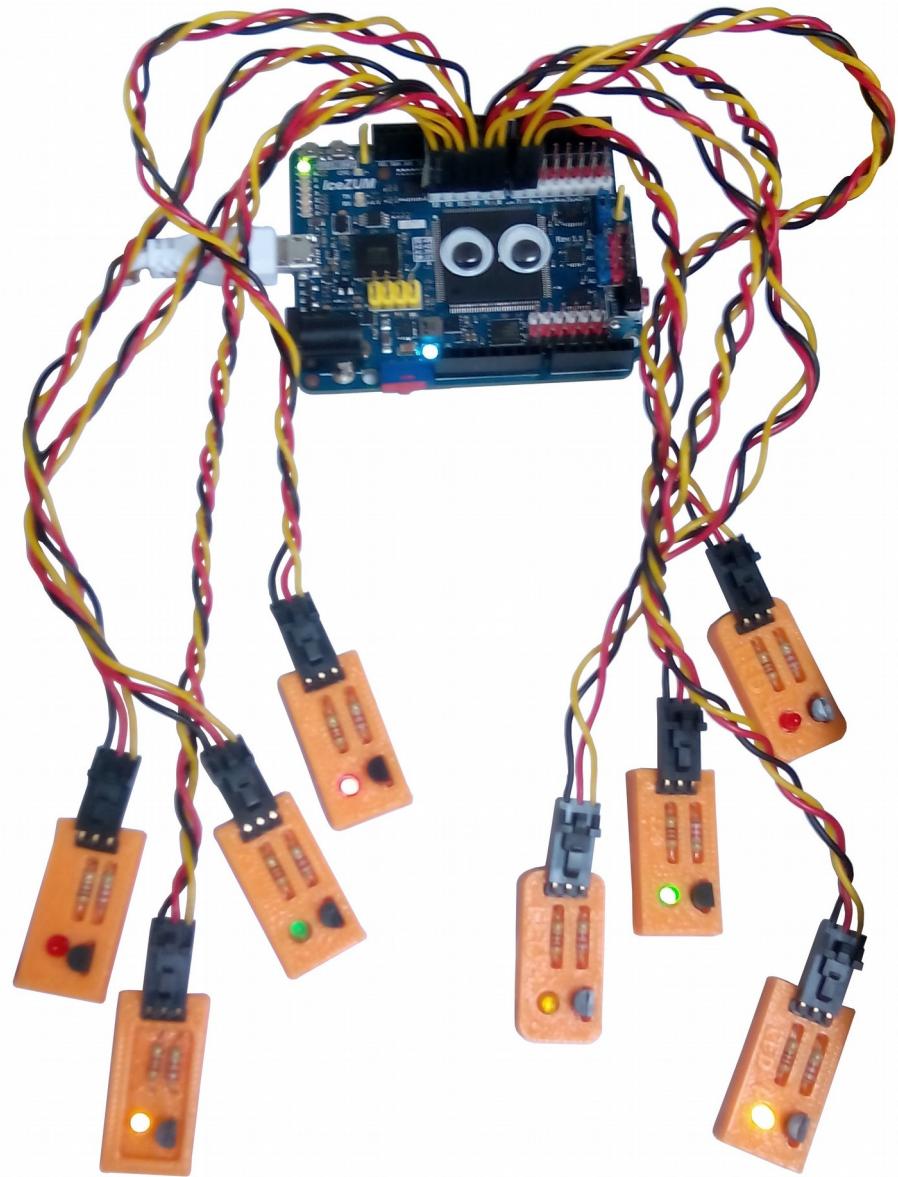
# Ejemplo 5: Leds externos



Ejemplo 5: Conexión a leds externos

-----  
Se añaden dos leds externos, conectados a los pines D13 y D12

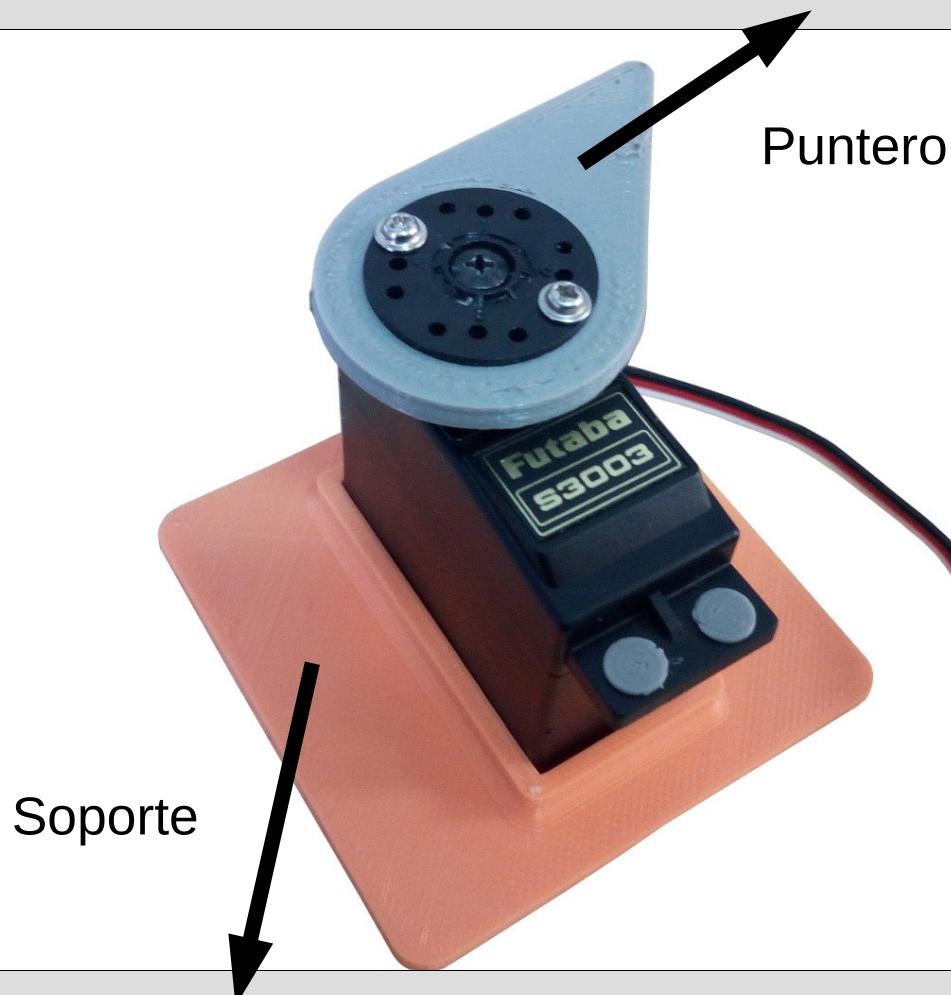
# Rasty



- FPGA Fun!
- 8 Alhambra-leds
- Alimentación: power bank

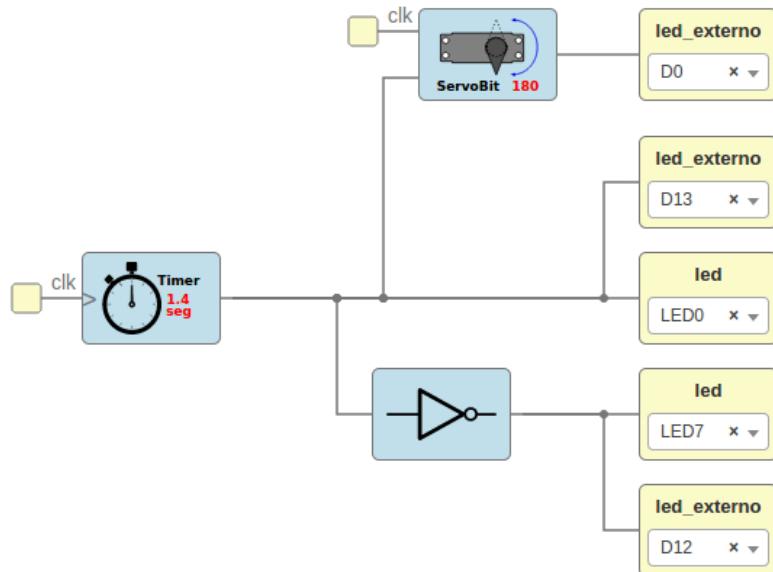
# Periféricos: Servobit

<https://github.com/Obijuan/3D-parts/wiki/Puntero-para-Servo-Futaba-3003>



<https://github.com/Obijuan/3D-parts/wiki/Soporte-para-servo-Futaba-3003>

# Ejemplo 6: Servo binario

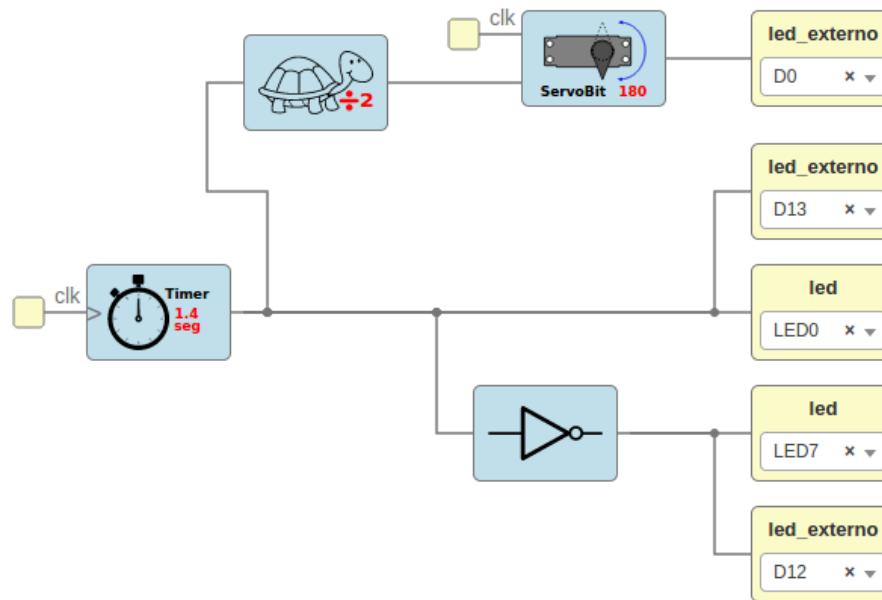


Ejemplo 6: Conexión de un Servo binario

-----  
Se añade un servo que se mueve a dos posiciones alternativamente

# Ejemplo 7: Divisor de frecuencia

Archivo ▾ Editar ▾ Ver ▾ Placas ▾ Herramientas ▾ Ayuda ▾ Básico ▾ Bit ▾ Puertas ▾ Varios ▾



Ejemplo 7: Uso de un divisor de freq. entre 2

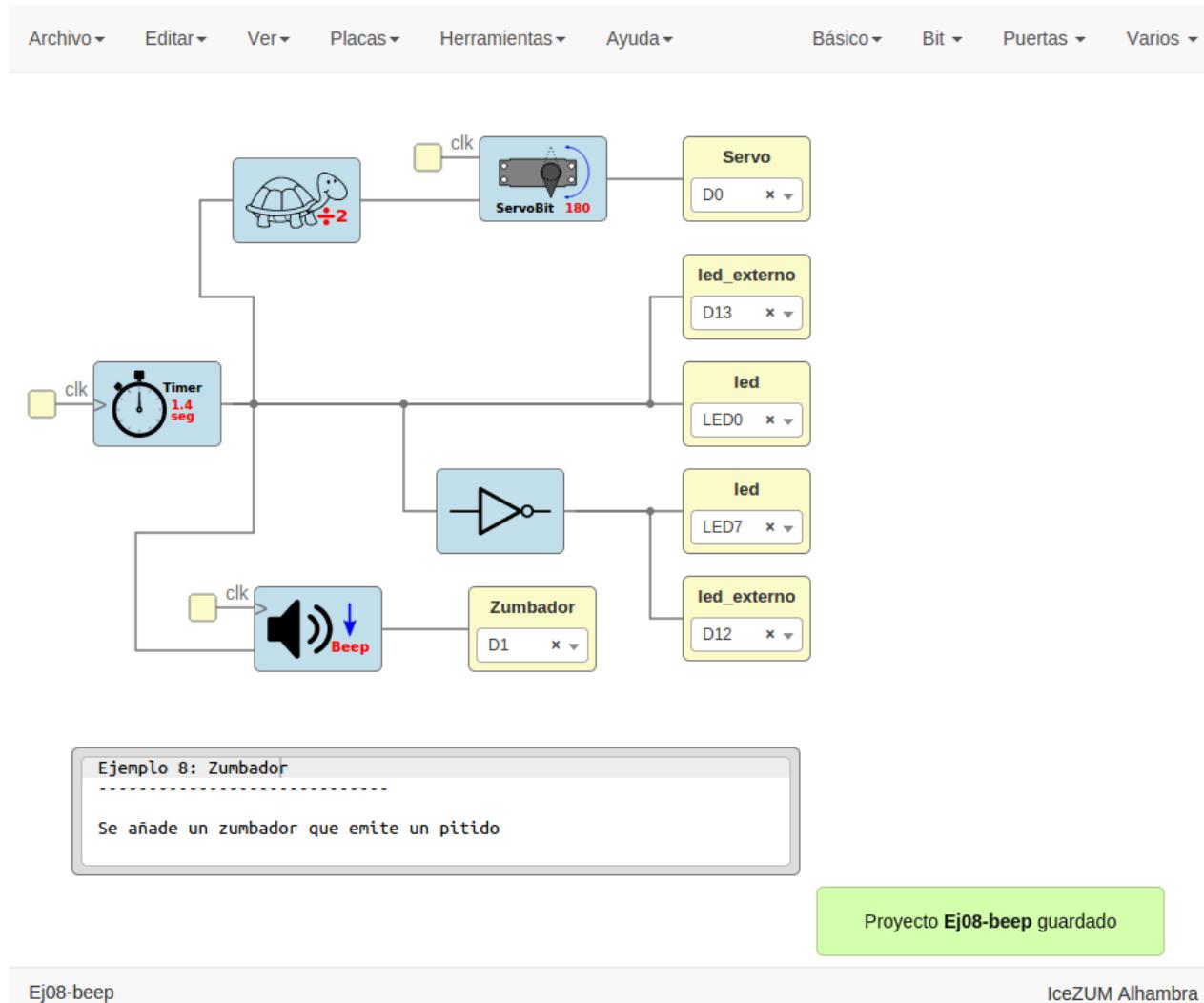
.....  
Se añade un divisor de frecuencia entre 2 para que el servo se  
mueva más despacio

Ej07-divisor2

IceZUM Alhambra

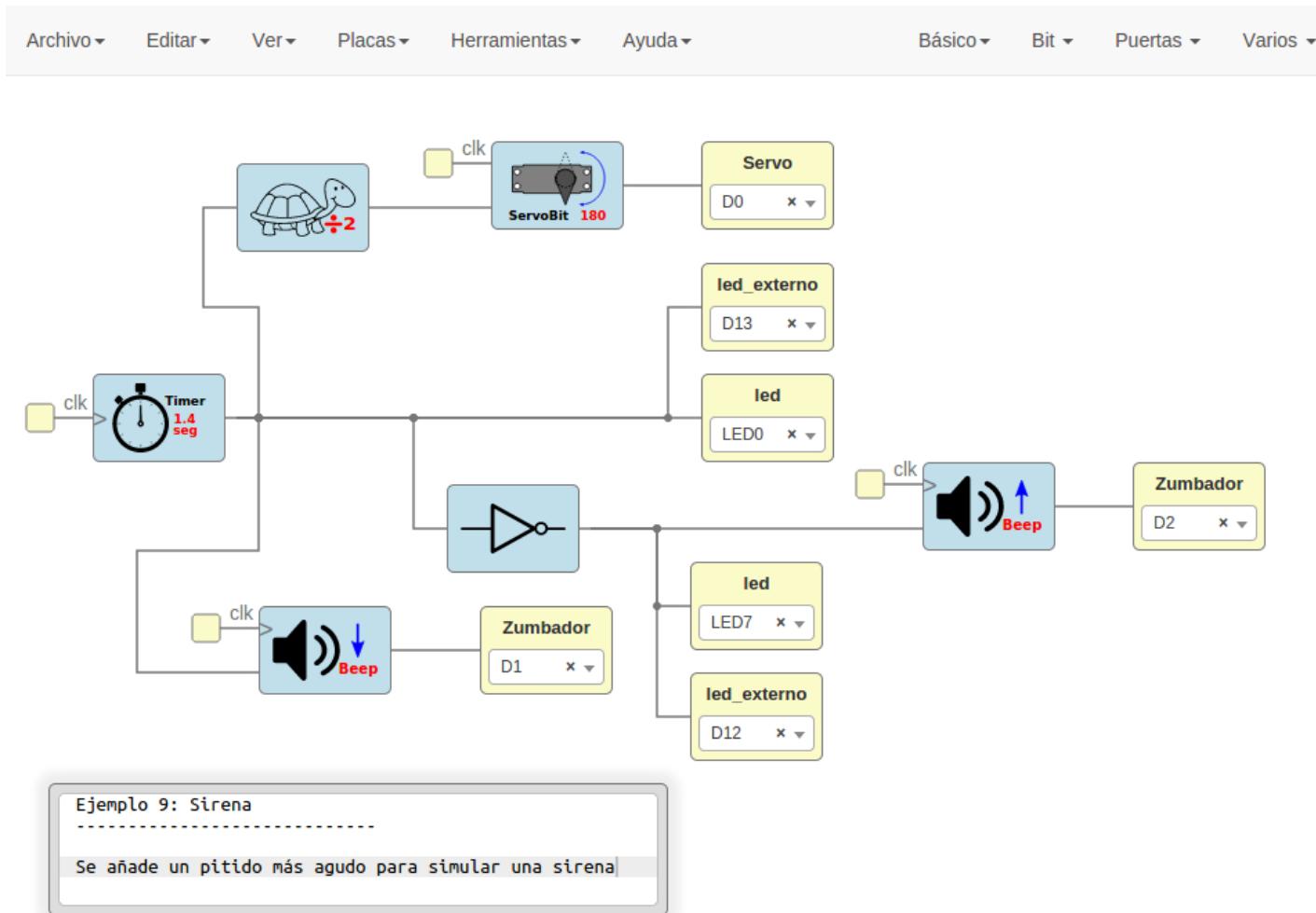
Ej07-Divisor2.ice

# Ejemplo 8: Zumbador



Ej08-Beep.ice

# Ejemplo 9: Sirena

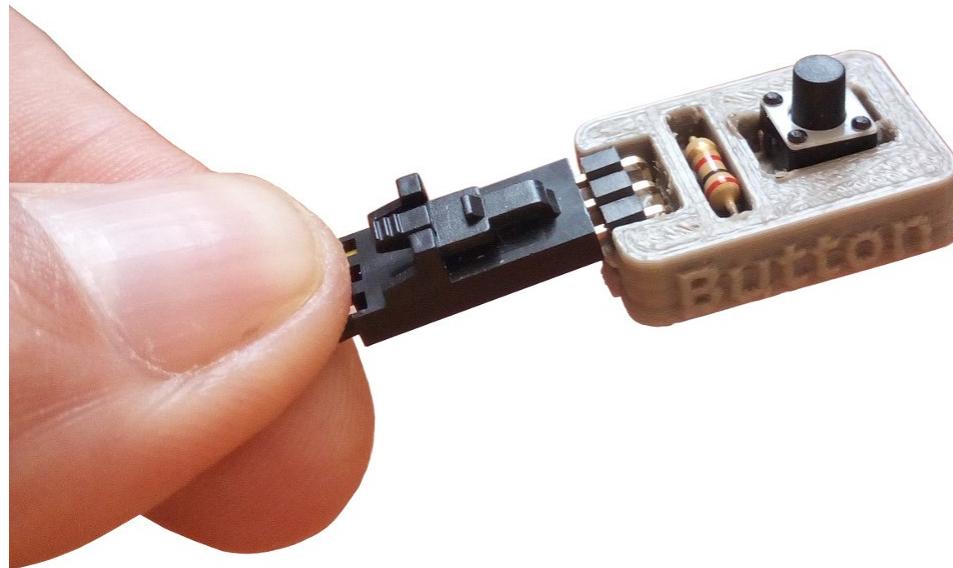


sirena

IceZUM Alhambra

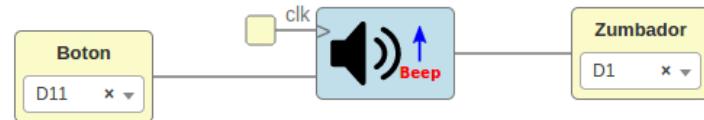
Ej09-Sirena.ice

# Alhambra-button



<https://github.com/PCBPrints/Alhambra-button/wiki>

# Ejemplo 10: Timbre



Ejemplo 10: Timbre con pulsador externo

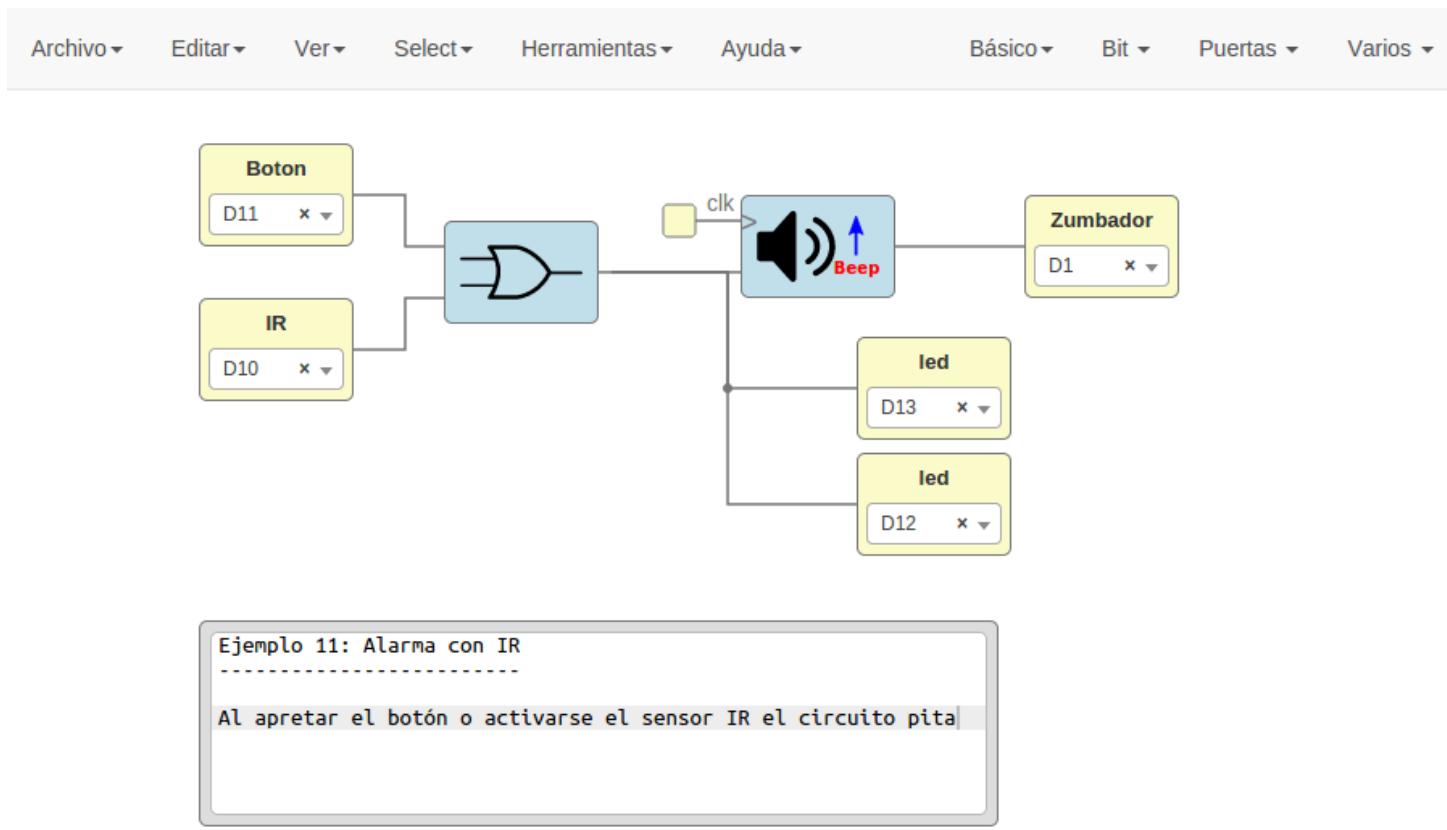
Se usa un pulsador externo para simular un timbre  
Cuando se aprieta, suena. Cuando se suelta, se apaga

Ej10-pulsador-beep

IceZUM Alhambra

Ej10-pulsador-beep.ice

# Ejemplo 11: Alarma





# Apio-ide

<https://github.com/FPGAwars/apio-ide>

The screenshot shows the Apio-ide Atom plugin interface. On the left is a sidebar with icons for file operations like new, open, save, and delete. The main area has tabs for 'leds.v' (selected), 'leds.x', and 'leds.pdf'. The code editor displays a Verilog module 'leds' with five output wires D1 to D5, each assigned to 1'b1. Below the code is a terminal window showing the output of an 'apio build' command. The terminal log includes statistics for spans (span\_4, span\_12) and routing times, followed by a success message indicating a 1.04-second build time.

```
1 //-----
2 //--- Hello world example for the iCEstick board
3 //--- Turn on all the leds
4 //
5
6 module leds(output wire D1,
7             output wire D2,
8             output wire D3,
9             output wire D4,
10            output wire D5);
11
12 assign D1 = 1'b1;
13 assign D2 = 1'b1;
14 assign D3 = 1'b1;
15 assign D4 = 1'b1;
16 assign D5 = 1'b1;
17
apio build
span_4    0 / 6944
span_12   2 / 1440

route time 0.01s
write_txt hardware.asc...
=====
[SUCCESS] Took 1.04 s
```

- **Autores:** Jesus Arroyo/Obijuan
- Plug-in para Atom
- Descripción en Verilog

# Larby: Robot modular



- Servos conectados directamente a Icezum Alhambra
- Configuración mínima pitch-pitch
- Módulo impresos en 3D

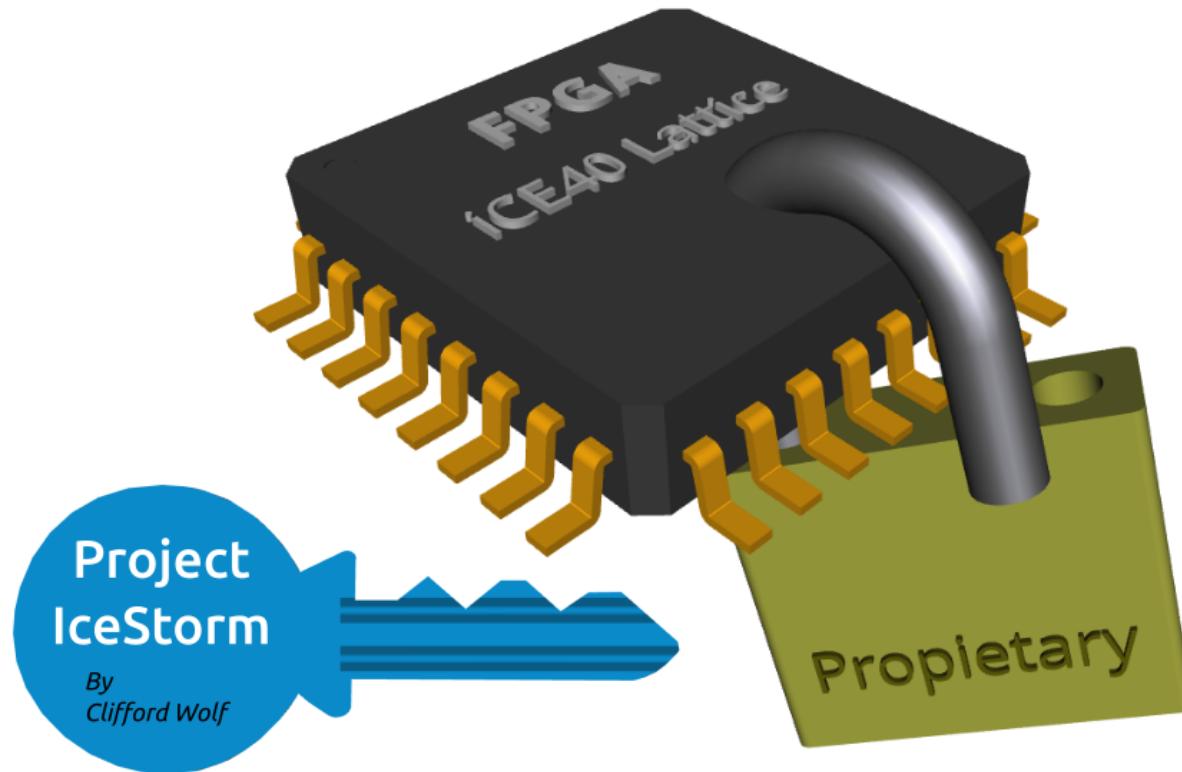
# **PARTE II:**

# **FPGAs LIBRES**

# FPGAs: Sólo personal autorizado



# FPGAs libres: El renacimiento



- Proyecto Icestorm (Mayo, 2015)
- La primera *toolchain* que permiten pasar de Verilog al bitstream usando sólo Herramientas libres

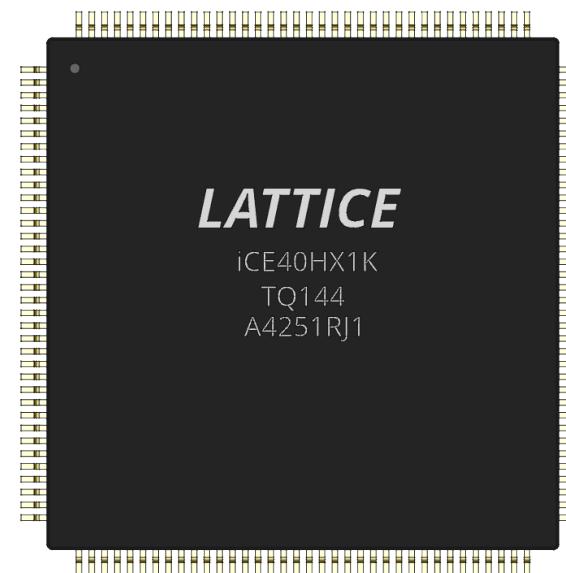
# FPGAs libres

- Definición:

Denominamos **FPGAs libres** a aquellas FPGAs que disponen de una **toolchain totalmente libre**

- **FPGAs libres actualmente:**

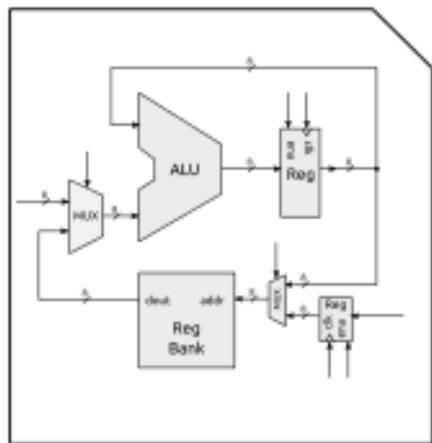
- Familia **Lattice iCE40**
- Sólo Lenguaje Verilog



<http://www.latticesemi.com/Products/FPGAandCPLD/iCE40.aspx>

# Flujo de trabajo

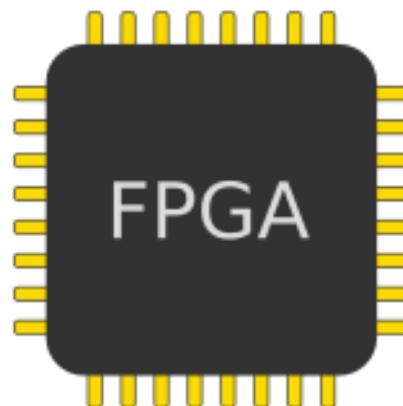
Diseño



Ficheros HDL

```
module simplez #(  
    parameter BAUD = "B115200",  
    parameter WIDTH_BELAT = "T_299uS",  
    parameter ROMFILE = "prog.list",  
    parameter DEBUG_LED5 = 0  
)  
  
    input wire clk;  
    input wire ntrig_in;  
    output wire [3:0] leds;  
    output wire stop;  
    output wire ta;  
    input wire bc;  
  
    reg [10:1] alu_out;  
    reg fix2;  
  
    always @ (posedge clk)  
    begin  
        if (alu_sp2)  
            alu_out = alu_inc;  
        else if (alu_drd)  
            alu_out = 0;  
        else if (alu_deci)  
            alu_out = reg_a + alu_inc;  
        else if (alu_dec)  
            alu_out = reg_a - alu_inc;  
    end  
  
endmodule
```

Síntesis



Configuración

```
...011000010111001001110011  
011001010100100101101110  
011101000011101000111010  
0010100000110000000101100  
0011001000110000100110001  
001010010011110100100011  
0010100000110000000101100  
0011001000110000000110001  
001010010010110000101000  
001100000010110000110001  
001101010010100100101100  
001010000011000000101100...
```

Bitstream

# Placas con FPGA libres

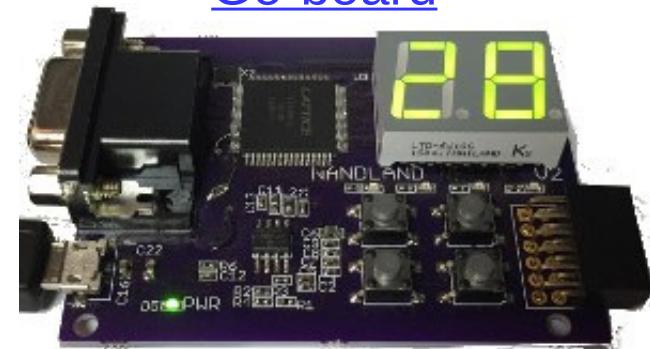
Icestick



iCE40-HX8K Breakout Board

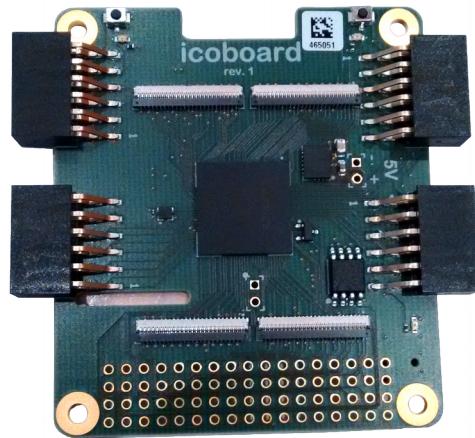


Go-board



- Conexión directa al PC (USB)
- Soportadas por Apio/Icestudio

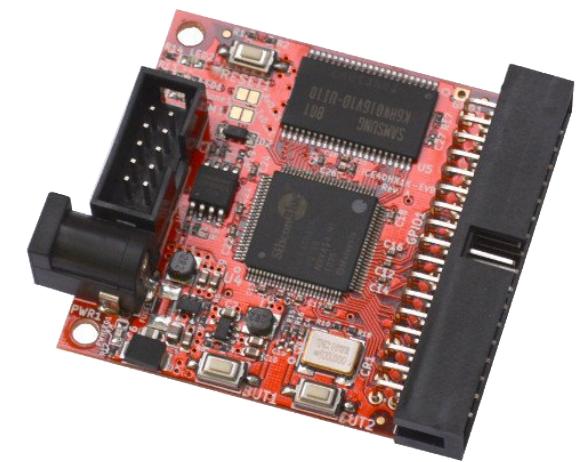
icoboard



Mystorm



iCE40HX1K-EVB

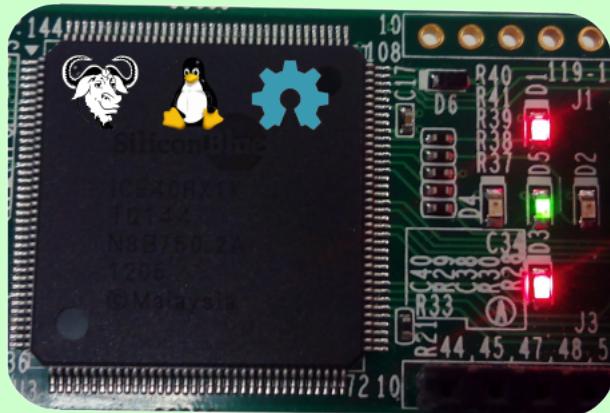


- Conexión a Raspberry PI
- Soportada por Apio/Icestudio

NO Soportadas por Apio/Icestudio

# Tutorial Verilog

## Tutorial: Diseño Digital para FPGAs, con herramientas libres



- Hace 1 año (obsoleto)
- Herramientas de bajo nivel (make)
- Tarjeta icestick
- Útil mientras hago uno más actualizado :-)

<https://github.com/Obijuan/open-fpga-verilog-tutorial/wiki>

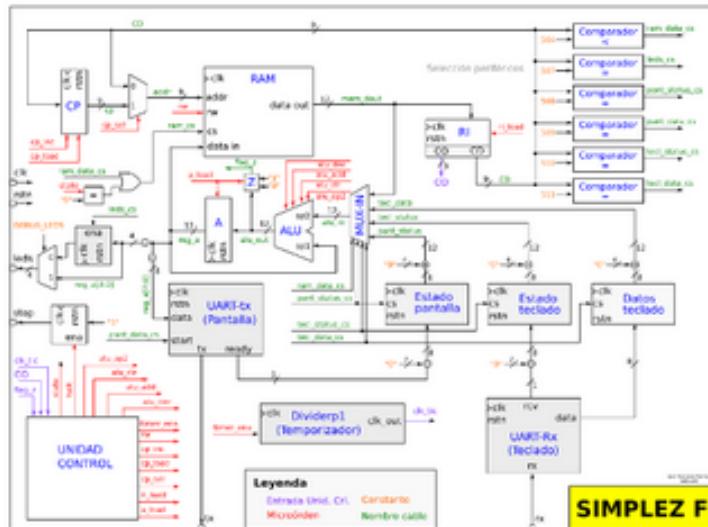
# Comunidad FPGAwars



- Comunidad para **compartir conocimiento** relacionado con **FPGAs libres**
- Es el **clonewars** de las FPGAs, pero en modesto :-)
- Idioma: Castellano
- 324 miembros
- Cualquier pregunta / comentario / sugerencia → Correo a la lista :-)

<http://fpgawars.github.io/>

# Haz tus proyectos con FPGAs libres

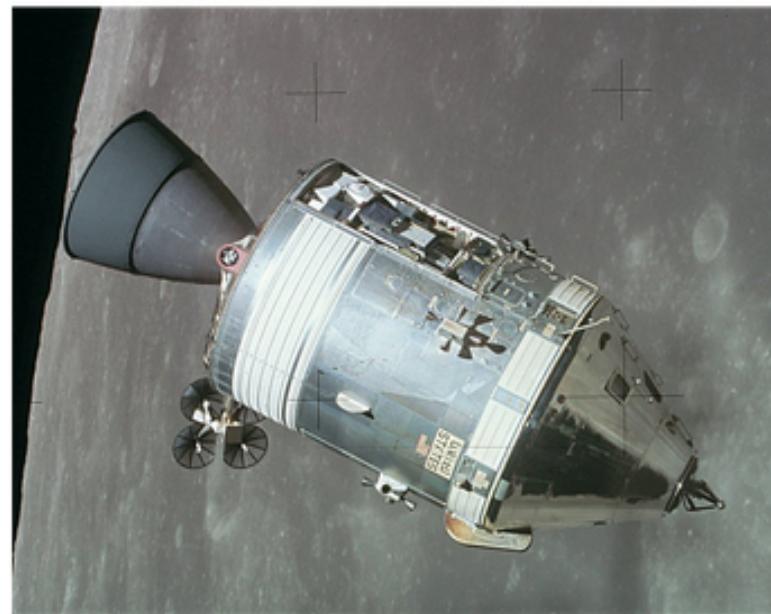


SIMPLEZ



*Educational CPU in Verilog*

<https://github.com/Obijuan/simplez-fpga/wiki/Procesador-SIMPLEZ-F>



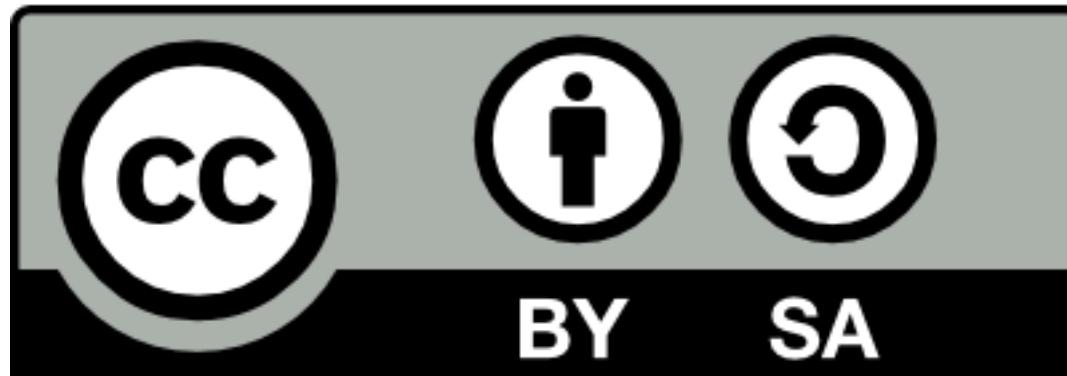
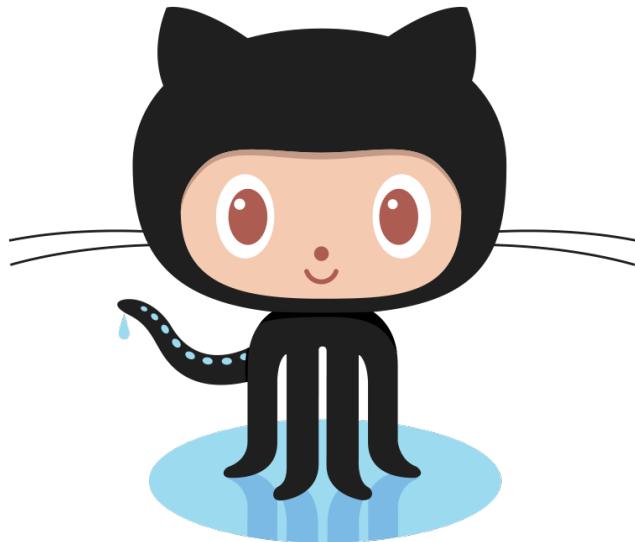
APOLLO CPU CORE



*Apollo CPU in Verilog*

<https://github.com/Obijuan/ACC/wiki>

# ¡Comparte con la comunidad!

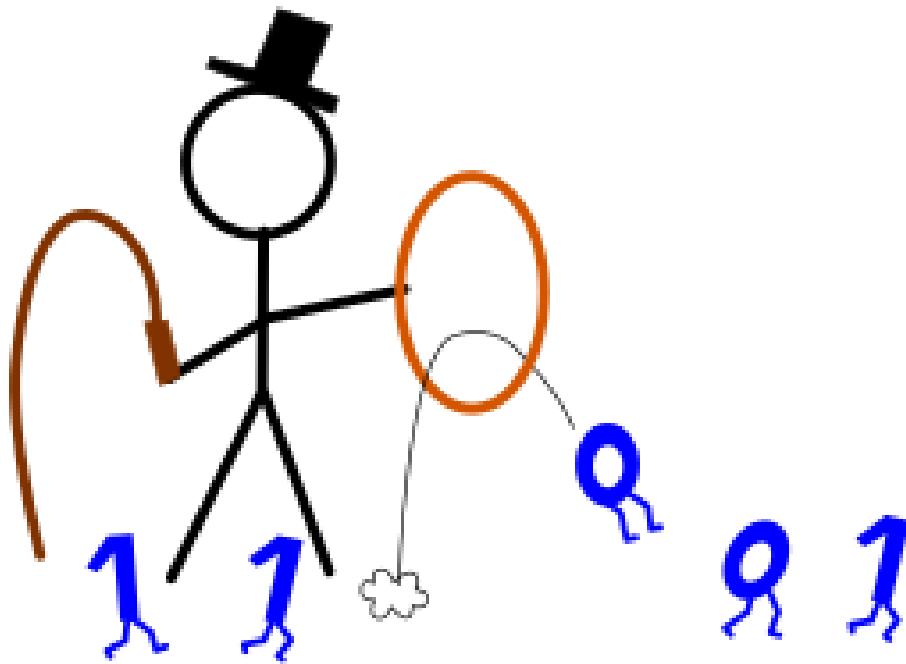


# ¡Que las FPGAs libres os acompañen!





# Electrónica digital divertida con FPGAs libres



Juan González Gómez (Obijuan)

<https://github.com/Obijuan>