Лабораторная работа 1

Часть 1. Основы работы в среде Quartus II.

Запустите среду Quartus II и запустите помощник создания нового проекта (New Project Wizard). Используйте помощник для того, чтобы создать новый пустой проект (имя проекта и путь к папке, в которой располагается проект должен содержать только символы латинского алфавита, цифры, символ подчеркивания и обратную косую черту). В качестве основного устройства для проекта нужно выбрать устройство с серийным номером 5СЕВА4F23C7 из семейства устройств Сусlone V. При настройке инструментов для автоматизации проектирования в строке Simulation и столбце Format выберите Verilog HDL.

Ознакомьтесь с основными элементами интерфейса Quartus II.

Загрузите конфигурационный файл для ПЛИС DE0-CV. Для этого скопируйте файл «DE0_CV.qsf» в папку проекта и выполните в консоли команду «source DE0_CV.qsf». После удачной загрузки конфигурационного файла проверьте правильность назначения полюсов ПЛИС в панели «Assignment Editor» и «Pin Planner» (для этого сверьте загруженное назначение полюсов, соединяющих периферию с самой ПЛИС, с официальным руководством).

Часть 2. Создание модулей при помощи Quartus IP Catalog.

При помощи каталога настраиваемых логических блоков создайте 32х битный счетчик. Для этого выполните следующую последовательность команд:

- 1. в IP Catalog выберите LPM_Counter (Library->Basic Functions->Arithmetic);
- 2. укажите имя блока (например, «counter32»);
- 3. в качестве языка описания блока выберете язык Verilog;
- 4. далее, укажите разрядность выхода 'q' равной 32 бита;
- 5. далее, ознакомьтесь с возможными параметрами счетчика, которые можно настроить, но не изменяйте их;
- 6. завершите конфигурацию модуля и добавьте его в проект.

Аналогичным образом создайте 10-ти битовый счетчик «counter10» с возможностью сброса текущего значения в нулевое и возможностью отключения самого счетчика.

Часть 3. Синтез модельной управляющей системы и основы программирования ПЛИС.

В качестве модельной управляющей системы будет использоваться 10-пи битовый счетчик с фиксированной частотой. При этом предполагается, что выходы счетчика управляют светодиодами LEDR0-LEDR9 на ПЛИС DE0-CV. Сигнал включения и сброса счетчика управляется переключателями SW0 и SW1 соответственно. Для понижения частоты счетчика используйте соответствующий выход 32-х битового счетчика. Для синтеза управляющей системы выполните следующие действия:

- 1. напишите Verilog файл top.v, реализующий модельную управляющую систему;
- 2. выберите указанный файл в качестве модели верхнего уровня;
- 3. запустите синтез (при необходимости произведите отладку).

В результате синтеза система может выдать ряд предупреждений, критических предупреждений и ошибок. Ваша задача добиться такой ситуации, когда система не выдает ошибок и все критические предупреждения относятся к тому, что отсутствует файл технологических ограничений (Synopsys Design Constraints file) и не выполнены временные ограничения (Timing requirements not met).

В результате успешного синтеза должен быть получен файл с прошивкой для ПЛИС (.sof). Для программирования ПЛИС выполните следующие действия:

- 1. подключите ПЛИС;
- 2. запустите программатор;
- 3. настройте и выберете BusBlaster драйвер подключенной ПЛИС;
- 4. выберете файл с прошивкой;
- 5. запустите процесс прошивки.

В результате успешной прошивки ПЛИС должна реализовывать соответствующую модельную управляющую систему. Проверьте корректность назначения входных и выходных сигналов.