

浙江大学

本科实验报告

RISC-V 微处理器设计

课程名称： 计算机组成与设计

姓 名： 姚桂涛

学 院： 信息与工程学院

专 业： 信息工程

学 号： 3190105597

指导老师： 屈民军、唐奕

2021 年 12 月 23 日

浙江大学实验报告

专业： 信息工程
姓名： 姚桂涛
学号： 3190105597
日期： 2021 年 12 月 23 日
地点： 教 11-400

课程名称： 计算机组成与设计 指导老师： 屈民军、唐奕 成绩： _____
实验名称： RISC-V 微处理器设计 实验类型： 设计 同组学生姓名： _____

一、 实验目的

二、 实验任务

1. 基本要求

设计一个流水线 RISC-V 微处理器，具体要求如下所述。

(1) 至少运行下列 RV32I 核心指令。

算术运算指令：add、sub、addi

逻辑运算指令：and、or、xor、slt、sltu、di、ori、xori、slti、sltiu

移位指令：sll、srl、sra、slli、srli、srai

条件分支指令：beq、bne、blt、bge、bltu、eu

无条件跳转指令：jal、jalr

数据传送指令：lw、sw、lui、auipc

空指令：nop

(2) 采用 5 级流水线技术，对数据冒险实现转发或阻塞功能。

(3) 在 Nexys Video 开发系统中实现 RISC-V 微处理器，要求 CPU 的运行速度大于 25MHz。

2. 扩展要求

(1) 要求设计的微处理器还能运行 lb、lh、ld、lbu、lhu、lwu、sb、sh 或 sd 等字节、半字和双字数据传送指令。

(2) 要求设计的 CPU 增加异常 (exception)、自陷 (trap)、中断 (interrupt) 等处理方案。