## (19) 中华人民共和国国家知识产权局





# (12) 发明专利申请

(10)申请公布号 CN 102668382 A

(43) 申请公布日 2012.09.12

(21)申请号 201080052719.X

(22)申请日 2010.11.19

(30)优先权数据

09176449. 8 2009. 11. 19 EP 61/263, 425 2009. 11. 23 US

(85)PCT申请进入国家阶段日

2012. 05. 21

(86)PCT申请的申请数据

PCT/EP2010/067832 2010.11.19

(87) PCT申请的公布数据

W02011/061293 EN 2011.05.26

(71) 申请人 意法爱立信有限公司 地址 瑞士普朗莱乌特

(72)发明人 马格纳斯•尼尔森

(74) 专利代理机构 北京同达信恒知识产权代理 有限公司 11291

代理人 黄志华

(51) Int. CI.

HO3L 7/099 (2006.01)

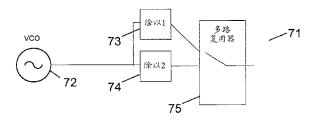
权利要求书 2 页 说明书 8 页 附图 7 页

#### (54) 发明名称

产生具有在连续频率范围内的期望频率的振 荡信号

#### (57) 摘要

一种产生具有在第一频率范围内的期望频率的第一振荡信号的方法,该方法包括在压控振荡器单元 (72) 中产生第二振荡信号,所述第二振荡信号具有在至少一倍频程的第二频率范围内的频率。该方法还包括选择所述第二连续频率范围以具有在所述第一频率范围内的下端点和在所述范围之上的上端点;并选择性地使用未变化的振荡信号或将振荡信号除以从数字 2 的整数幂中所选择的分频比以获得所述第一振荡信号。通过使VCO的中心高于其它要求并使用附加的分频器,使得可以选择性地使用未变化的或分频的 VCO 信号,获得针对例如 VCO 的漂移和公差的在期望范围之下和之上的足够裕度。本发明也简化了 VCO 设计。



V 102668382 A

1. 一种产生具有在第一连续频率范围内的期望频率的第一振荡信号的方法,该方法包括:

在具有至少一个压控振荡器的压控振荡器单元(72;82;92)中产生第二振荡信号,所述第二振荡信号具有在至少一倍频程的联合的第二连续频率范围内的频率;

选择所述第二连续频率范围以具有在所述第一频率范围内的下端点和在所述第一频 率范围之上的上端点;

选择性地使用未变化的所述第二振荡信号或将所述第二振荡信号除以从包括数字 2 的整数幂的分频比组中所选择的分频比,以获得所述第一振荡信号;

比较所述第一振荡信号的实际频率与所述期望频率;和

根据比较结果选择所述分频比,其特征在于,选择所述分频比的步骤包括:

将所述压控振荡器单元(72;82;92)调到(101)所述第二连续频率范围的端点处的频率;

从所述分频比组中选择(102)初始分频比使得所述第一振荡信号的频率在所述第一频率范围内;以及

如果可能,调节(107)所述压控振荡器单元(72;82;92)的频率使得所述第一振荡信号的频率等于所述期望频率,否则,改变(106)所述分频比并调节所述压控振荡器单元(72;82;92)的频率使得所述第一振荡信号的频率等于所述期望频率。

- 2. 如权利要求 1 所述的方法,其特征在于,选择所述第二连续频率范围使得其上端点为所述第一频率范围的上端点的 $\sqrt{2}$  倍。
  - 3. 如权利要求1或2所述的方法,其特征在于,所述分频比组包括比率2和4。
- 4. 一种产生具有在第一连续频率范围内的期望频率的第一振荡信号的压控振荡器装置(71;77;81;91;98),该装置包括:

具有至少一个压控振荡器的压控振荡器单元(72;82;92),所述单元用于产生第二振荡信号,所述第二振荡信号具有在至少一倍频程的联合的第二连续频率范围内的频率;

其中,选择所述第二连续频率范围以具有在所述第一频率范围内的下端点和在所述第一频率范围之上的上端点;且该装置还包括:

用于选择性地使用未变化的所述第二振荡信号或将所述第二振荡信号除以从包括数字 2 的整数幂的分频比组中所选择的分频比以获得所述第一振荡信号的部件(73,74,75;93,94,95,96);

用于比较所述第一振荡信号的实际频率与所述期望频率的部件(76;96);和

用于根据比较结果选择所述分频比的部件(76;96),其特征在于,选择所述分频比的部件配置成:

将所述压控振荡器单元(72;82;92)调到所述第二连续频率范围的端点处的频率;

从所述分频比组中选择初始分频比使得所述第一振荡信号的频率在所述第一频率范围内;以及

如果可能,调节所述压控振荡器单元(72;82;92)的频率使得所述第一振荡信号的频率等于所述期望频率,否则,改变所述分频比并调节所述压控振荡器单元(72;82;92)的频率使得所述第一振荡信号的频率等于所述期望频率。

- 5. 如权利要求 4 所述的压控振荡器装置,其特征在于,选择所述第二连续频率范围使得其上端点为所述第一频率范围的上端点的 $\sqrt{2}$ 倍。
- 6. 如权利要求 4 或 5 所述的压控振荡器装置, 其特征在于, 所述分频比组包括比率 2 和 4。

# 产生具有在连续频率范围内的期望频率的振荡信号

#### 技术领域

[0001] 本发明涉及无线通信系统,尤其是必须支持大范围的频率的多频段收发器。本发明也涉及产生具有在连续频率范围内的期望频率的振荡信号的方法。

#### 背景技术

[0002] 在现代通信系统中频谱是稀缺资源,因此,例如第三代合作伙伴计划(3GPP)规范组不断增加新频段。

[0003] 大多数现代收发器的解决方案采用直接转换的接收器和发射器架构,以降低复杂度且最小化功率消耗。这样的收发器使用本地振荡器来为接收器部分和发射器部分产生频率。接收器和发射器需要正交本地振荡信号。一般通过将本地振荡信号除以2来产生正交本地振荡信号。因此,优选地,应当以期望接收/发射频率的2倍(或更高偶倍数)来操作本地振荡信号。

[0004] 本地振荡器的输出必须为干净的低噪声信号以获得良好质量的接收/发射。一般通过使用锁相环将压控电感电容(LC)振荡器锁定到晶体振荡器来实现。LC振荡器需要覆盖全部的期望接收无线电频率和发射无线电频率,即必须支持大范围的频率。

[0005] 典型的LC振荡器包括电感器、可变电容器、代表全部损耗的电阻器和保持放大器 (sustaining amplifier)。可以将电感器实现为大型芯片上金属结构,且使电容器可变以 能够产生不同输出频率。电容器可以包括可开闭电容器、可变电容器或其组合。

[0006] 已经证实,很难产生高的电容变化。当可变范围不足时,不得不使用多个中心不同的压控振荡器(VCO),并通过多路复用器选择正确的 VCO。这产生庞大的解决方案,且可能需要为每个将被支持的新频段增加新的 VCO。

[0007] 通过在 VCO 输出端增加分频器以将 VCO 的输出除以 2, 来降低对 VCO 的频率变化的需求。一般而言,对于 VCO 覆盖一个倍频程所对应的频率范围是足够的,即 VCO 频率范围的上下端点之间具有因数 2。

[0008] 然而,实际上 VCO 的中心频率将因工艺、供应电压和温度 (PVT) 而变化。因此,如果中心频率从其标称值向上或向下漂移,则因数为 2 的相对 VCO 范围不一定覆盖全部的期望频率范围。因此,中心频率的变化迫使调谐范围的每端上需要有额外裕度。也为了避免专用集成电路 (ASIC) 的自旋 (respins),应当为设计中的定心偏差增加一些裕度。总之,这迫使设计者在调谐范围的每端具有~12%的裕度,且对于连续调谐范围,所要求的调谐范围变为 2.5,而不是上述因数 2。利用一个 VCO 仍然难以获得此值,因此不得不仍使用多个 VCO。典型地,使用 3 个 VCO 覆盖 2.5 的调谐范围。

[0009] 可以通过进行更巧妙的 VCO 设计降低 VCO 的数量。例如,也可将电感器制作成可切换的。然而总是难以达到 2.5 的相对调谐范围。

[0010] 现有解决方案的主要问题是成本和效率。多个 VCO 占据很多空间且多路复用技术将消耗电流。通过设计宽调谐范围的 VCO,可以降低所需的 VCO 的数量。然而,当设计宽调谐范围的 VCO 时,则需要更多的切换,会引入谐振腔损耗。这意味着更差的噪声性能和更高

的电流消耗。因此,明显地需要降低 VCO 的调谐范围要求。

#### 发明内容

[0011] 因此,本发明的实施方式的目标是提供一种降低所要求的 VCO 调谐范围的简单的方法。

[0012] 根据本发明的实施方式,在产生具有在第一连续频率范围内的期望频率的第一振荡信号的方法中实现所述目标,该方法包括在具有至少一个压控振荡器的压控振荡器单元中产生第二振荡信号,所述第二振荡信号具有在至少一倍频程的联合的第二连续频率范围内的频率。该方法还包括如下步骤:选择所述第二连续频率范围以具有在所述第一频率范围内的下端点和在所述第一频率范围之上的上端点;选择性地使用未变化的所述第二振荡信号或将所述第二振荡信号除以从包括数字2的整数幂的分频比组中所选择的分频比,以获得所述第一振荡信号。

[0013] 通过令 VCO 的中心高于所要求的,即使得 VCO 覆盖期望频率范围的上部分和在该范围之上的一些频率,并使用附加的分频器,使得可以选择性地使用未变化的 VCO 信号以覆盖期望频率范围的上部分或分频的 VCO 信号以覆盖期望频率范围的下部分,获得针对例如 VCO 的漂移和公差的在期望范围之下和之上的足够的裕度。本发明也简化了 VCO 设计,节省了面积、电流且增加了一次成功的硅的概率。

[0014] 该方法还包括如下步骤:比较所述第一振荡信号的实际频率与所述期望频率;根据比较结果选择所述分频比。通过这种方式可以很容易地找到最佳分频比。

[0015] 通过选择所述分频比的步骤实现目标,选择所述分频比的步骤包括:将压控振荡器单元调到所述第二连续频率范围的端点处的频率;从所述分频比组中选择初始分频比使得所述第一振荡信号的频率在所述第一频率范围内;如果可能,调节压控振荡器单元的频率使得所述第一振荡信号的频率等于所述期望频率,否则,改变分频比并调节压控振荡器单元的频率使得所述第一振荡信号的频率等于所述期望频率。使用VCO频率范围的端点进一步简化将所产生的频率调节到期望值的过程。

[0016] 在一个实施方式中,选择第二连续频率范围使得其上端点为第一频率范围的上端点的√2倍。通过这种方式获得针对例如 VCO 的漂移和公差的在期望范围之下和之上的同样的裕度。

[0017] 分频比组可以包括比率 2 和 4。这允许来自覆盖一倍频程的 VCO 的具有足够裕度的 4 的期望相应频率范围。

[0018] 如前所述,本发明的一些实施方式也涉及一种产生具有在第一连续频率范围内的期望频率的第一振荡信号的压控振荡器装置,该装置包括具有至少一个压控振荡器的压控振荡器单元,该单元配置成产生第二振荡信号,所述第二振荡信号具有在至少一倍频程的联合的第二连续频率范围内的频率。选择第二连续频率范围以具有在所述第一频率范围内的下端点和在所述第一频率范围之上的上端点;且该装置还包括用于选择性地使用未变化的所述第二振荡信号或将所述第二振荡信号除以从包括数字2的整数幂的分频比组中所选择的分频比以获得所述第一振荡信号的部件。

[0019] 上述针对方法的所提到的内容所对应的实施方式也适用于该装置。

#### 附图说明

[0020] 下面将参照附图更全面地描述本发明的实施方式,其中:

[0021] 图 1 示出可使用本发明的射频 (RF) 收发器的方框图;

[0022] 图 2 示出具有压控振荡器的锁相环的方框图;

[0023] 图 3 示出压控 LC 振荡器的方框图;

[0024] 图 4 示出使用 3 个 VCO 和多路复用器的 VCO 单元;

[0025] 图 5 示出使用除二分频器扩展 VCO 单元的相应频率范围的结构。

[0026] 图 6 示出具有覆盖中心在 2.83GHz 处的相应的 2 的范围的 VCO 单元的图 5 的结构的频率范围的示例:

[0027] 图 7 示出当中心频率已经向下漂移时图 6 的频率范围;

[0028] 图 8 示出将中心高于期望频率范围的 VCO 输出信号可选地除以 1 或 2 的 VCO 装置;

[0029] 图 9 示出图 8 的装置的频率范围的示例;

[0030] 图 10 示出具有所增加的频率计数器的图 8 的装置:

[0031] 图 11 示出图 10 的装置的分频器选择算法的流程图;

[0032] 图 12 示出图 5 的结构和图 8 的装置的组合;

[0033] 图 13 示出将中心高于期望频率范围的 VCO 输出信号可选地除以 1、2 或 4 的 VCO

装置;

[0034] 图 14 示出图 13 的装置的频率范围的示例;以及

[0035] 图 15 示出具有所增加的频率计数器的图 13 的装置。

## 具体实施方式

[0036] 图 1 示出可使用本发明的典型的 RF 收发器 1 的方框图。所述收发器 1 具有接收部分 2 和发射部分 3。大多数现代收发器的解决方案采用直接转换的接收器和发射器架构,以降低复杂度且最小化功率消耗。接收器和发射器需要正交本地振荡信号。

[0037] 因此,在所述接收器 2 中,所接收的信号从低噪声放大器 4 提供至到混频器 5、6,在 所述混频器 5、6 中通过混合接收信号和正交本地振荡信号,将接收信息转换为基带频率。一般通过在分频器 8 中将来自负责产生频率的本地振荡器 7 的本地振荡信号除以因数 2 或更高偶倍数,来产生正交本地振荡信号。因此,优选地,应当以期望接收(RX)频率的 2 倍(或更高偶倍数)操作本地振荡信号。混频器 5、6 的两个输出为同相分量和正交分量,且在将这两个输出在模拟 - 数字转换单元 11 中转换为数字值和在基带处理级 12 中进行进一步处理之前,在滤波器 9 和滤波器 10 中进行低通滤波。

[0038] 类似地,在发射部分,将来自处理级 13 的信号在混频器 17、混频器 18 中混合至无线电频率和输入至放大器 21 之前,在数字 -模拟转换单元 14 中进行转换且在滤波器 15、滤波器 16 中进行滤波。同样地,通过在分频器 20 中将来自负责产生频率的本地振荡器 19 的本地振荡信号除以因数 2 或更高偶倍数,来产生正交本地振荡信号。

[0039] 本地振荡器 7 和本地振荡器 19 的输出必须为干净的低噪声信号以获得良好质量的接收 / 发射。一般通过使用锁相环将压控 LC 振荡器锁定到晶体振荡器来实现这点。LC 振荡器需要覆盖全部的期望接收和发射无线电频率,即必须支持大范围的频率。

[0040] 图 2 示出典型的锁相环 31 的方框图,其中将 LC 振荡器 32 锁定到晶体振荡器 33。在相位频率检测器和充电泵 34 中将反馈信号的相位与来自晶体振荡器 33 的参考信号的相位进行比较。如果反馈信号的相位落后于参考信号的相位,则产生短升(short UP)信号,在充电泵中将所述短升信号转换为正电流脉冲,该正电流脉冲输入到环路滤波器 35 的电容器中。同样地,如果反馈信号的相位领先于参考信号的相位,则产生短降(short DOWN)信号,在充电泵中将所述短降信号转换为来自环路滤波器 35 的负电流脉冲。在参考信号和反馈信号的相位彼此相同或彼此接近的死区中,检测器将激发两个充电泵或不激发充电泵,不影响环路滤波器 35。环路滤波器 35 的电压反过来控制压控 LC 振荡器 32 的频率。分数分频锁相环的反馈通道包括分频器 36 和三角积分调制器 37,以确保将从压控 LC 振荡器 32 所产生的输出频率进行适当地分频,以和相位频率检测器中的参考信号相比较。

[0041] 图 3 示出典型的压控 LC 振荡器 41 的示例性方框图。上部分为谐振器,所述谐振器包括电感器 42、可变电容器 43、代表全部损耗的电阻器 44 和保持放大器 45。可将所述电感器 42 实现为大型片上金属结构,且使所述电容器 43 可变以能够产生不同输出频率。所述电容器 43 可以包括可开闭电容器、可变电容器或其组合。

[0042] 如前所述,振荡器需要覆盖大范围的频率。通过相应地改变所述电容器 43 获得这个范围中的不同频率。通过 $f = \frac{1}{2\pi\sqrt{LC}}$ 给出振荡器的谐振条件,其中,C 为谐振器中可用的总电容。

[0043] 这里意识到,为了能够产生从  $f_{min}$  到  $f_{max}$  的频率范围内的所有可能的频率,C 必须以因数  $f_{max}^2/f_{min}^2$  变化。电容较低地受电感器的自身谐振频率、VCO 负载和其它寄生效应限制。而且,已经证实,难以产生高的电容变化。因此一个 VCO 的能得到的频率变化是受限的。[0044] 如果一个 VCO 的范围不足以覆盖所需要的频率范围,则不得不使用多个中心不同的 VCO,然后通过多路复用器选择正确的 VCO。这产生庞大的解决方案,且可能需要为每个将被支持的新频段增加新的 VCO。利用图 4 中使用 3 个 VCO52、VCO 53 和 VCO 54 与多路复用器 55 的 VCO 单元 51 示出了这种解决方案。

[0045] 降低对 VCO 单元的频率变化的需要的方式是在 VCO 输出端增加分频器,以将 VCO 输出除以 2 来提供在该范围中的较低频率。如果例如  $f_{max}$  为  $f_{min}$  的 4 倍,即因数  $f_{max}/f_{min}$  为 4,且可以将输出频率除以例如 2,则 VCO 覆盖例如一倍频程所对应的  $f_{max}/2 \sim f_{max}$  的频率范围是足够的。换句话说,这将放宽 VCO 输出范围需求至因数 2。图 5 示出这样的装置 61 的方框图,其中 VCO 62、VCO 63 和 VCO 64 与多路复用器 65 对应于图 4。将多路复用器 65 的输出端连接到分频部件 66 和分频部件 67。应当注意,"除以 1"相当于保持信号不变,因此仅为了完整性示出分频部件 66。最后,多路复用器 68 从分频部件 66 和分频部件 67 的输出中选择一个输出。

[0046] 在图 5 示出的示例中,我们以 4 倍的连续的相应频率范围为目标。作为示例,在图 6 中示出,期望输出频率范围(规格)可以为  $1 \sim 4 \, \text{GHz}$ 。那么 VCO 应当覆盖相应的 2 的范围,即  $2 \sim 4 \, \text{GHz}$ ,且分频器确保我们在多路复用器 68 + H进过联合两个范围使范围加倍降到 1GHz。因此在多路复用器 68 + H进过联合两个范围使范围加倍降到 1GHz。因此在多路复用器 68 + H进过联合两个范围对应于期望范围。因此,可以将 VCO 的联合的频率范围的中心定为较低和较高 VCO 频率的几何平均值,即  $\sqrt{2*4} = 2.83 \, \text{GHz}$ 。通过增加更多的分频器,我们可以进一步向下延伸频率范围。

[0047] 然而,实际上 VCO 的中心频率将因工艺、供应电压和温度 (PVT) 而变化。因此,如图 7 所示,中心频率已经从标称值 2.83GHz 向下漂移到 2.7GHz,为 2 的相应 VCO 范围不一定覆盖全部的期望频率范围。因此,中心频率的变化在调谐范围的每端上强加~ 6%的额外裕度的需要。也为了避免 ASIC 的自旋 (respins),应当增加一些裕度,以在设计中使中心偏移。这要求在范围的每端上另外~ 6%的裕度 (在不成熟的 ASIC 过程中,建模误差会很高,这会导致很高的中心偏移)。总之这迫使设计者令调谐范围的每端具有~ 12%的裕度,

且对于连续调谐范围,所要求的调谐范围变为 $\frac{2*1.12}{0.88}$  = 2.5

[0048] 利用一个 VCO 仍然难以获得此值,因此不得不使用多个 VCO。假设我们可以设计具有 1.5(50%) 调谐范围的 VCO,由于两个 VCO 给出  $1.5^2=2.25$  的调谐范围,仍小于所要求的 2.5 的调谐范围,而三个 VCO 给出  $1.5^3=3.375$  的充足调谐范围,所以对于连续调谐范围将仍需要 3 个 VCO (例如图 5 中的 VCO 62、VCO 63 和 VCO 64)。

[0049] 因此,如上所述,实际上 VCO 将需要覆盖 2.5 的调谐范围以考虑到所要求的裕度。这意味着由于上述变化造成实际中心频率与标称值 2.83GHz 不同,所以 VCO 的标称的联合频率范围应当为 0.88\*2GHz  $\sim 1.12*4$ GHz,即 1.76GHz  $\sim 4.48$ GHz,以确保实际上覆盖了期望频率范围。类似地,如果图 4 的 VCO 的期望的联合频率范围为 2GHz  $\sim 4$ GHz,则 VCO 的标称的联合频率范围应当为 1.76GHz  $\sim 4.48$ GHz 以确保实际上覆盖了期望频率范围。

[0050] 降低 VCO 的数量的方式可以为进行更巧妙的 VCO 设计。例如,在图 3 中,也可以将所述电感器 42 制作成可切换的。然而总是难以达到相应的 2.5 的调谐范围。

[0051] 相反的,提出一种降低所要求的 VCO 调谐范围且仍满足跨越一倍频程的连续调谐范围的要求的方法。

[0052] 观点是令 VCO 的中心高于所要求的中心,并增加可编程的分频器,所述分频器根据期望输出频率和实际的 VCO 中心(所述 VCO 中心由于 PVT 差异和设计错误/建模误差会发生变化)自动地将 VCO 输出信号除以 1 或 2。

[0053] 图 8 示出这种解决方案 71 的方框图。在本图中 VCO 72 可以为覆盖一倍频程的单个 VCO,或可以代表例如图 4 的 VCO 单元。如果期望频率范围为如图 4 的 2GHz ~ 4GHz,则可通过使用具有相同范围(即中心在 2.83GHz 处)的 VCO 并将输出信号除以 1(即使用未变化的输出信号)获得期望频率范围。然而,在这种情况中,如果 VCO 向下漂移,则将没有裕度。也可通过使用具有 4GHz ~ 8GHz 的频率范围(即中心在 5.66GHz 处)的 VCO 并将输出信号除以 2 获得期望频率范围,但是在这种情况中,如果 VCO 向上漂移,则将没有裕度。

[0054] 然而,也可通过结合这两种可能性获得期望频率范围,即使用具有中心在上述两个中心值之间任何地方的频率范围的 VCO,然后在分频器 74 中将输出信号除以 2 以获得期望范围中的较低值,且在分频器 74 中将输出信号除以 1,即使用未变化的输出信号,以获得期望范围中的较高值,该期望范围将允许用于 VCO 漂移的裕度。然后多路复用器 75 从两个分频信号中选择一个合适的分频信号。因为该解决方案可处理 2GHz  $\sim$  8GHz 范围内的 VCO输出信号,所以如果 VCO 的中心为这两个频率的几何平均值,即 $\sqrt{2*8}$  =4GHz,则获得良好的解决方案。

[0055] 使用这个中心,具有允许实际的 VCO 频率向上和向下漂移的大裕度,因此 VCO 不再需要覆盖上述调谐范围的每端的~12%的裕度。然而,将仍然需要小裕度以覆盖温度漂移

和由于工艺差异而导致的降低的调谐范围。实验已经示出,我们可以在每端中假设 2.5%。现在新的 VCO 调谐范围为  $\frac{2*1.025}{0.9575} = 2.1$  与先前所要求的 2.5 的调谐范围相比显著降低。

[0056] 在每端增加 2.5%的裕度,VCO 应当具有 $0.975*4/\sqrt{2}$  GHz~ $1.025*4*\sqrt{2}$  GHz (即 2.76GHz ~ 5.8GHz)的标称频率范围。这在图 9 中示出,可以看出,等于 VCO 信号的除 1 信号名义上覆盖 2.76GHz ~ 5.8GHz 的频率范围,同时除 2 信号覆盖 1.38GHz ~ 2.9GHz 的频率范围,使得联合的所覆盖的频率范围为 1.38GHz ~ 5.8GHz。

[0057] 因此利用这个中心值,我们可以允许极大的 VCO 扩展(-28%~+38%)且通过选择正确的分频器,仍产生在 2GHz ~ 4GHz(规格)的期望频率范围内的正确的输出频率。如果期望输出频率在 VCO 单元的实际频率范围之内,则我们应当除以 1,即使用未变化的 VCO 频率,如果期望输出频率低于 VCO 单元的实际频率范围,则我们应当使用分频比 2。

[0058] 应当在锁定锁相环之前进行 VCO 分频比的选择。应当在每次锁定锁相环时都进行 VCO 分频比的选择以考虑到变化的运行条件。进行该选择有几种方法。一种方法是使用频率计数器。该计数器的参考频率将为锁相环的参考频率。为了获得 0.1% 的频率精度,我们需要计算 500 个脉冲。假设我们在~ 500 MHz (VCO/4) 处进行计算,这将花费  $1\mu$  s。相比标准的锁相环 (PLL) 的~  $100\mu$  s 的锁定时间,这个时间是非常短的。图 10 示出具有频率计数器 76 的 VCO 系统 77。系统的其余部分对应图 8 的相应部分。

[0059] 那么,分频器的选择算法可以如下:

[0060] 1、将 VCO 调到最高频率(对应图 9 中的标称最高频率 5.8GHz;由于漂移和公差,实际频率可以略偏离这个值)。

[0061] 2、选择初始分频比为 2(产生 2.9GHz 的标称频率)。

[0062] 3、使用频率计数器估计频率。

[0063] 4、如果所估计的频率高于期望频率,则继续标准的 PPL 锁定。否则,将分频比改为 1 并继续标准的 PPL 锁定。

[0064] 代替将 VCO 调到其最高频率,即其频率范围的上端点,也可以将 VCO 调到其最低频率,即其频率范围的下端点。在这种情况中,算法可以如下:

[0065] 1、将 VCO 调到最低频率(对应图 9 中的标称最低频率 2.76GHz;由于漂移和公差,实际频率可以略偏离这个值)。

[0066] 2、选择初始分频比为1。

[0067] 3、使用频率计数器估计频率。

[0068] 4、如果所计算的频率低于期望频率,则继续标准的 PPL 锁定。否则,将分频比改为 2 并继续标准的 PPL 锁定。

[0069] 图 11 的流程图 100 示出该算法。在步骤 101 中将 VCO 调到其频率范围的上端点或下端点,在步骤 102 中选择初始分频比。如果选择上端点,则选择比率 2,然而在下端点的情况中选择比率 1(即使用未变化的 VCO 信号)。然后在步骤 103 中估计产生的信号的实际频率(实际频率由于 PVT 差异和设计错误/建模误差而发生变化),并在步骤 104 和步骤 105 中将实际频率与期望频率进行比较。如果期望频率在产生的分频信号的范围内,即在选择上端点的情况中低于所估计的频率,和在选择下端点的情况中高于所估计的频率,则在步骤 107 中继续锁相环的锁定之前,在步骤 106 中

改变分频比。

[0070] 也可以与图 5 的电路一起使用该方法,在图 5 中,使用分频器以从因数 2 扩展 VCO 的相应频率范围( $f_{max}/f_{min}$ )到因数 4。一般而言,可以仅将图 8 的分频器和多路复用器增加到图 5 的电路中,如图 12 中的电路 81 所示。第一分频器 83 和第一分频器 84 及多路复用器 85 与 VCO 82 共同提供 VCO 单元,该 VCO 单元具有中心高于期望输出范围的 4 倍的相应频率范围,且类似于图 8 和图 10,另两个分频器 86 和分频器 87 与多路复用器 88 根据期望的输出频率和实际的 VCO 中心自动地将输出信号除以 1 或 2。

[0071] 通过给图 8 的电路增加除 4 部件也可获得同样的结果,如图 13 所示。

[0072] 如图 8,该图中的 VCO 92 可以为覆盖一倍频程的单个 VCO,或可以代表例如图 4 的 VCO 单元。如果期望频率范围为如图 5 的 1GHz ~ 4GHz,则可通过使用具有中心在 2.83GHz 处的 2GHz ~ 4GHz 的频率范围的 VCO 并将输出信号除以 1 或 2 获得期望频率范围,在这种情况中,如果 VCO 向上漂移,则将没有裕度;或者可通过使用具有中心在 5.66GHz 处的 4GHz ~ 8GHz 的频率范围的 VCO 并将输出信号除以 2 或 4 获得期望频率范围,在这种情况中,如果 VCO 向上漂移,则将没有裕度。

[0073] 类似于上文,也可通过如下方法获得期望频率范围,使用具有中心在上述两个中心值之间任何地方的频率范围的 VCO,然后在分频器 94 或分频器 95 中将输出信号除以 2 或 4 以获得期望范围中的较低值,并在分频器 93 或分频器 94 中将输出信号除以 1 或 2 以获得期望范围中的较高值,所述期望范围将允许用于 VCO 漂移的裕度。然后多路复用器 96 选择一个合适的分频信号。因为该解决方案也可处理  $2GHz \sim 8GHz$  范围内的 VCO 输出信号,所以如果 VCO 的中心为这两个频率的几何平均值,即 $\sqrt{2*8} = 4GHz$ .则获得良好的解决方案。

[0074] 此外,具有允许实际的 VCO 频率向上和向下漂移的大裕度,因此 VCO 不再需要覆盖上述调谐范围的每端的~ 12%的裕度。然而,如上文将仍然需要每端中 2.5%的小裕度以覆盖温度漂移和由于工艺差异而导致的降低的调谐范围,从而产生 2.1 的 VCO 调谐范围,比先前所要求的 2.5 的调谐范围显著降低。类似于上文,VCO 应当具有  $0.975*4/\sqrt{2}$  GHz~ $1.025*4*\sqrt{2}$  GHz (即 2.76GHz ~ 5.8GHz) 的标称频率范围。这在图 14中示出,其中可以看出,等于 VCO 信号的除 1 信号名义上覆盖 2.76GHz ~ 5.8GHz 的频率范围,同时除 2 信号覆盖 1.38GHz ~ 2.9GHz 的频率范围,且除 4 信号覆盖 0.69GHz ~ 1.45GHz 的频率范围,使得联合的所覆盖的频率范围为 0.69GHz ~ 5.8GHz。

[0075] 因此利用这个中心值,我们可以允许极大的 VCO 扩展( $-28\% \sim +38\%$ )且通过选择正确的分频器,仍产生在  $1GHz \sim 4GHz$ (规格)的期望频率范围内的正确的输出频率。如果期望输出频率在  $1GHz \sim 2GHz$  的范围内,则我们应当除以 2 或 4,如果期望输出频率在  $2GHz \sim 4GHz$  的范围内,则我们应当使用分频比 1 或 2。

[0076] 应当在锁定锁相环之前进行 VCO 分频比的选择。应当在每次锁定锁相环时进行 VCO 分频比的选择以考虑到变化的运行条件。进行该选择有几种方法。一种方法是使用频率计数器。该计数器的参考频率将为锁相环的参考频率。为了获得 0.1% 的频率精度,我们需要计算 500 个脉冲。假设我们在~ 500 MHz (VCO/4) 处进行计算,这将花费  $1\mu$  s。相比~  $100\mu$  s 的标准 PLL 锁定时间,这个时间是非常短的。图 15 示出具有频率计数器 97 的 VCO 系统 98。系统的其余部分对应图 13 的相应部分。

[0077] 那么,分频器的选择算法可以如下:

[0078] 1、将 VCO 调到最高频率(对应图 14 中的标称最高频率 5.8GHz;由于漂移和公差,实际频率可以略偏离这个值)。

[0079] 2、选择初始分频比。如果期望输出频率为  $1 \text{GHz} \sim 2 \text{GHz}$ ,则选择 4 (产生 1.45 GHz)的标称频率), 否则选择 2 (产生 2.9 GHz)的标称频率)。

[0080] 3、使用频率计数器估计频率。

[0081] 4、如果所估计的频率高于期望频率,则继续标准的 PLL 锁定。否则,将分频比减半并继续标准的 PLL 锁定。

[0082] 这里也可以将 VCO 调到最低频率。

[0083] 应当注意,在图 5 的现有技术中,使用所述分频器 67(除 2 分频器)以从因数 2 到因数 4 扩展相应频率范围,因数 2 的相应频率范围为 VCO 的频率范围。可通过增加另外的分频器,例如除 4 分频器、除 8 分频器等,即使用数字 2 的整数幂的另外分频比,来进一步扩展相应频率范围。类似地,可通过增加另外的分频器扩展图 13 或图 15 的电路的频率范围。然而,这种附加的分频器不直接与本发明相关。本发明的想法是(与用以扩展相应范围的分频器的数量无关)使用一个附加的分频器且令 VCO 的中心高于所要求的,即使得 VCO 覆盖期望频率范围的上部和在该范围之上的一些频率。这允许针对例如 VCO 的漂移和公差的在期望范围之下和之上的足够的裕度。

[0084] 尽管已经描述和示出了本发明的各种实施方式,但本发明并不限制于此,但是也可以在下述权利要求书所定义的主题的范围之内的其它方式实现本发明。

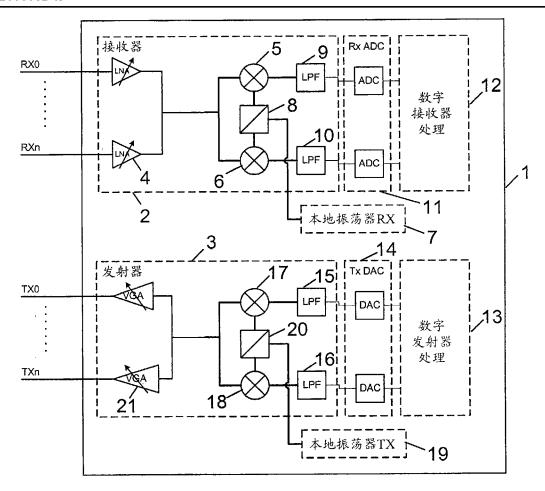


图 1

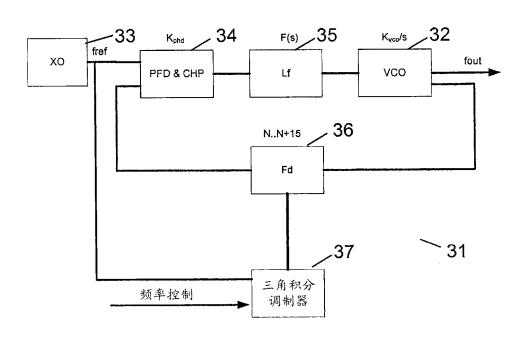
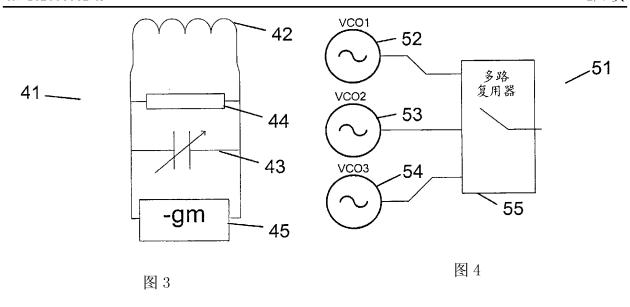


图 2



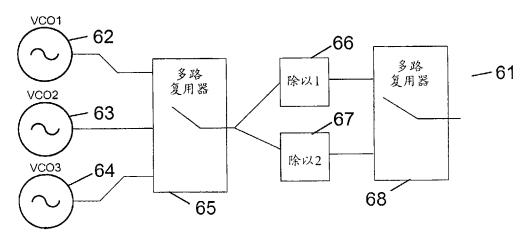


图 5

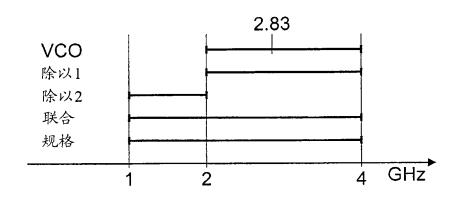


图 6

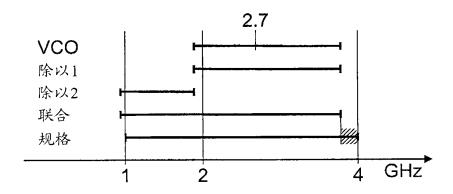


图 7

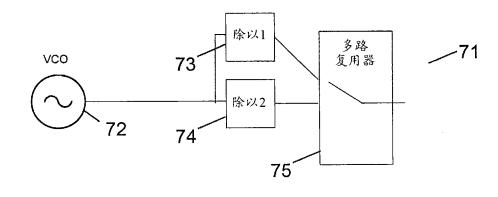


图 8

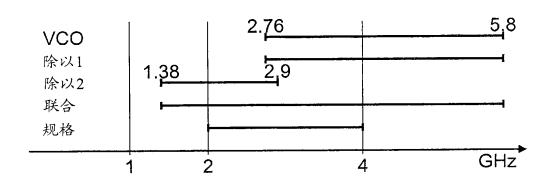


图 9

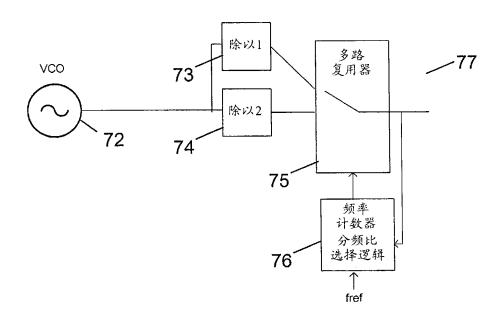


图 10

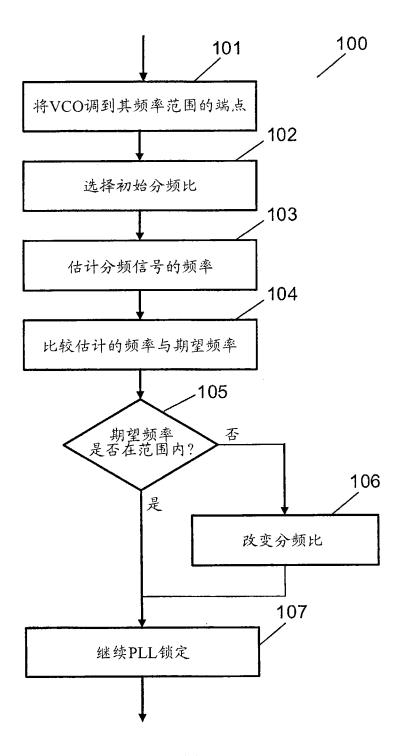


图 11

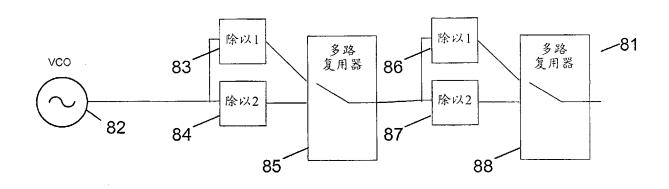


图 12

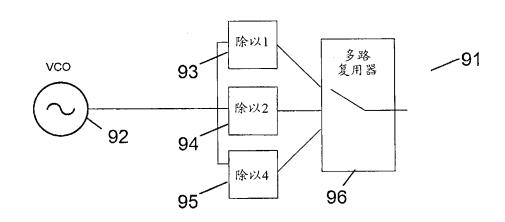


图 13

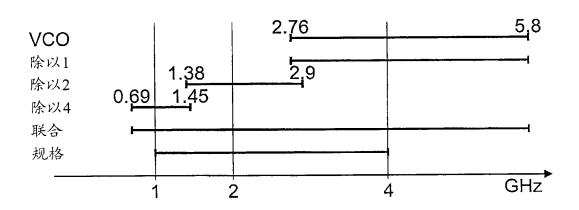


图 14

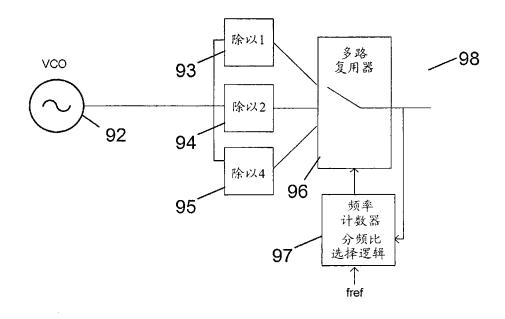


图 15