



Politechnika Wrocławskiego

Przedmiot
Elektronika w automatyce

Prowadzący
Dr inż. Andrzej Jabłoński

Ćwiczenie

Dokumentacja techniczna projektu

Opis projektu wraz ze schematami i spisem użytych elementów elektronicznych

Olaf Biegański

Numer indeks: 259284

Michał Włodarczyk

Numer indeks: 259277

Data oddania sprawozdania:
03.02.2023

Spis treści

1	Założenia projektowe	3
2	Koncepcja projektowanego układu	4
3	Opis układów	5
3.1	Układ automatycznego resetu przy zasilaniu	5
3.2	Układ generatora	6
3.3	Układ dzielnika częstotliwości	7
3.4	Układ programatora, licznika i wyświetlacza	7
3.5	Układ kontrolny/startu i wyjście mocy	9
3.6	Układ logiki impulsu kończącego	10
3.7	Układ generatora impulsu kończącego	11
4	Zasilanie	12
5	Metodologia uruchamiania i testowania	13
5.1	Pomiar oscylogramu	13
5.2	Pomiar natężenia maksymalnego i minimalnego oraz napięcia minimalnego	14
6	Problemy i wnioski	15
7	Noty katalogowe	19

Listy Rysunków

1	Schemat koncepcyjny przedstawiony na zajęciach	4
2	Schemat blokowy układu	4
3	Układ automatycznego resetu przy zasilaniu	5
4	Układ generatora	6
5	Układ dzielnika częstotliwości	7
6	Układ programatora, licznika i wyświetlacza	8
7	Układ startu (sterujący) i wyjście mocy z buzzerem	9
8	Układ logiki impulsu kończącego	10
9	Układ generatora impulsu kończącego	11
10	Wykresy czasów trwania impulsu w zależności od pojemności i rezystancji	11
11	Schemat bloku zasilania	12
12	Schemat blokowy metody pomiarowej	13
13	Oscylogram wyjścia generatora 10Hz	13
14	Pomiar natężenia dolnego	14
15	Pomiar natężenia górnego	14
16	Pomiar napięcia minimalnego	14
17	Schemat elektroniczny projektu wykonany w programie KiCad.	16
18	Gotowa płytka elektroniczna projektu wraz z opisem poszczególnych elementów .	17

Tabele

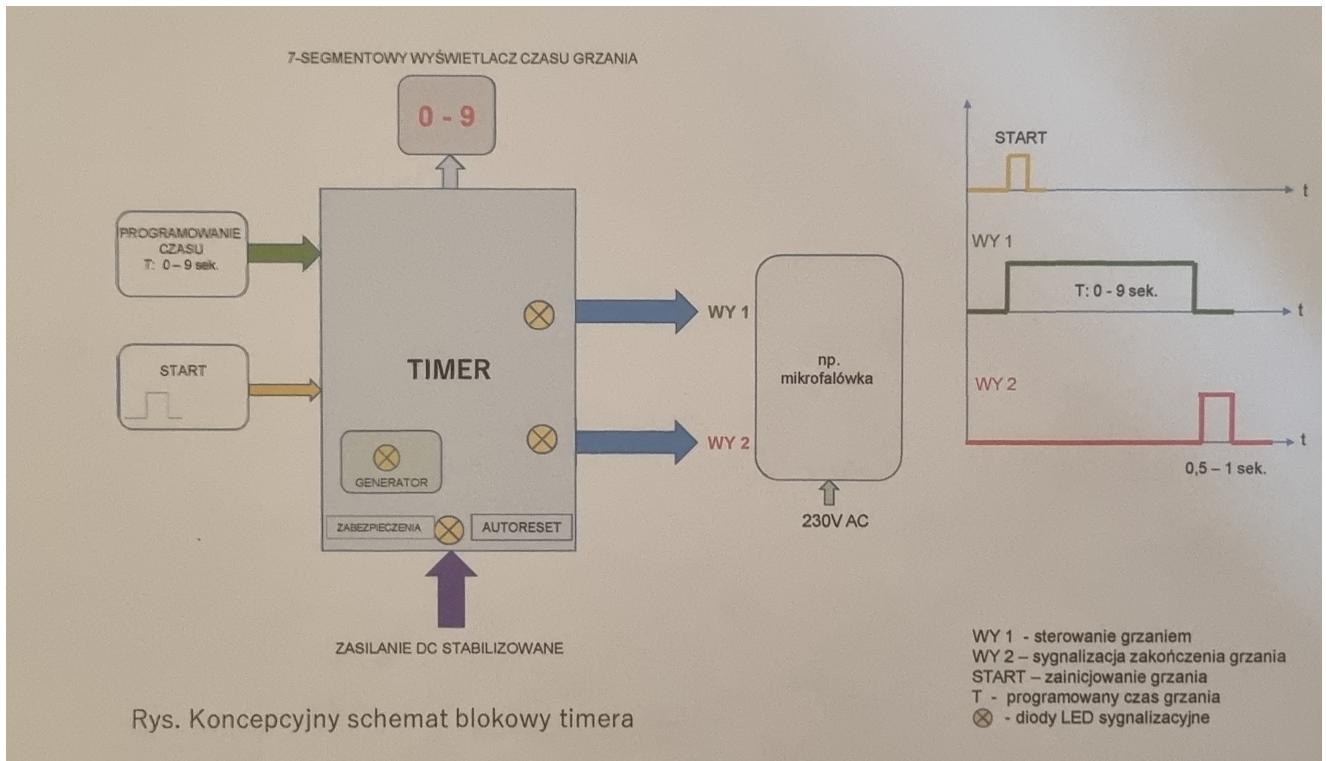
1	Tabela użytych elementów elektronicznych	18
---	--	----

1 Założenia projektowe

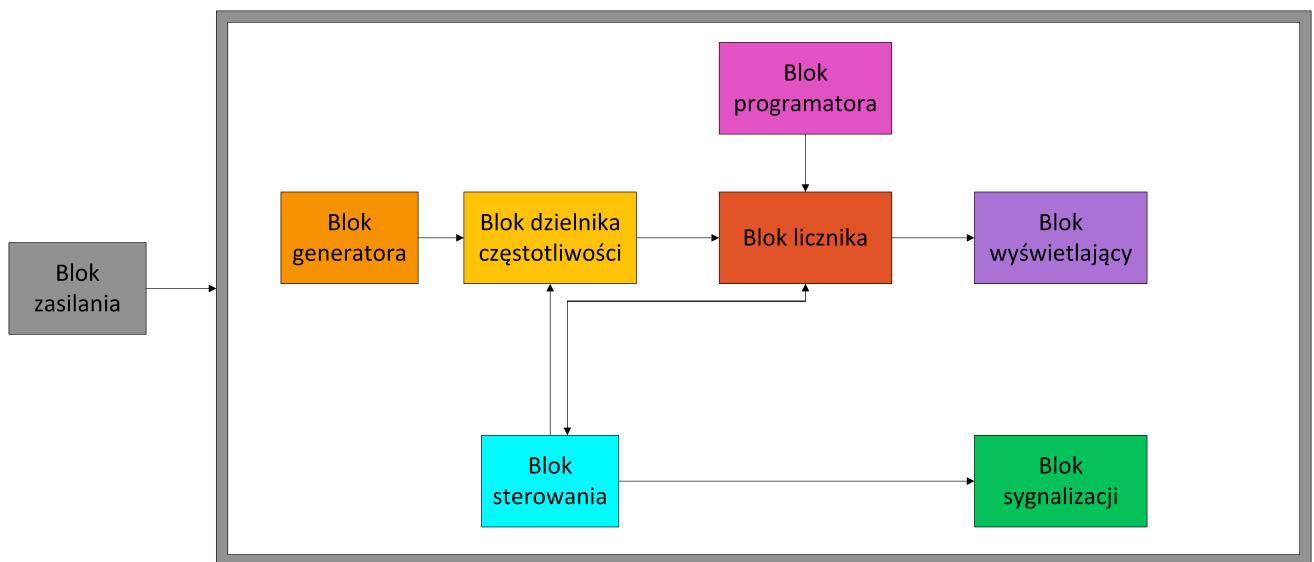
Założenia projektowe zostały stworzone w oparciu o instrukcję laboratoryjną [1]. Punkty oznaczone znakiem * na końcu zdania zostały wykonane w inny sposób lub pominięte - opisano je we wnioskach.

- Układ cyfrowy umożliwiający zaprogramowanie i odliczenie czasu w przedziale 0-9 sekund (jednostek czasowych) z rozdzielcością 1 sek. z przeznaczeniem do sterowanie dwustanowego urządzenia (np. kuchenki mikrofalowej)
- Napięcie zasilania $V_{DD} = 10V$, dowolna polaryzacja na wejściu
- Programowanie równolegle 4-bitowo (dip-switch)
- Kierunek odliczania w dół
- Dwa elektryczne wyjścia układu projektowego:
 - Wyjście Nr 1 - wyjście elektryczne do sterowanie dwustanowego wybranym urządzeniem - wyjście tranzystorowe OC z sygnalizacją optyczną - sygnał o długości zaprogramowanego czasu odliczania
 - Wyjście Nr 2 - wyjście elektryczne (max 200mA) generujące impuls o szerokości około 1 sekundy po zakończeniu zaprogramowanego odliczania czasu - sygnalizacja optyczna.
- Wejścia:
 - Start - przycisk monostabilny
 - Programowanie odcinka czasu poprzez dip-switch z możliwością odczytania zaprogramowanego czasu na wyświetlacz LED*
 - Automatyczne zerowanie - reset
- Sygnalizacja LED:
 - Cyfrowy wskaźnik czasu odliczanego - 7 segmentowy wyświetlacz LED.
 - Obecność napięcia zasilania, układ zasilony - dioda LED.
 - Praca generatora
 - Aktywne Wyjście Nr 1 - świecące w stanie włączonym
 - Aktywne Wyjście Nr 2 - świecące w stanie włączonym
- Uwarunkowanie i zalecenia:
 - Programowanie możliwe wyłącznie przed uruchomieniem odliczania*
 - Nieaktywny przycisk START w czasie odliczania czasu*
 - Automatyczne zerowanie po włączeniu zasilania.
 - Zabezpieczenie licznika i wyjść timera przed zakłóceniami związanymi z włączeniem zasilania (i sprawdzenie skuteczności działania zabezpieczenia).
 - Zabezpieczenie przed błędą biegunością zasilania i przekroczeniem znamionowej wartości napięcia zasilania.
 - Zasilanie ze zewnętrznego stabilizowanego zasilacza laboratoryjnego z ograniczeniem prądowym.
 - Obciążenie wyjść sterujących buzzerem lub żarówką.
- Technologia układów scalonych CMOS, elementy dyskretne przewlekane, montaż na płytce drukowanej uniwersalnej 100x160mm.

2 Koncepcja projektowanego układu



Rysunek 1: Schemat koncepcyjny przedstawiony na zajęciach

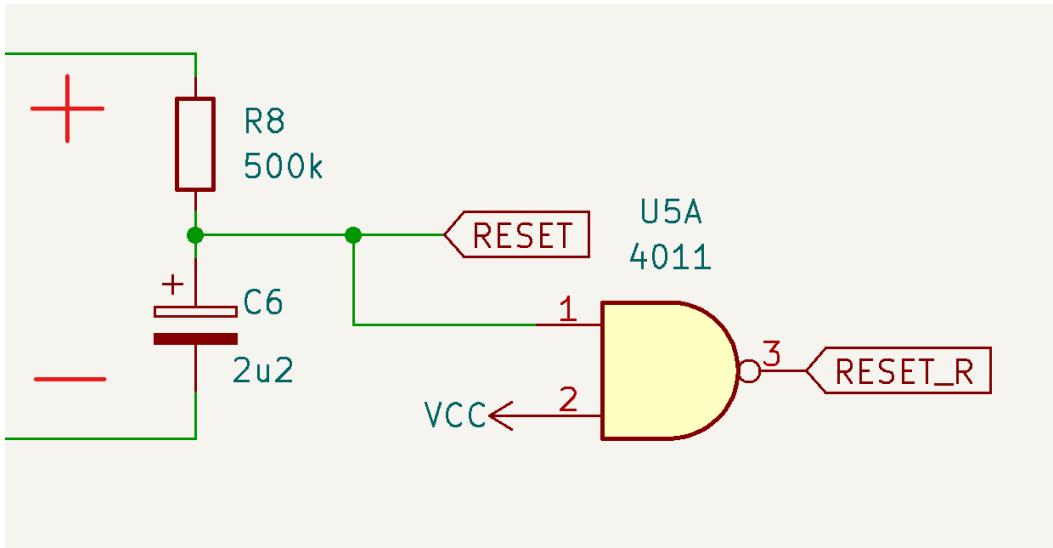


Rysunek 2: Schemat blokowy układu

3 Opis układów

Układy opisane poniżej nie odzwierciedlają idealnie schematu blokowego. Schemat blokowy przedstawiony został jako poglądowy dobrze opisujący sposób działania projektu. Poniższe układy opisane są już jako elektryczne modele wchodzące w skład gotowego projektu elektrycznego.

3.1 Układ automatycznego resetu przy zasilaniu



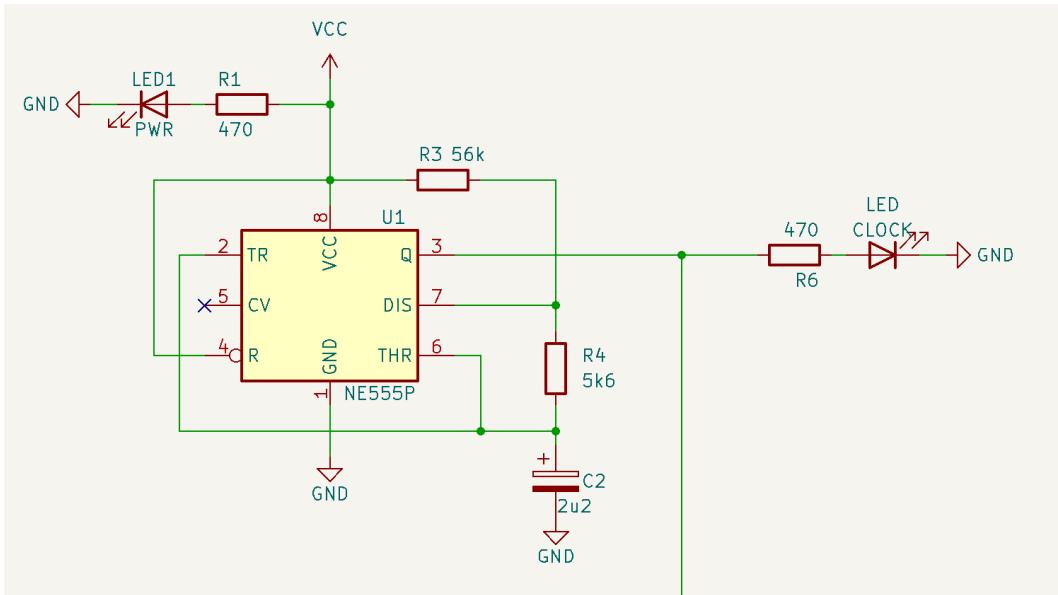
Rysunek 3: Układ automatycznego resetu przy zasilaniu

Moduł ten gwarantuje poprawną pracę układu poprzez ignorowanie zakłóceń i stanów nieustalonych, mogących wystąpić połączenia zasilania układu. Zadanie to realizowane jest przez układ RC, ze stałą czasową:

$$\tau = RC, \quad \tau = 500k\Omega \cdot 2, 2uF = 1, 1s \quad (1)$$

Oznacza to, że napięcie na kondensatorze osiągnie 63,2% napięcia zasilania, po upływie tego czasu. Dzięki układowi RC oraz bramki NAND, w konfiguracji negującej, możemy przez krótki czas, połączenia zasilania podawać sygnał resetu na układ dzielnika, startu oraz impulsu kończącego. W ten sposób unikamy nieporządkowych, przypadkowych zachowań układu.

3.2 Układ generatora



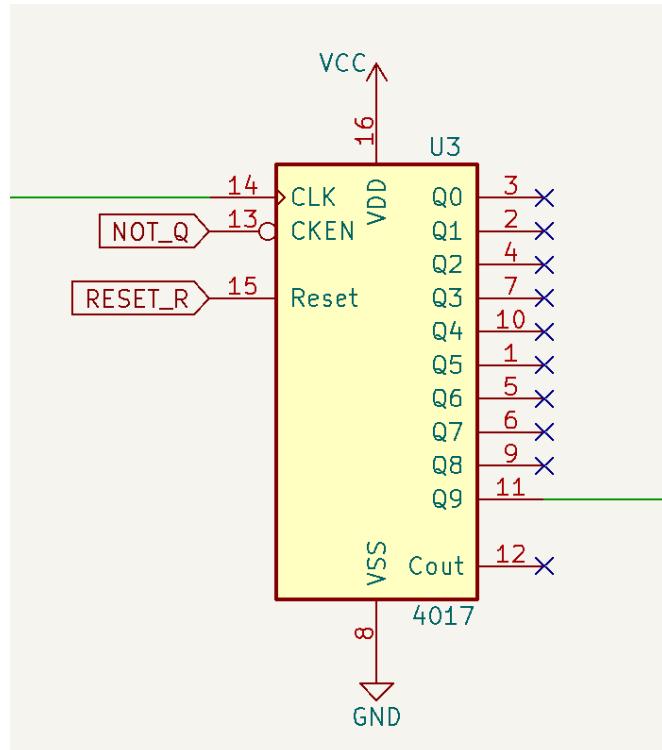
Rysunek 4: Układ generatora

Moduł generatora sygnału zegarowego został oparty o układ scalony timera NE555 w konfiguracji astabilnej. Za pomocą poniższego wzoru dobrano odpowiednie wartości elementów biernych, w celu uzyskania na wyjściu układu sygnału prostokątnego o częstotliwości około 10 Hz.

$$f = \frac{1.44}{(R3 + 2 \cdot R4) \cdot C2} = \frac{1.44}{(56k\Omega + 2 \cdot 5.6k\Omega) \cdot 2.2\mu F} \approx 9,74Hz \quad (2)$$

Dodatkowo na wyjściu timera dodano diodę sygnalizacyjną, informującą o poprawnym działaniu układu. Pomiar rzeczywistej wartości częstotliwości wyjściowej pokazano na rys. 13.

3.3 Układ dzielnika częstotliwości

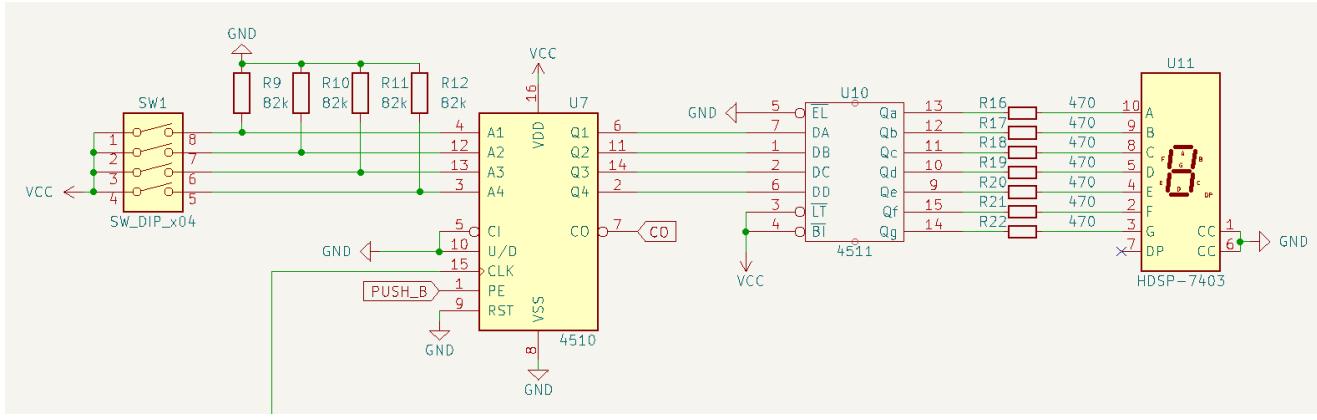


Rysunek 5: Układ dzielnika częstotliwości

W celu uzyskania sygnału o częstotliwości 1 Hz, potrzebnego na wejściu licznika CD4510BE, wykorzystano układ CD4017B w konfiguracji dzielnika częstotliwości. Wyjścia układu Q0-Q9 zmieniają kolejno swój stan z "0" na "1" w takt sygnału podanego na wejście CLK. Dzięki temu, że odczytujemy stan tylko z jednego z wyjść Q, będzie ono zmieniało swój stan co 10 taktów, czyli z 10 Hz otrzymamy 1 Hz. Dodatkowo na wejście CKEN podajemy sygnał z modułu kontrolnego, który uaktywnia układ, a co za tym idzie rozpoczęnia odliczanie, tylko po naciśnięciu startu, oraz kończy odliczanie, gdy wartość na liczniku osiągnie zero.

3.4 Układ programatora, licznika i wyświetlacza

Programowanie czasu zrealizowane zostało przez 4-bitowy przełącznik równoległy - dip-switch SW1. Wyjścia układu programatora podano na wejście A1-A4 układu licznika i połączono z masą przez rezystory $82k\Omega$.

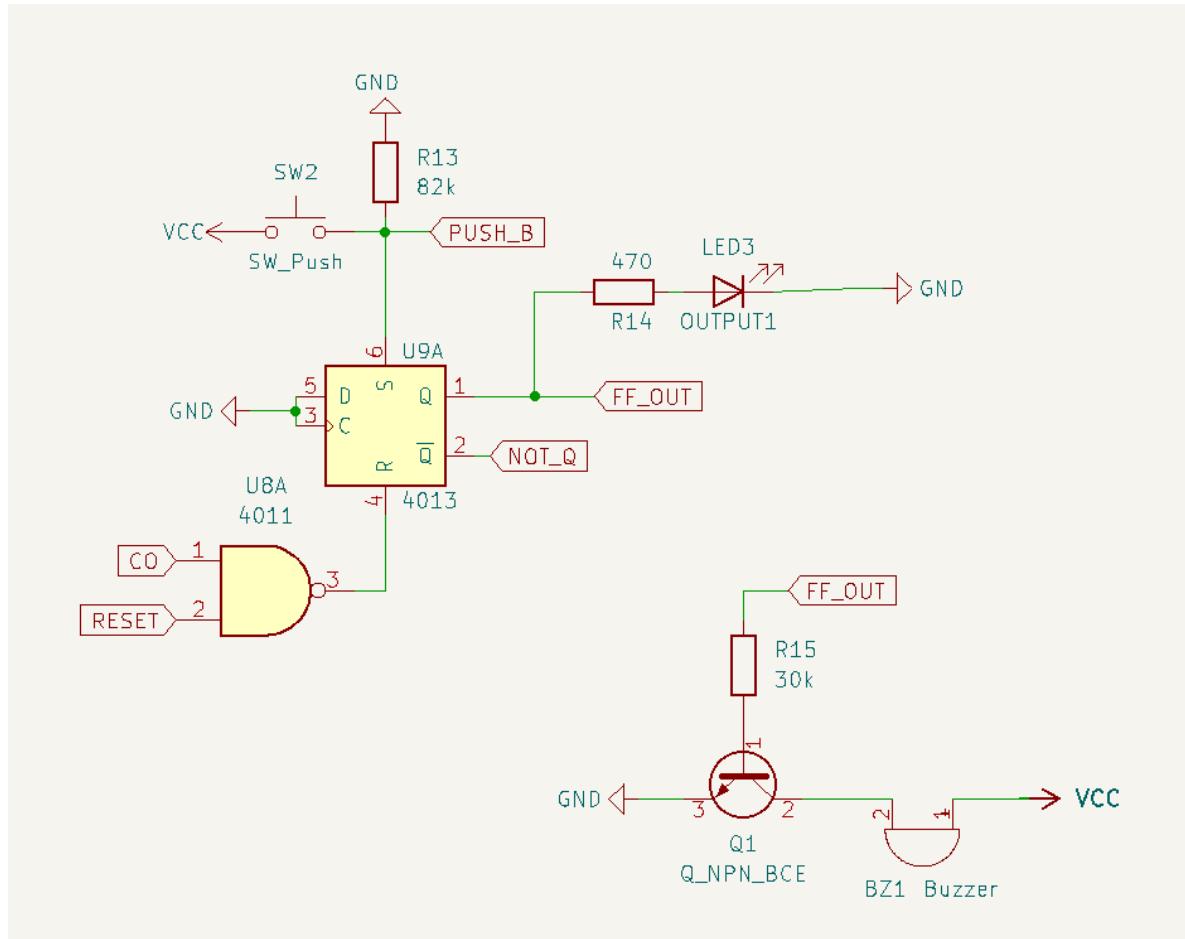


Rysunek 6: Układ programatora, licznika i wyświetlacza

Układ licznika oparty został na układzie CD4510BE - licznik BCD up/down w konfiguracji down (U7). Wartości podawane na wejścia A1-A4 pochodzące od programatora w momencie naciśnięcia przycisku startu (SW2), czyli podania sygnału wysokiego na pin PE, są wpisywane do rejestrów licznika, dzięki czemu odliczanie zaczyna się od zaprogramowanej wartości. Pin CLK odpowiada za dostarczenie sygnału z timera o częstotliwości $1Hz$. Sygnał ten dostarczany jest z modułu podzielnika i włączany tylko po naciśnięciu startu oraz wyłączany po skończonym odliczaniu. Wyjścia Q1-Q4 podają sygnał aktualnej wartości licznika w kodzie BCD na wejście układu wyświetlacza. Wyjście CO odpowiada za podanie sygnału zakończenia stanu odliczania do układu kontrolnego i układu logiki impulsu kończącego.

Układ wyświetlacza oparty został na układzie scalonym CD4511 (U10) będącym dekoderem sygnału otrzymanego z układu licznika na sygnał zrozumiały przez wyświetlacz oraz wyświetlacz 7 segmentowego LED - OSL10561-LRA (U11). Wartości wychodzące z zasilonego dekodera powadowane są przez rezystory 470Ω na wejście zasilonego wyświetlacza 7-segmentowego.

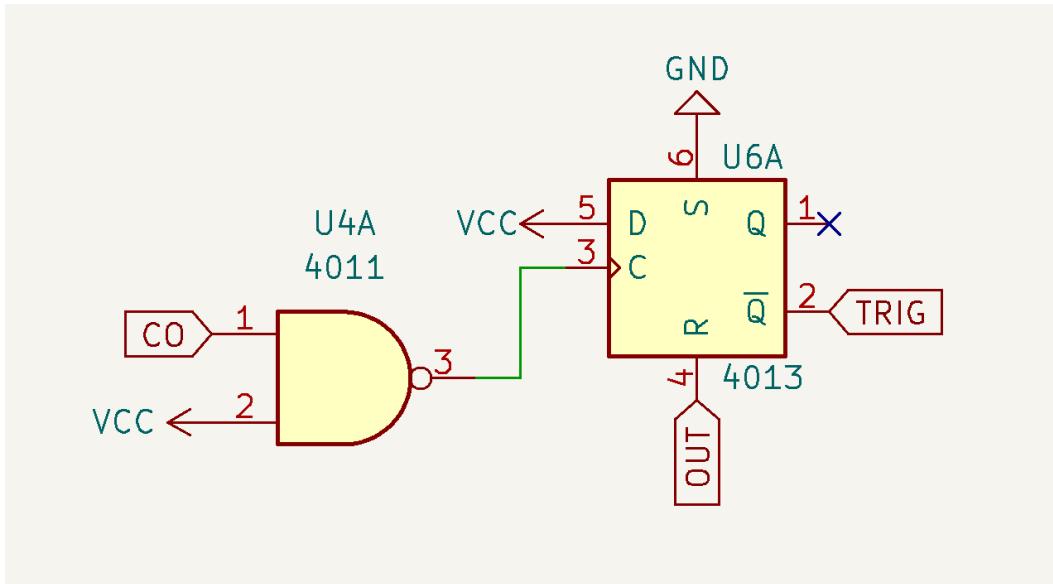
3.5 Układ kontrolny/startu i wyjście mocy



Rysunek 7: Układ startu (sterujący) i wyjście mocy z buzzerem

Moduł ten odpowiada, za wpisywanie wartości wybranej na programatorze do rejestrów licznika (SW2 podłączone jest do pinu PE) oraz rozpoczęcie odliczania (NOT_Q podłączone do pinu CKEN podzielnika - stan niski wyłącza sygnał zegarowy), a także włączenie wyjścia mocy z buzzerem na czas trwania odliczania. Moduł ten oparty jest o układ przerzutnika typu D - CD4013B. Piny D i C nie są wykorzystywane dlatego zostały podłączone do masy. Pin S służy do włączenia wyjścia mocy oraz diody sygnalizacyjnej. Gdy poprzez przycisk SW2 na wejście S podany zostanie stan wysoki, wyjście przerzutnika Q zostanie ustawione na stan wysoki, a tranzystor NPN w konfiguracji otwartego kolektora zostanie otwarty i zasili buzzer. Na wejście R podawany jest sygnał z wyjścia licznika sygnalizujący koniec odliczania (sygnał ten mnożony jest z sygnałem automatycznego resetu poprzez bramkę NAND, w celu resetu układu po włączeniu zasilania) i wyłączający wyjście mocy. Stan wysoki na R, podany poprzez negację sygnału CO, resetuje wyjście Q i wyłącza tranzystor.

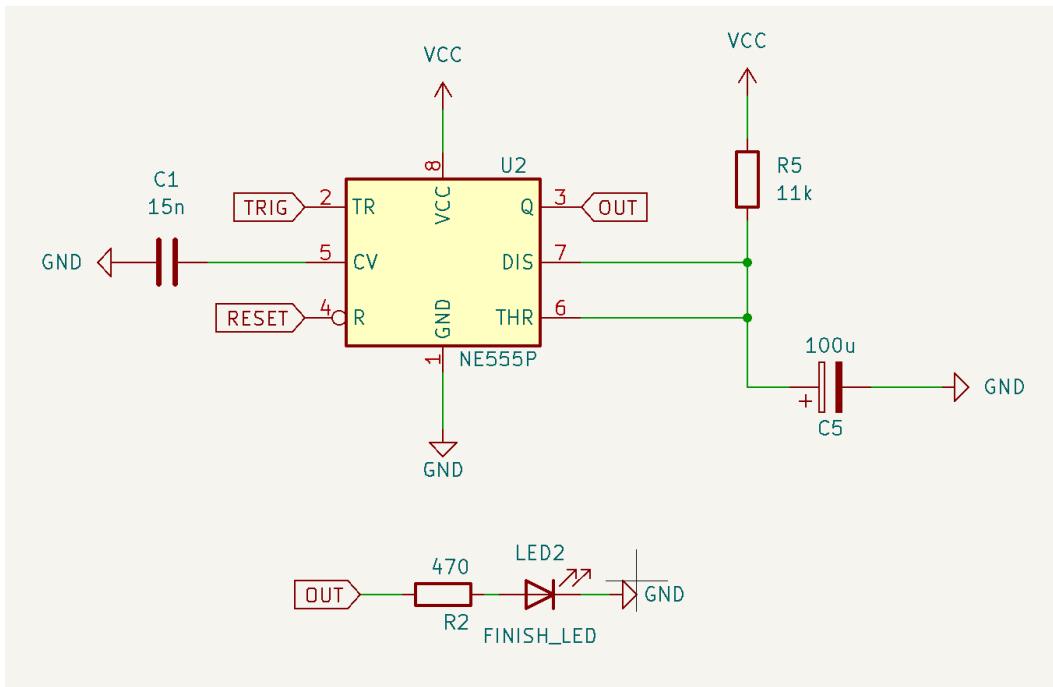
3.6 Układ logiki impulsu kończącego



Rysunek 8: Układ logiki impulsu kończącego

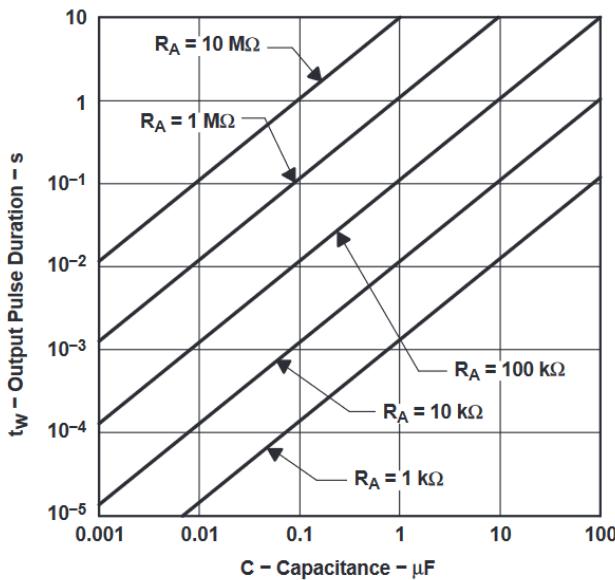
Układ logiki impulsu kończącego oparty na układzie scalonym CD4013BE - przerzutniku typu D - odpowiada za sterowanie generatorem impulsu kończącego. Na wejście C (clock) podawany jest sygnał z wyjścia CO licznika CD4510BE. Sygnał ten jest negowany z pomocą bramki NAND w odpowiedniej konfiguracji, ponieważ CO po skończonym odliczaniu generuje zbocze opadające, a wejście C reaguje na zbocze narastające. W momencie pojawiения się sygnału CO wartość z pinu D (data) przepisywana jest na wyjścia Q i \bar{Q} . Wyjście \bar{Q} zmienia wtedy swój stan z wysokiego na niski i podane jest na wejście TRIG układu NE555 (generatora impulsu), który ustawia wtedy swoje wyjście Q (sygnał OUT) na wysokie. Podając sygnał OUT na pin R (reset) przerzutnika, otrzymujemy krótki impuls niskiego napięcia podawany na TRIG, za każdym razem, gdy licznik skończy odliczanie.

3.7 Układ generatora impulsu kończącego



Rysunek 9: Układ generatora impulsu kończącego

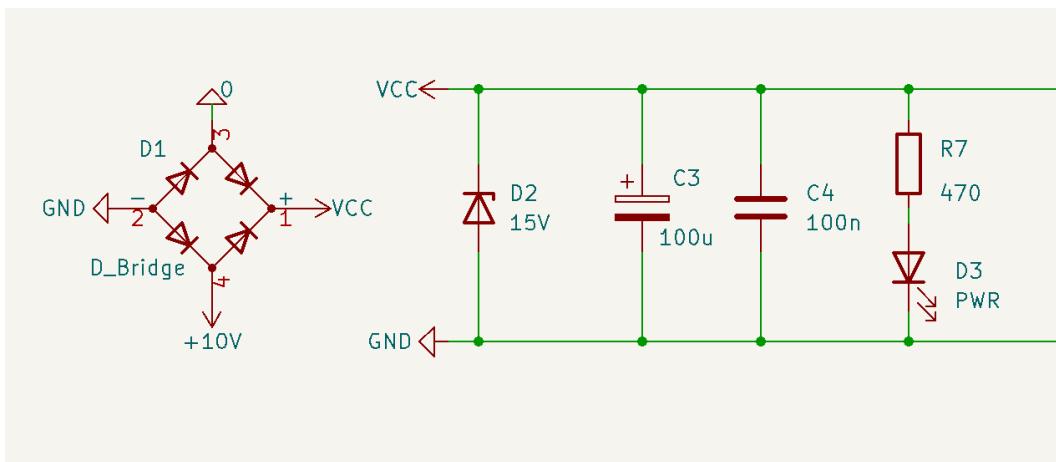
Układ generatora impulsu kończącego oparty został na układzie scalonym NE555P w konfiguracji mono-stabilnej. Wartości rezystora R5 i kondensatora C5 zostały dobrane zgodnie z wykresem zawartym w nocy katalogowej, tak by generowany impuls trwał około jednej sekundy. Pin CV został podłączony do masy przez kondensator 15nF zgodnie z zaleceniami z noty katalogowej.



Rysunek 10: Wykresy czasów trwania impulsu w zależności od pojemności i rezystancji

Generator impulsu wyzwalany jest sygnałem TRIG, będącym odpowiednio przetworzonym, przez układ logiki impulsu kończącego sygnałem CO. Po wyzwoleniu przez TRIG układu, na wyjściu OUT generowany jest trwający około sekundy impuls sygnalizujący za pomocą diody FINISH_LED, koniec odliczania i pracy wyjścia mocy z buzzerem.

4 Zasilanie



Rysunek 11: Schemat bloku zasilania

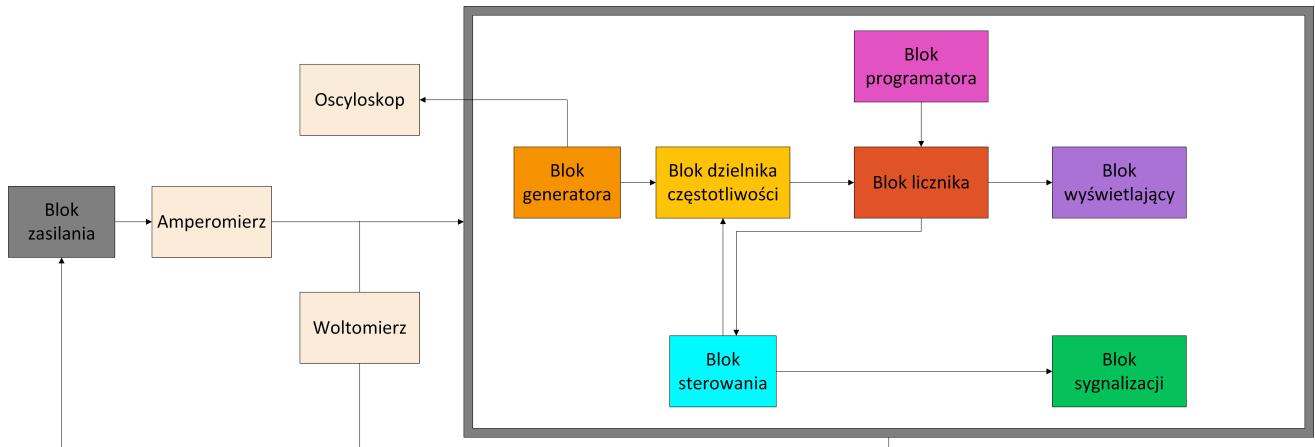
Prezentowany na schemacie moduł zasilania ma na celu zapewnienie stabilnego i wolnego od zakłóceń napięcia zasilającego. Składa się on z mostka Graetza, diody Zenera, kondensatora elektrolitycznego i ceramicznego. Zastosowywany w układzie mostek Graetza jest pojedynczym układem scalonym i służy do ochrony układu przed złą polaryzacją napięcia. W praktyce niezależnie od polaryzacji napięcia na wejściu zasilania, polaryzacja w układzie będzie poprawna. Dioda Zenera ma za zadanie ochronę układu przed napięciami przekraczającymi dozwolony zakres pracy układu. Zakładanym napięciem pracy układu jest 10V, dioda Zenera gwarantuje, że napięcie nie przekroczy 15V, co nadal jest napięciem bezpiecznym dla układu. Kondensator elektrolityczny (100uF) odfiltrowuje małe częstotliwości zakłóceń w zasilaniu, a ceramiczny (100nF) duże częstotliwości. Dodatkowo moduł zasilania został zaopatrzony w diodę sygnalizującą obecność zasilania.

5 Metodologia uruchamiania i testowania

Wartości mierzone podczas testowania:

- Oszcylogram wyjścia generatora
- Pomiar maksymalnego i minimalnego natężenia prądu pobieranego przez układ TIMER'a przy znamionowym napięciu i minimalnym napięciu pracy

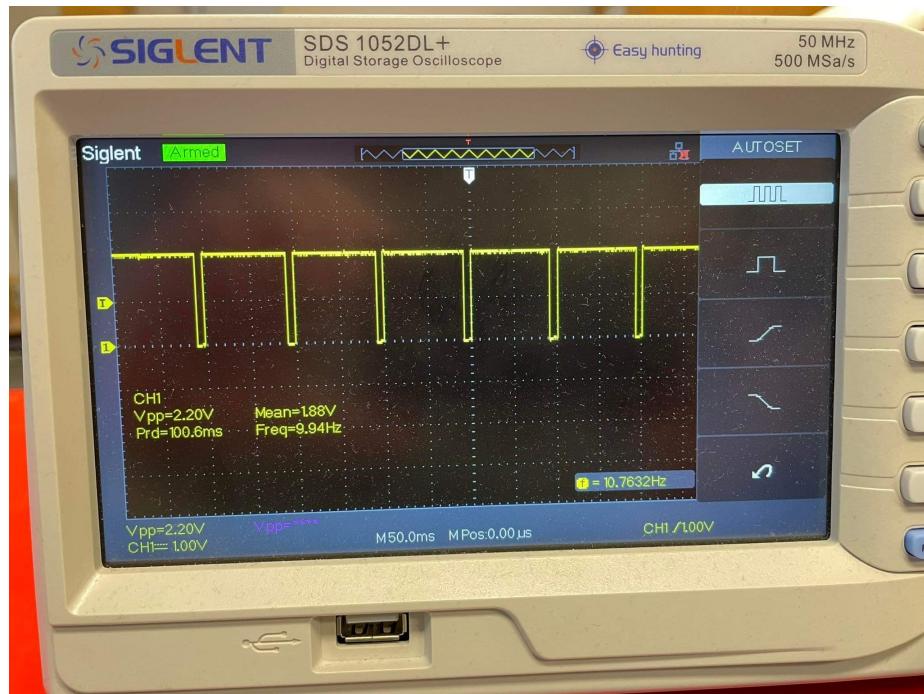
Podłączono odpowiednie przyrządy pomiarowe tak jak zaprezentowano to na poniższym rysunku:



Rysunek 12: Schemat blokowy metody pomiarowej

5.1 Pomiar oscylogramu

Podłączenie oscyloskopu zaprezentowano na rys. 12. Jak widać na poniższym oscylogramie układ generatora generuje sygnał o częstotliwości mocno zbliżonej do 10Hz.



Rysunek 13: Oszcylogram wyjścia generatora 10Hz

5.2 Pomiar natężenia maksymalnego i minimalnego oraz napięcia minimalnego

Podłączenie woltomierza i amperomierza zaprezentowano na rys. 12. Minimalną wartość pobieranego prądu mierzono dla najmniejszej ilości świecących segmentów wyświetlacza (cyfra 1) - rys 14. Wartość maksymalną prądu mierzoną dla największej ilości świecących segmentów wyświetlacza (cyfra 8) - rys 15.



Rysunek 14: Pomiar natężenia dolnego



Rysunek 15: Pomiar natężenia górnego

Wartość minimalnego napięcia zasilania dla której układ TIMER'a pracuje poprawnie zmierzono zmieniając napięcie wejściowe i obserwując zachowanie układu elektronicznego. Przedstawiony na rys. 16 pomiar odpowiada wartości napięcia dla której buzzer oraz wyświetlacz przestają działać w prawidłowy sposób.



Rysunek 16: Pomiar napięcia minimalnego

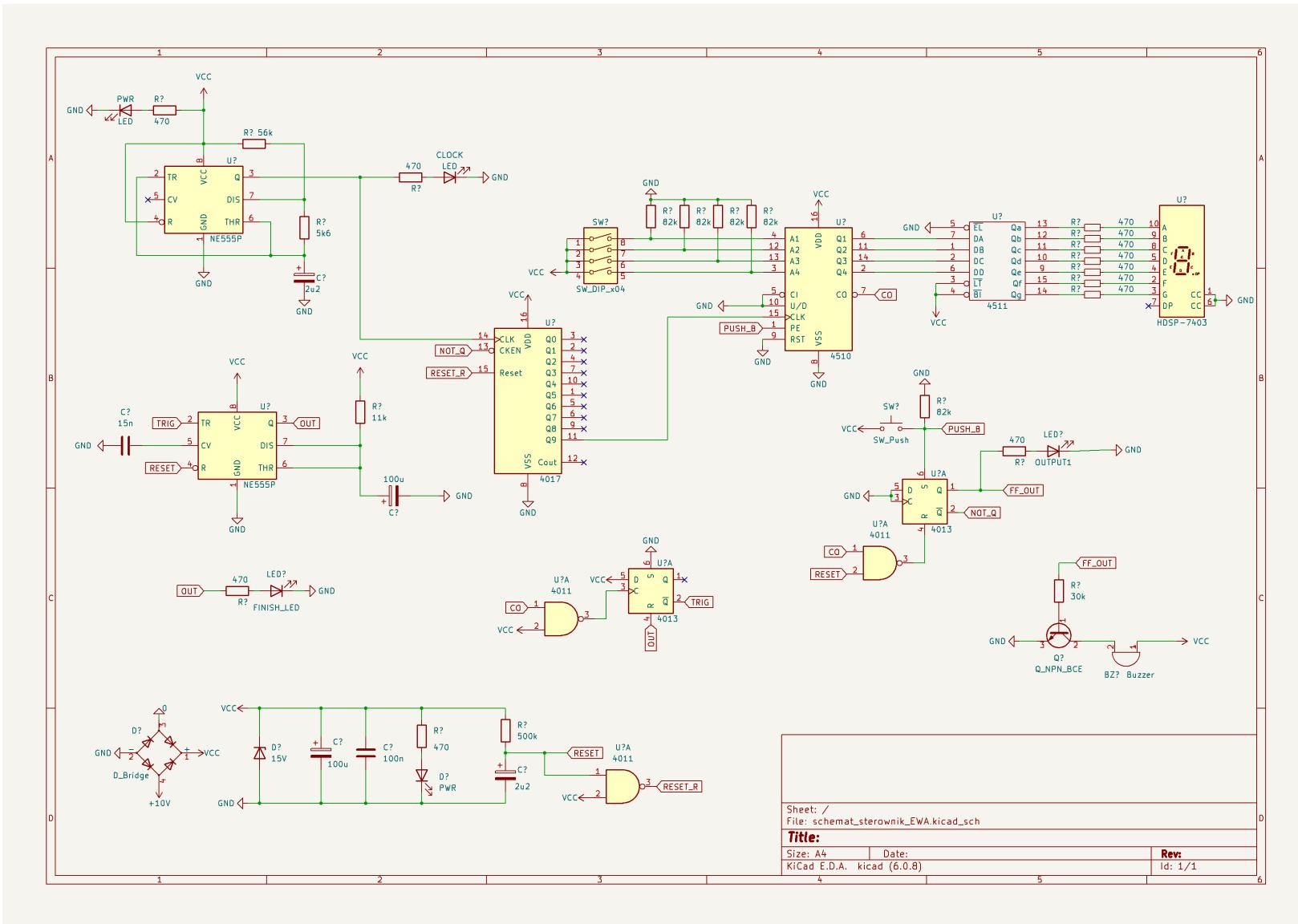
Wartości poszczególnych wartości granicznych zebrane zostały w poniższej tabeli:

	I_{max}	I_{min}	U_{min}
$I[mA]$	87.8	143.5	48.9
$U[V]$	10.2	10	5.9

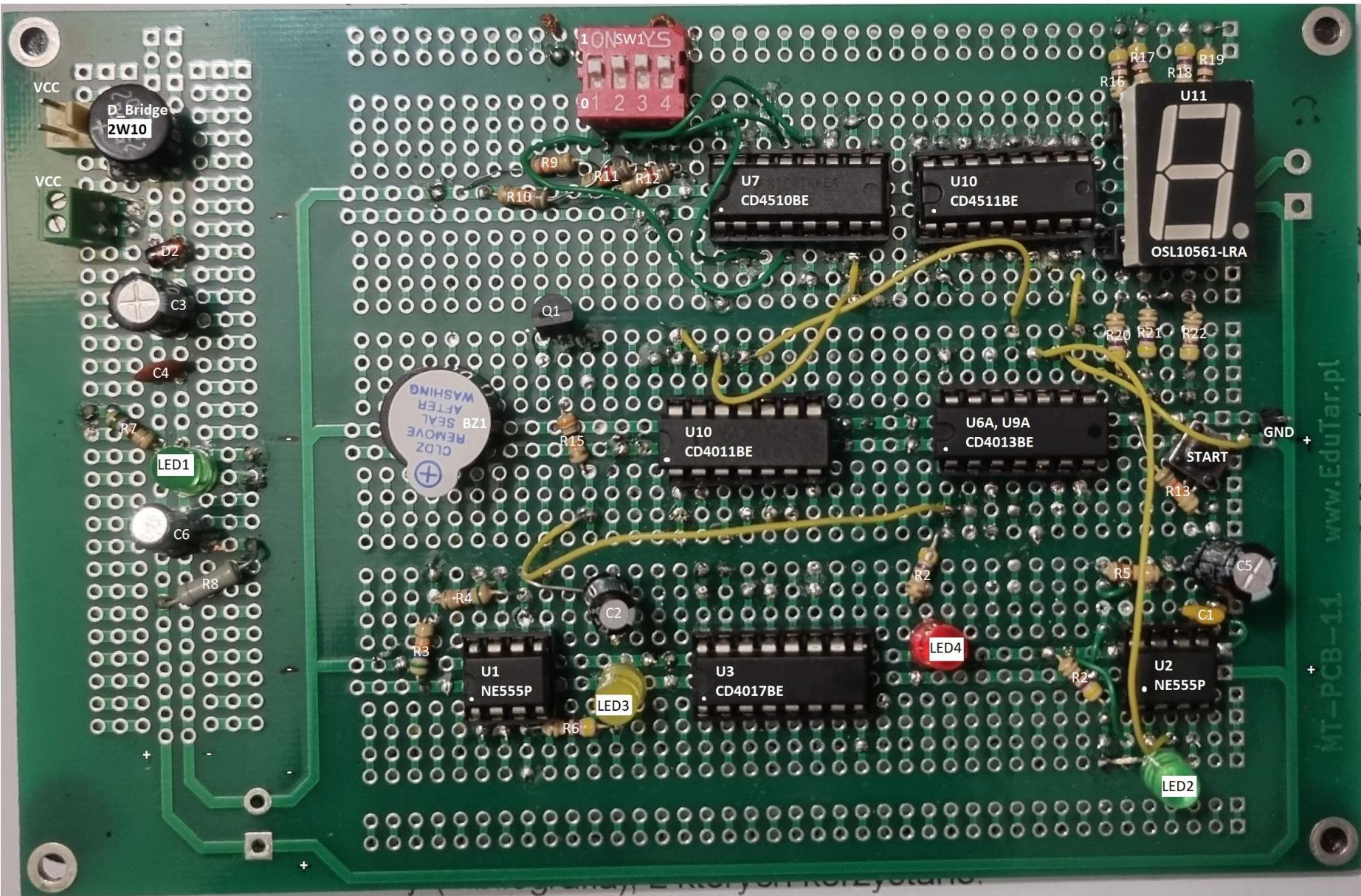
6 Problemy i wnioski

Większość założeń projektowych udało się wykonać. Niektóre punkty zostały zmienione lub pominięte:

- Punkt *Programowanie odcinka czasu poprzez dip-switch z możliwością odczytania zaprogramowanego czasu na wyświetlaczu LED* został wykonany w sposób odmienny od opisu w założeniach. Programowanie odcinka czasu jest wykonane poprzez dip-switch, jednak możliwość odczytania zaprogramowanego czasu na wyświetlaczu LED możliwa jest dopiero po wciśnięciu przycisku START. Wartości wybrane nie aktualizują się na wyświetlaczu na bieżąco podczas przełączania przycisków.
- Punkt *Nieaktywny przycisk START w czasie odliczania czasu* został pominięty w implementacji. Pominięcie jest wynikiem niedopatrzenia, zaimplementowanie tego założenia nie wymaga jednak znacznej pracy. Przykładowym sposobem implementacji tej funkcji mogłoby być podanie sygnału PUSH_B przez bramkę AND (zaimplementowaną poprzez odpowiednią konfigurację dwóch bramek NAND). Na wejście bramki AND podawany byłby sygnał NOT_Q i PUSH_B, a jej wyjście podłączone do pinu PE licznika. Dzięki temu, podczas trwania odliczania nie byłoby możliwości przeprogramowania licznika. Przycisk start byłby nieaktywny.
- Jednym z możliwych rozszerzeń projektu byłaby możliwość wyświetlania zaprogramowanej wartości czasu na wyświetlaczu, przed rozpoczęciem odliczania. Przy każdej zmianie wartości na dip-switch, wartość pokazywana na wyświetlaczu 7 segmentowym byłaby aktualizowana zgodnie z wartościami na przełącznikach.
- Kolejnym możliwym rozszerzeniem jest dodanie dwóch wyjść NO, które dałyby możliwość zasilania wysoko-prądowych odbiorników zasilanych zewnętrznymi źródłami napięcia. Jednocześnie układ byłby separowany galwanicznie i bezpieczny od wysokich prądów i napięć.



Rysunek 17: Schemat elektryczny projektu wykonany w programie KiCad.



Rysunek 18: Gotowa płytka elektroniczna projektu wraz z opisem poszczególnych elementów.

Tabela 1: Tabela użytych elementów elektronicznych

Oznaczenie projektowe	Nazwa elementu	Typ lub parametr podstawowy	Parametr pomocniczy	Ilość (szt.)
U1, U2	Generator	NE555P	Texas Instruments	2
U3	Licznik Dzielnik częstotliwości	CD4017BE	Texas Instruments	1
U4A, U8A	Podwójny NAND	CD4011BE	Texas Instruments	1
U6A, U9A	Podwójny Flip-Flop	CD4013BE	Texas Instruments	1
U7	Licznik BCD up/down	CD4510BE	Texas Instruments	1
U10	Dekoder	CD4511BE	Texas Instruments	1
U11	Wyświetlacz 7-seg. LED	OSL10561-LRA	OptoSupply International	1
SW1	Dip-switch	cztero-elementowy	-	1
SW2	Przełącznik	-	-	1
D_Bridge	Mostek Graetza	2W10	2A / 1kV	1
Q1	Tranzystor bipolarny NPN	BC337	VCE=25V	1
D2	Dioda Zenera	15V	1W	1
LED1-4, D3	Dioda LED	-	-	5
BZ1	Buzzer	CLDZ	-	1
P1, P2	Podstawka pod układ scalony	DIL8	-	2
P3, P4	Podstawka pod układ scalony	DIL14	-	2
P5-P7	Podstawka pod układ scalony	DIL16	-	3
P8	Podstawka pod wyświetlacz 7-seg.	DIL24	Przyjęta do 10 pinów	1
-	PIN pomiaru masy	-	-	1
-	Wtyczka zasilania	-	-	1
R1, R2, R6, R14, R16-22	Rezystor	470Ω	0.25W	11
R8	Rezystor	500kΩ	0.25W	1
R9-R13	Rezystor	82kΩ	0.25W	5
R15	Rezystor	30kΩ	0.25W	1
R3	Rezystor	56kΩ	0.25W	1
R4	Rezystor	5k6Ω	0.25W	1
R5	Rezystor	11kΩ	0.25W	1
C1	Kondensator	15nF	25V	1
C2, C6	Kondensator elektrolityczny	2u2F	50V	2
C3, C5	Kondensator elektrolityczny	100uF	-	2
C4	Kondensator	100nF	-	1
-	Płytki uniwersalne	100x160 mm	-	1
-	Gumowe podstawki	-	-	4

7 Noty katalogowe

- NE555P
- CD4017BE
- CD4011BE
- CD4013BE
- CD4510BE
- CD4511BE
- BC337

Literatura

- [1] Dr inż. Andrzej Jabłoński - *Założenia projektowe i wykonawcze dla układu odliczania zaprogramowanego odcinka czasu (TIMER). Laboratorium "Elektronika w automatyce".*

Oświadczamy, że projekt oraz powyższy dokument zostały stworzone własnoręcznie w ramach pracy zespołowej grupy. Wszystkie wykorzystane materiały zostały wymienione w bibliografii.

Olaf Biegański

.....
Olaf Biegański

03.02.2023

Michał Włodarczyk

.....
Michał Włodarczyk

03.02.2023