

第六章 时序电路概述与同步时序电路的分析

6.1 时序电路概述

第4章中，我们介绍了组合电路的逻辑分析与设计。

组合电路是指电路在任何时刻产生的稳态输出仅仅取决于该时刻输入变量取值组合，而与过去的输入值无关。

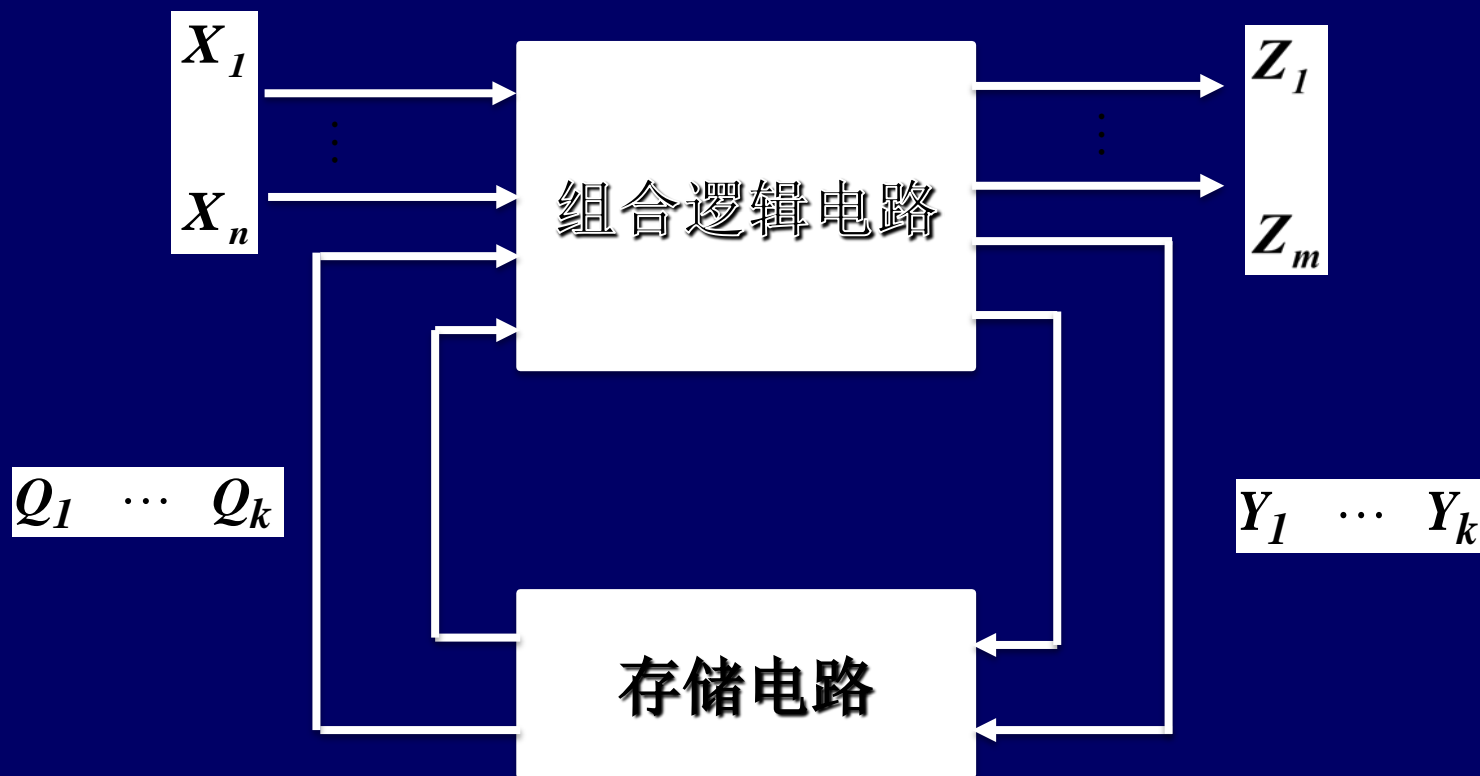
组合电路的特点：

- (1) 由逻辑门电路组成，不含任何记忆元件。
- (2) 信号是单向传输的，不存任何反馈回路。

时序电路与组合电路有本质上的区别。时序电路在任何时刻产生的稳态输出不仅取决于该时刻电路的输入，而且与过去的输入所产生的电路状态有关。

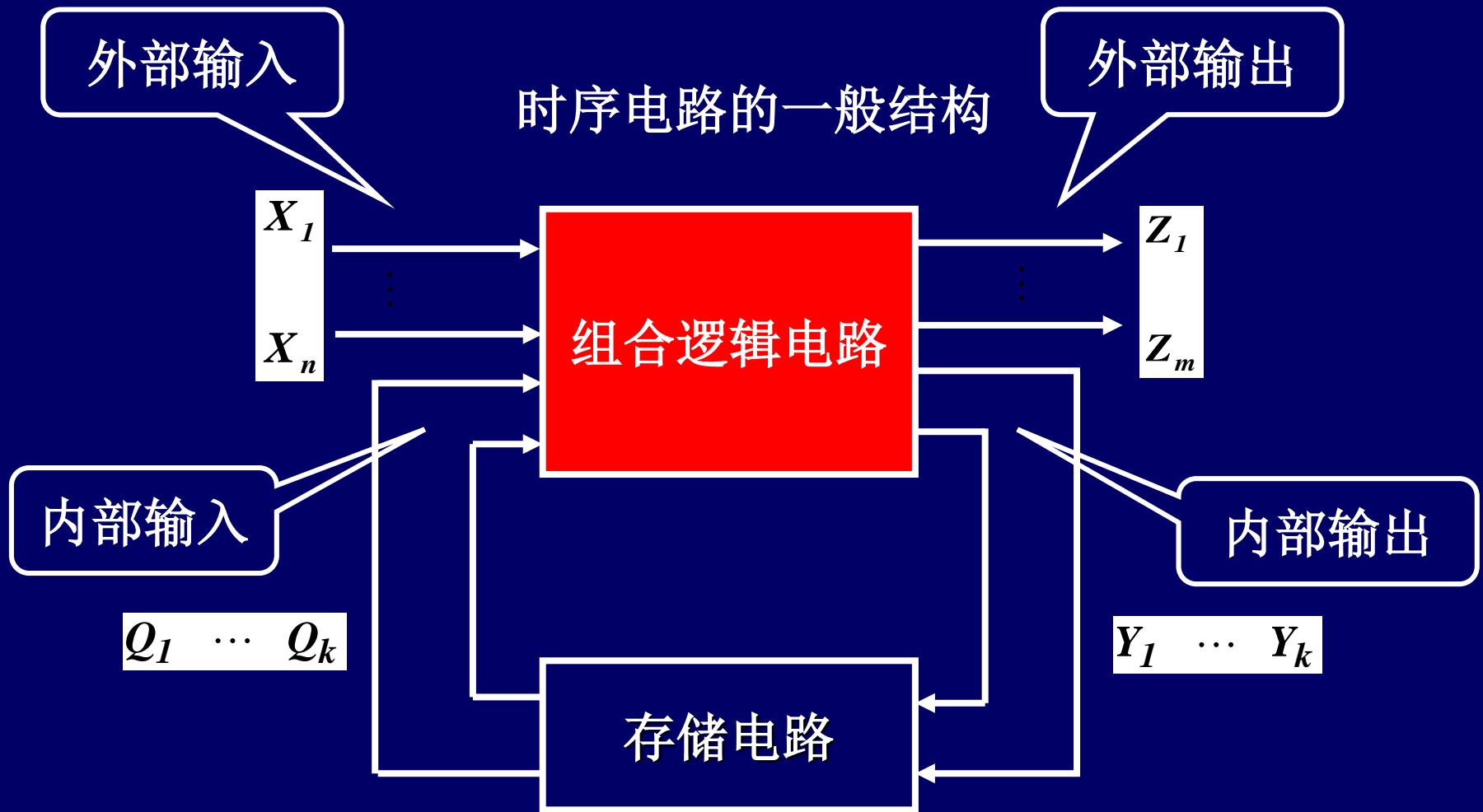
因此，时序电路必须具有记忆能力，用存储电路保存电路状态（第5章）。所谓时序，是指电路的状态与时间顺序有密切联系，电路状态的变化（预定的操作）是按时间顺序逐个进行的。

6.1.1 时序电路的一般结构



从图中可看出，时序电路由组合电路和存储电路两部分构成，通过反馈回路将两部分连成一个整体。站在不同的角度，信号的含义有所不同。

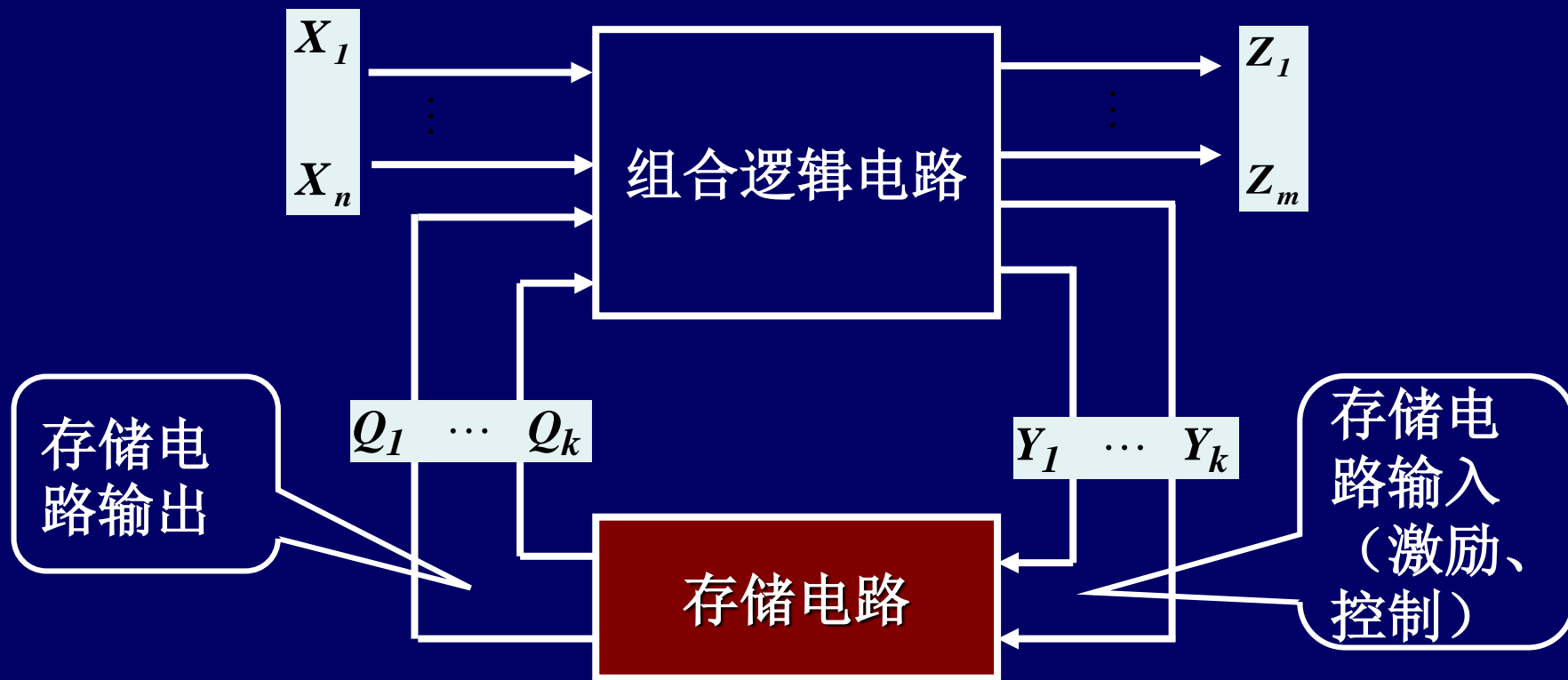
时序电路的一般结构



外部输出函数: $Z_i = f_i(X_1, \cdots, X_n, Q_1, \cdots, Q_k)$

内部输出（激励）函数: $Y_i = g_i(X_1, \cdots, X_n, Q_1, \cdots, Q_k)$

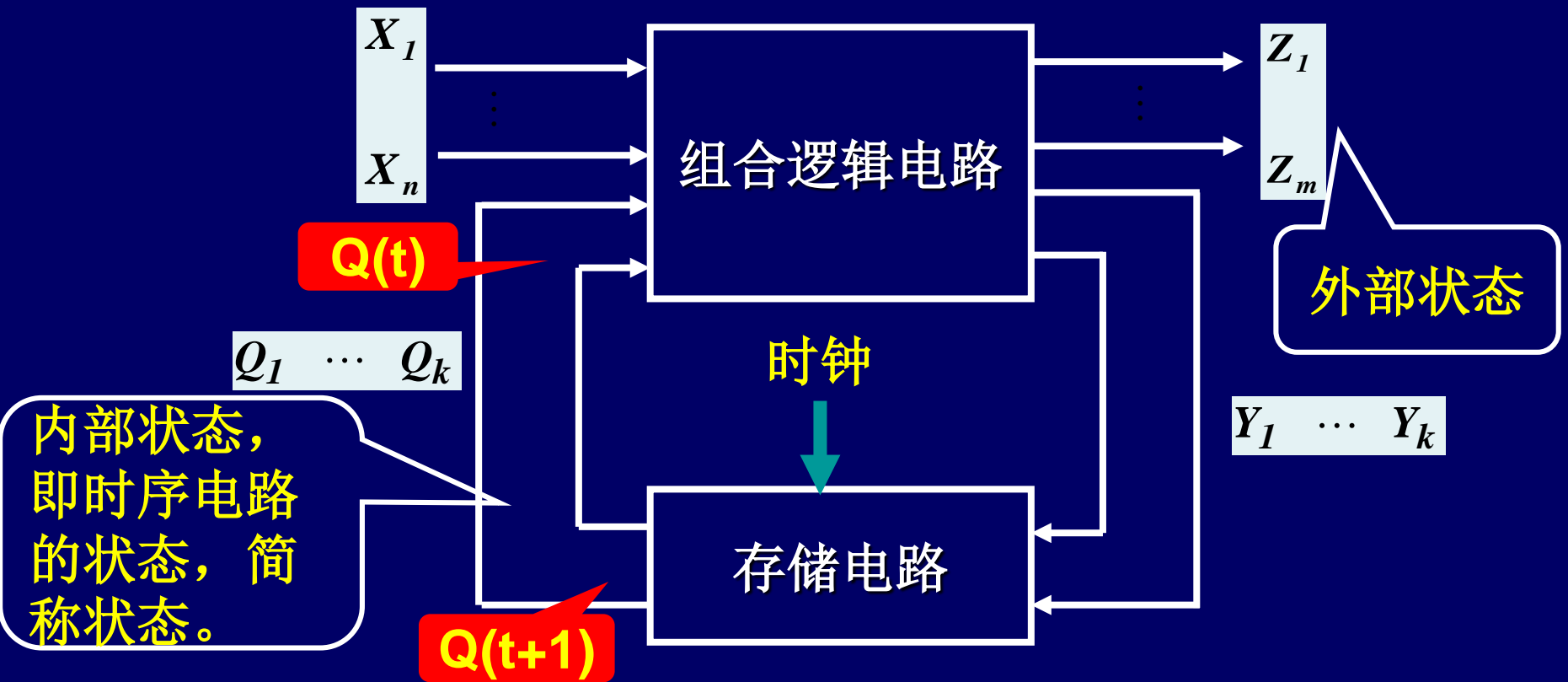
时序电路的一般结构



$$\begin{aligned} Q_i(t+1) &= k_i(Y_i(t)) \\ &= k_i(g_i(X_1, \dots, X_n, Q_1(t), \dots, Q_k(t))) \\ &= k_i(X_1, \dots, X_n, Q_1(t), \dots, Q_k(t)) \end{aligned}$$

从状态的角度看

时序电路的一般结构

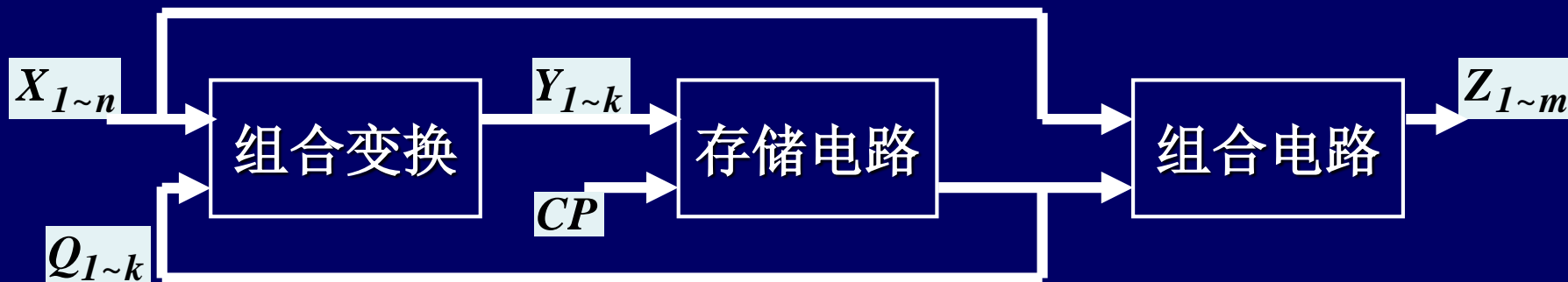


对时序电路的研究, 就是通过输入的变化规律, 找出状态的变化规律, 得到输出的变化规律。一般用现态 $Q(t)$ 和次态 $Q(t+1)$ 来描述状态的改变。

现态 $Q(t)$ ——变化前的状态

次态 $Q(t+1)$ ——变化后的状态

6.1.2 时序电路的分类

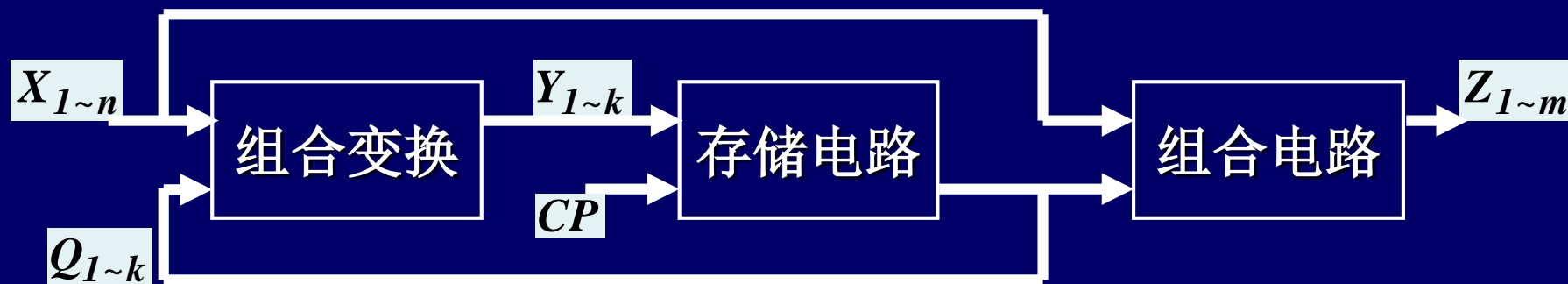


控制脉冲：**CP** 当整个存储电路在一个**CP**控制下工作时，称为同步时序电路，若在两个以上或没有**CP**控制，则称为异步时序电路。

输出函数： $Z_1 \cdots Z_m$ 当 $Z_i = f_i(Q_1, \cdots, Q_k)$ 时，为**Moore** 模型。

当 $Z_i = f_i(X_1, \cdots, X_n, Q_1, \cdots, Q_k)$ 时，为**Mealy** 模型。

6.1.3 时序电路的描述方法



次态方程

$$\begin{aligned} Q_i(t+1) &= k_i(\text{输入, 现态}) \\ &= k_i(X_1, \dots, X_n, Q_1(t), \dots, Q_k(t)) \end{aligned}$$

激励方程

$$\begin{aligned} Y_i &= g_i(\text{输入, 现态}) \\ &= g_i(X_1, \dots, X_n, Q_1, \dots, Q_k) \end{aligned}$$

输出方程

$$\begin{aligned} Z_i &= f_i(\text{输入, 现态}) \\ &= f_i(X_1, \dots, X_n, Q_1, \dots, Q_k) \end{aligned}$$

次态真值表

输入	现态	次态
...		...

次态卡诺图

次态真值表的卡诺图形式。

状态表

状态转移表的简称，用表格的形式反映现态、输入、输出、次态的关系。

无外部输出的状态表

输入X 现态Q(t)	0	1
A	B	D
B	C	A
C	D	B
D	A	C

次态Q(t+1)

Mealy型状态表

输入X 现态Q(t)	0	1
A	B/0	D/1
B	C/0	A/0
C	D/0	B/0
D	A/1	C/0

次态Q(t+1) / 输出Z

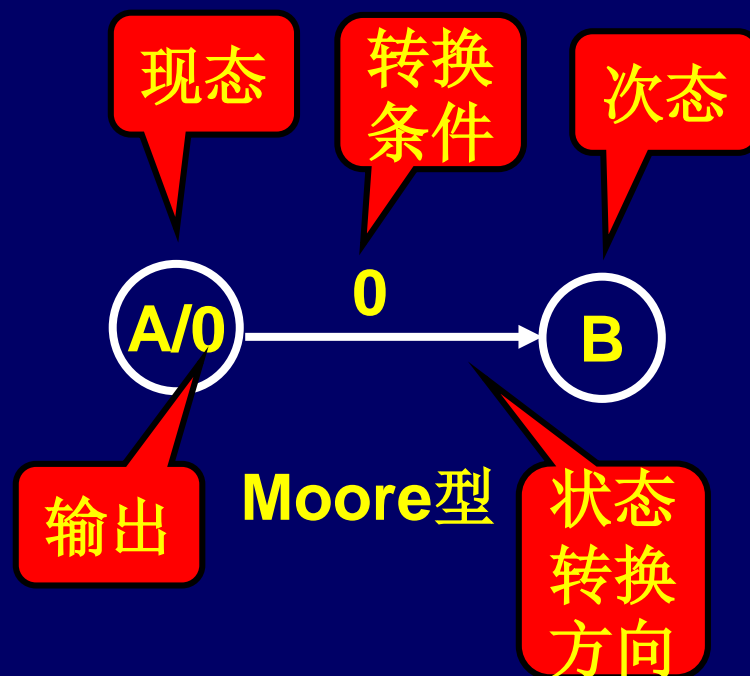
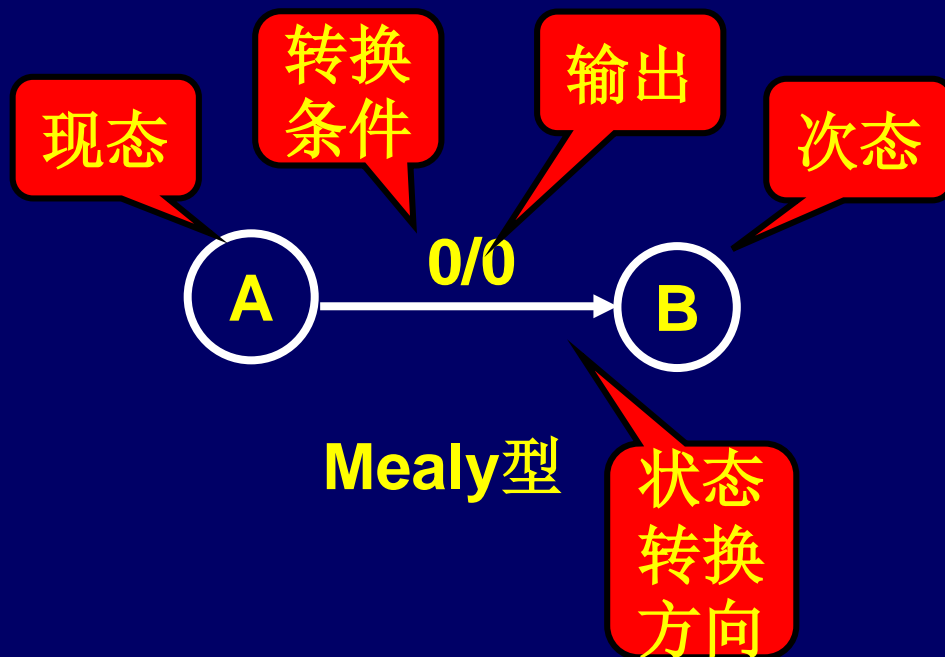
Moore型状态表

输入X 现态Q(t)	0	1	输出 Z
A	B	D	0
B	C	A	0
C	D	B	0
D	A	C	1

次态Q(t+1)

状态图

状态图是状态表的图形表示方式，直观。



读图（表）次序：

现态→输入→输出→次态

读图（表）次序：

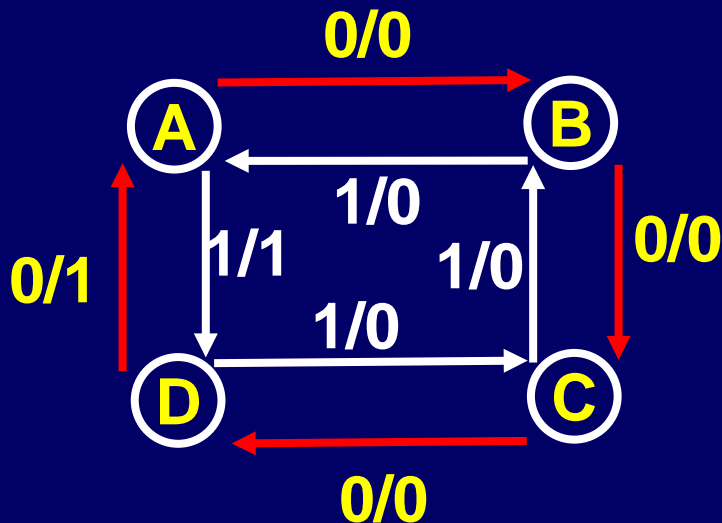
现态→输出→输入→次态

Mealy型状态表

输入X \ 现态Q(t)	0	1
A	B/0	D/1
B	C/0	A/0
C	D/0	B/0
D	A/1	C/0

次态Q(t+1) / 输出Z

状态图

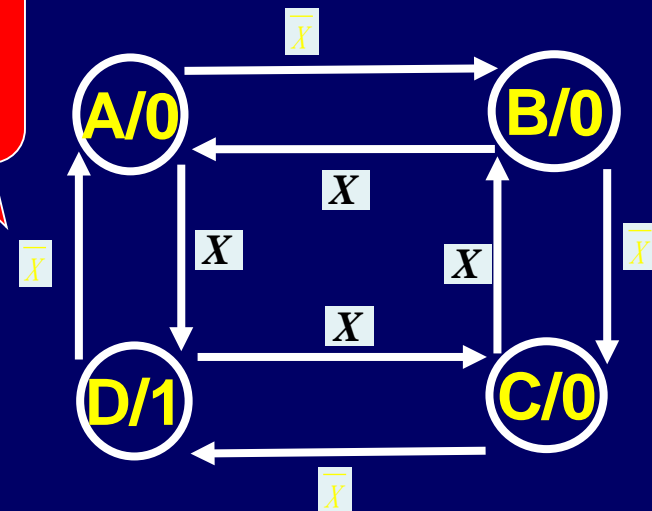


Moore型状态表

输入X \ 现态Q(t)	0	1	输出Z
A	B	D	0
B	C	A	0
C	D	B	0
D	A	C	1

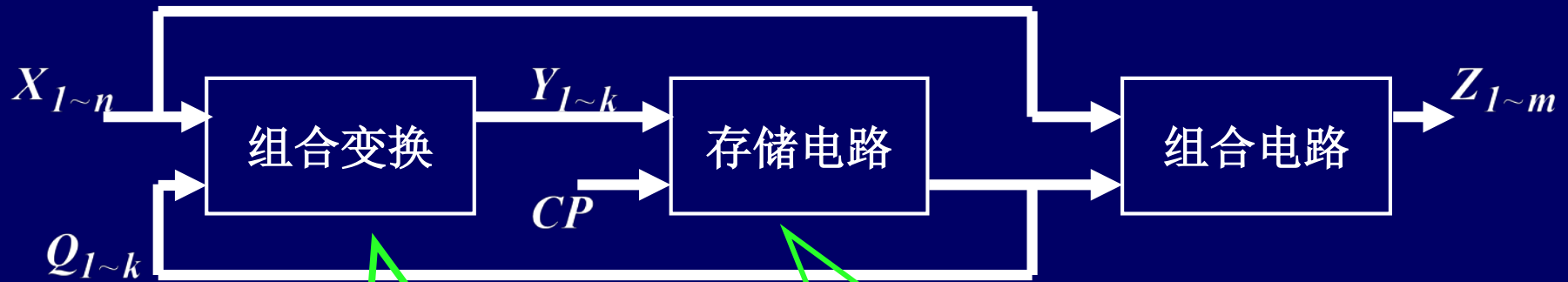
次态Q(t+1)

状态图



转换条件的变量形式。

6.2 同步时序电路的分析方法



组合电路产生触发器的激励信号和时序电路的输出信号，一般同步时序电路的分析工作从组合电路开始。

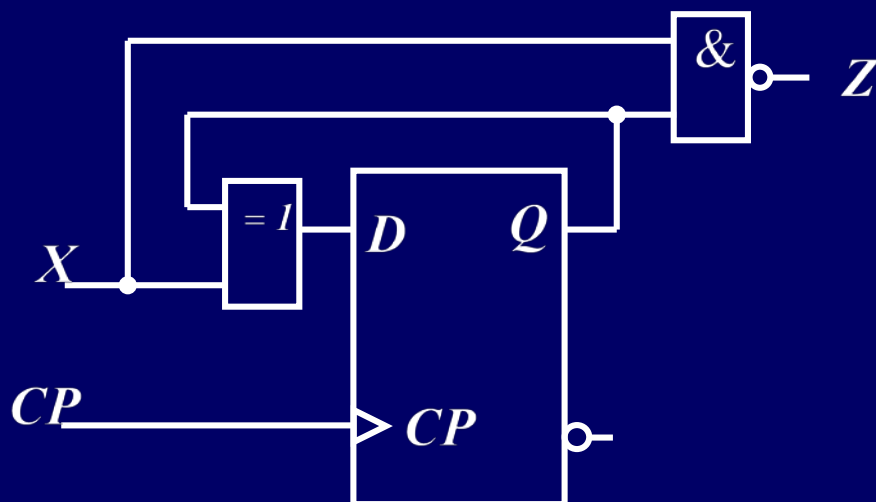
存储电路由触发器构成，共用同一个时钟信号 CP ，所有触发器在 CP 有效沿的作用下同步改变状态。四类触发器的特性已介绍。

同步时序电路分析的一般步骤:

- (1) 列出激励函数和输出函数表达式
激励函数= G (输入、现态)
Mealy型输出函数= F (输入、现态)
Moore型输出函数= F (现态)
- (2) 根据触发器的类型, 写出次态方程
次态= Q (输入、现态)
- (3) 根据次态方程填写卡诺图形式的二进制状态表
- (4) 根据输出表达式, 计算输出值并填写到二进制状态表中, 进而构成二进制状态 / 输出表。
- (5) 每个二进制状态组合分配一个状态名 (字母或特定含义的字符串), 得到状态输出表。
- (6) 根据状态输出表, 画状态图
- (7) 根据题目要求, 画时序图, 进行电路特性描述, 确定其逻辑功能 (建立硬件描述语言模型)。

6.3 同步时序电路的分析实例

例1：试分析下图所示时序电路，画出 $X=101101$ 的时序图。



2) 次态方程:

D-FF特性方程: $Q_{(t+1)} = D$

代入激励方程:

$$Q_{(t+1)} = Q \oplus X$$

3) 二进制状态表:

$Q \backslash X$	0	1
0	0	1
1	1	0

$Q_{(t+1)}$

4) 二进制状态输出表:

$Q \backslash X$	0	1
0	0 / 1	1 / 1
1	1 / 1	0 / 0

$Q_{(t+1)} / Z$

解: 1) 激励方程与输出方程:

$$D = Q \oplus X$$

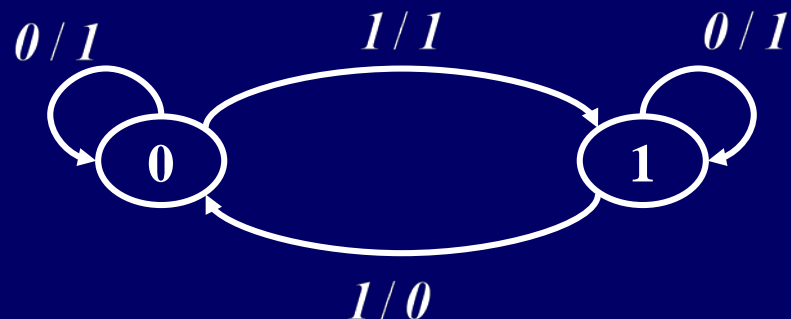
$$Z = \overline{X \cdot Q}$$

二进制状态输出表:

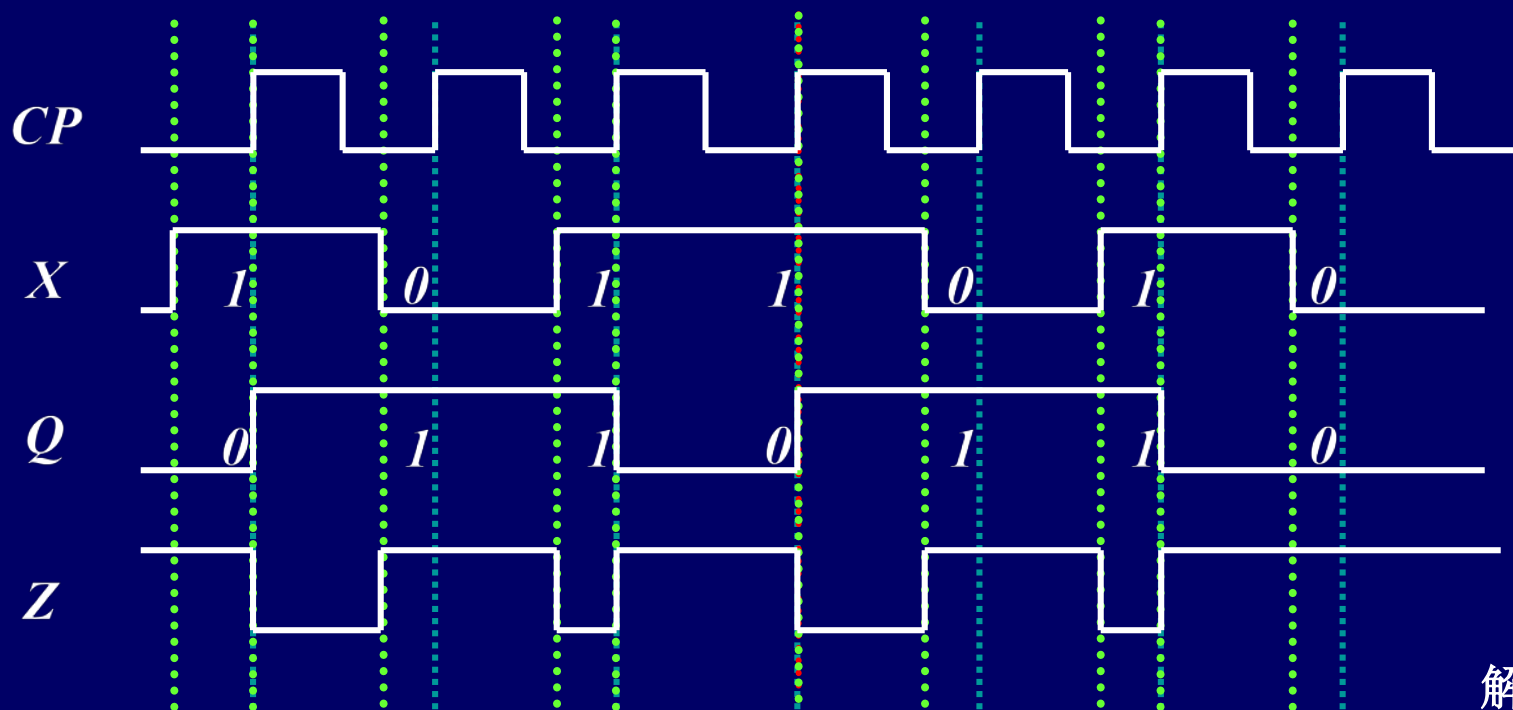
$Q \backslash X$	0	1
0	0 / 1	1 / 1
1	1 / 1	0 / 0

$Q_{(t+1)} / Z$

5) 状态图:

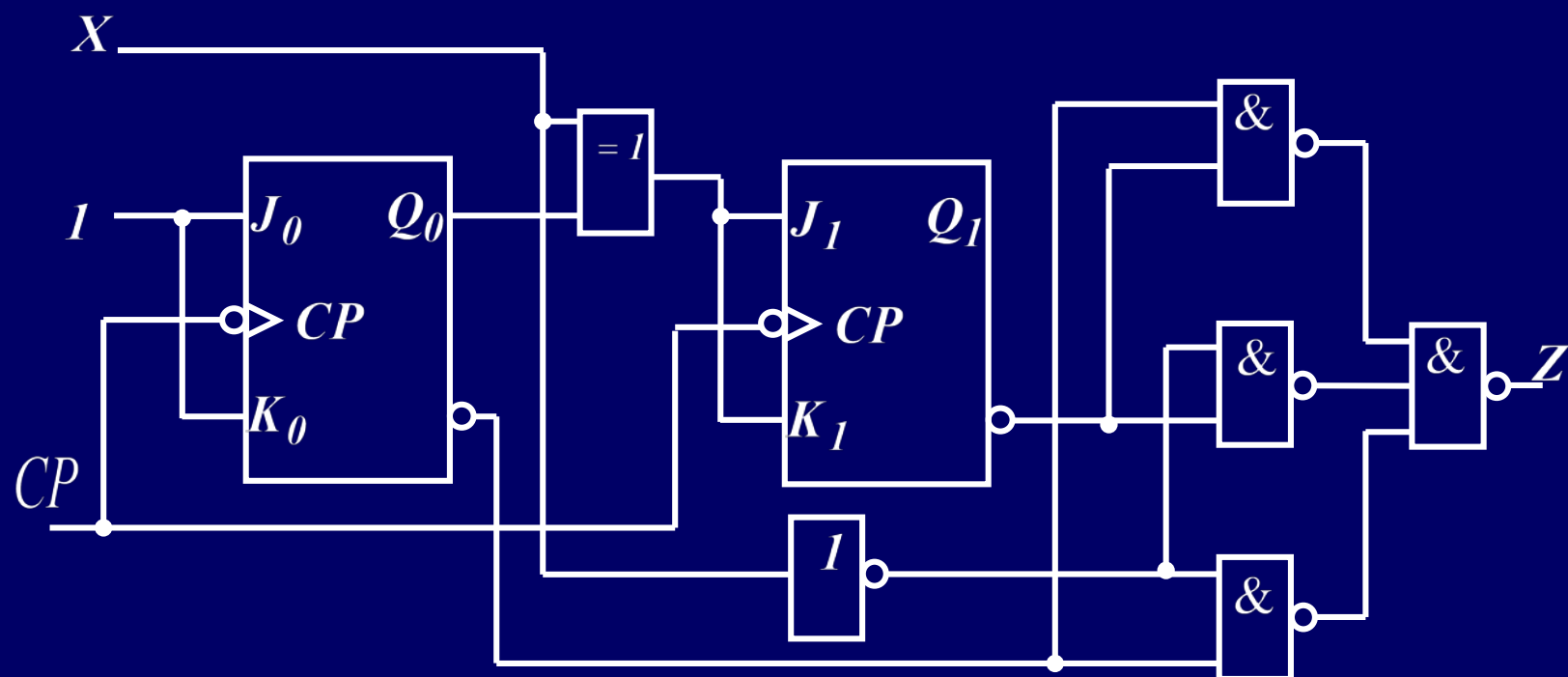


6) 画出1011010时序图:



解毕。

例2：有一电路如图。请分析电路功能并画出 $X=11110000$ 的时序图。



1) 输入输出方程:

输入方程（激励方程）： $J_0 = K_0 = 1$

$$J_1 = K_1 = X \oplus Q_0$$

输出方程：
$$Z = \overline{\overline{Q_1} \overline{Q_0}} \cdot \overline{\overline{X} \overline{Q_1}} \cdot \overline{\overline{X} \overline{Q_0}}$$
$$= \overline{Q_1} \overline{Q_0} + \overline{X} \overline{Q_1} + \overline{X} \overline{Q_0}$$

2) 次态方程:

特性方程： $Q_{(t+1)} = J\overline{Q} + \overline{K}Q$

由激励方程可得： $Q_{0(t+1)} = J_0\overline{Q_0} + \overline{K_0}Q_0 = \overline{Q_0}$

$$\begin{aligned} Q_{1(t+1)} &= J_1\overline{Q_1} + \overline{K_1}Q_1 \\ &= (X \oplus Q_0)\overline{Q_1} + \overline{(X \oplus Q_0)}Q_1 \\ &= X \oplus Q_0 \oplus Q_1 \end{aligned}$$

3) 二进制状态表:

$Q_1 Q_0 \backslash X$	0	1
00	0	1
01	1	0
11	0	1
10	1	0

$Q_{1(t+1)}$

$Q_1 Q_0 \backslash X$	0	1
00	1	1
01	0	0
11	0	0
10	1	1

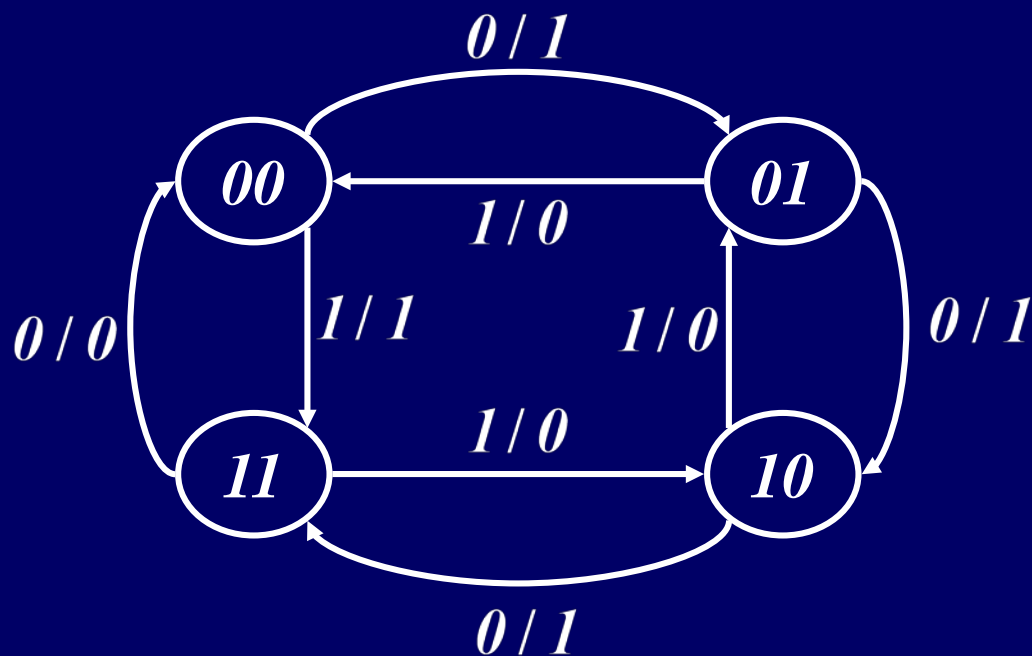
$Q_{0(t+1)}$

4) 二进制状态输出表:

$Q_1 Q_0 \backslash X$	0	1
00	01 / 1	11 / 1
01	10 / 1	00 / 0
11	00 / 0	10 / 0
10	11 / 1	01 / 0

$Q_{1(t+1)} Q_{0(t+1)} / Z_{(t)}$

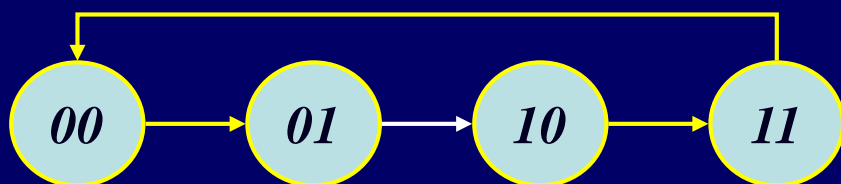
5) 状态图:



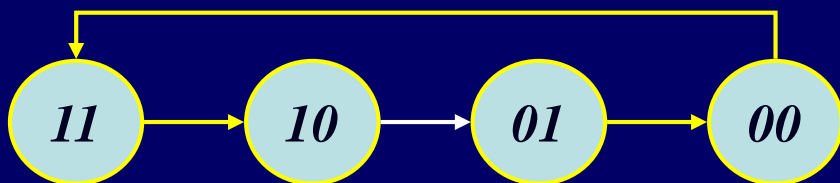
6) 功能描述，做时序图：

从状态表和状态图中可以看出这是一个两位的二进制数可逆计数器。

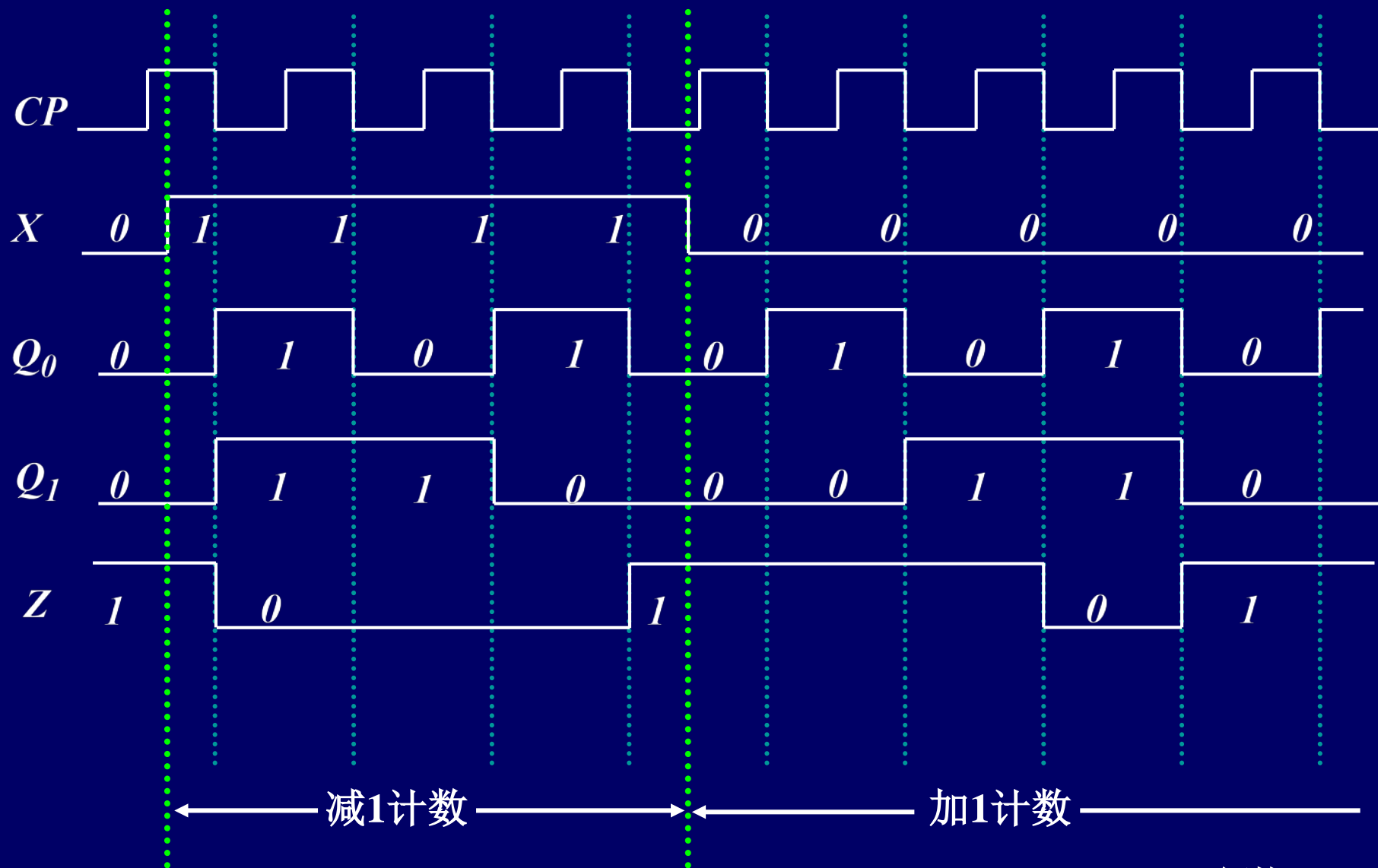
当 $X=0$ 时，每来一个 CP 脉冲，计数器加1，当计满时（ $Q_1Q_0=11$ ），若继续加1，会产生一个进位准备标志 $Z=0$ 。状态变化规律如下：



当 $X=1$ 时，每来一个 CP 脉冲，计数器减1，当计满时（ $Q_1Q_0=00$ ），若继续减1，会产生一个借位准备标志 $Z=1$ 。状态变化规律如下：

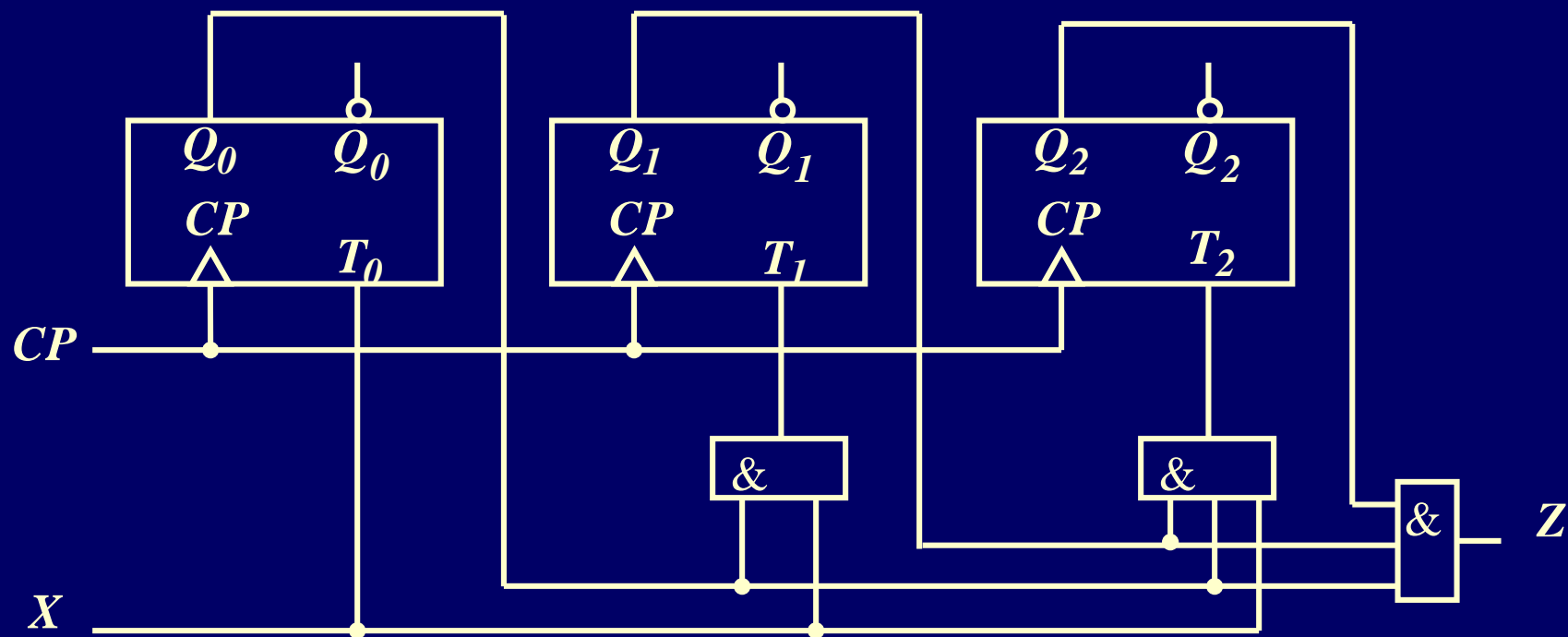


设 Q_1Q_0 初态=00，当 $X=11110000$ 时，电路时序波形如下：



解毕。

例3：试分析下图，并做出状态表和状态图。



激励方程： $T_0 = X$ $T_1 = X \cdot Q_0$ $T_2 = X \cdot Q_0 \cdot Q_1$

输出方程： $Z = Q_3 \cdot Q_2 \cdot Q_1$ *Moore*模型

二进制状态输出表:

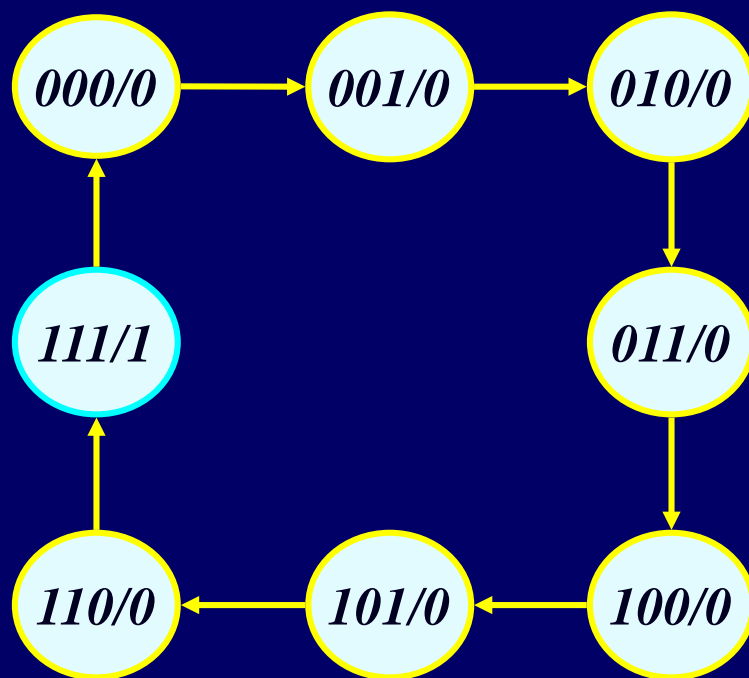
$Q_2Q_1Q_0 \backslash X$	0	1	Z
000	000	001	0
001	001	010	0
010	010	011	0
011	011	100	0
100	100	101	0
101	101	110	0
110	110	111	0
111	111	000	1

$Q_{2(t+1)}Q_{1(t+1)}Q_{0(t+1)}$

状态图:

当 $X=0$ 时, 电路状态保持不变。

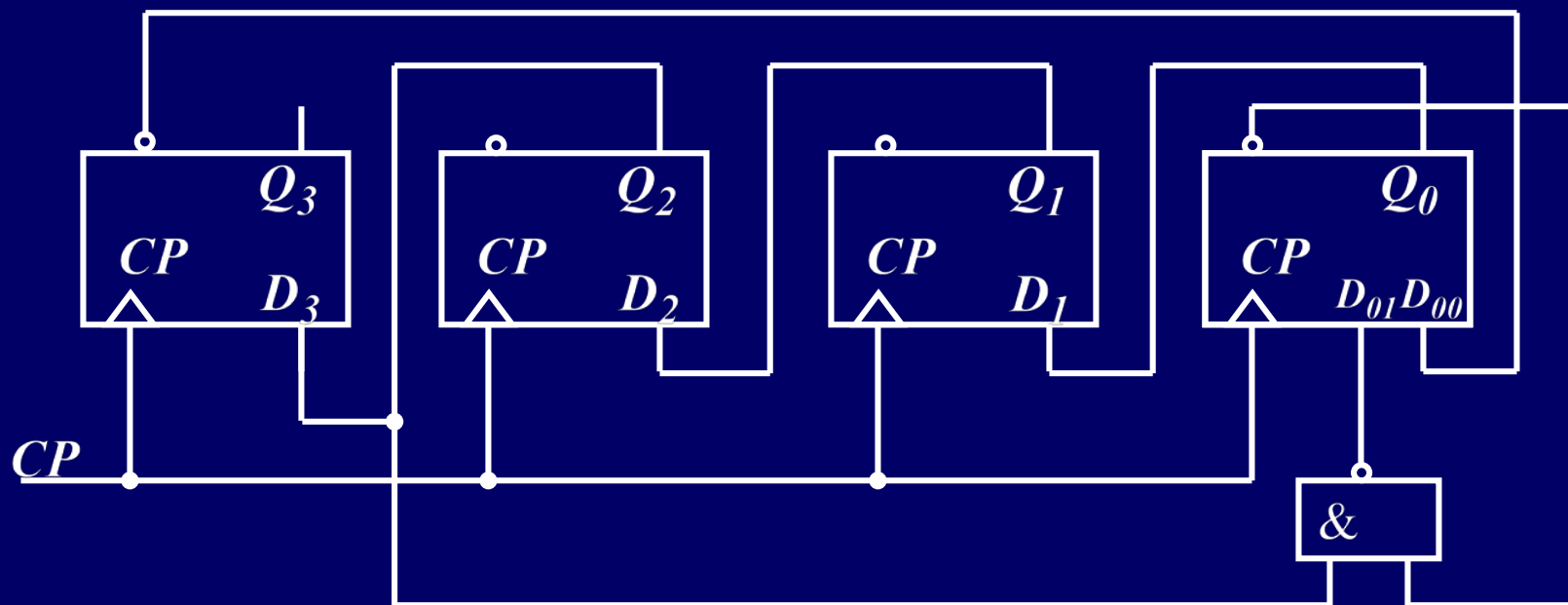
当 $X=1$ 时, 电路状态变化如下:



解毕。

6.4 同步时序电路中的自启动

例4：试分析下图的逻辑功能。



1) 列激励方程:

$$D_3 = Q_2 \quad D_2 = Q_1 \quad D_1 = Q_0 \quad D_0 = D_{01} \bullet D_{00} \\ = \overline{Q_2} \overline{Q_0} \bullet \overline{Q_3}$$

2) 列激励/状态转换表:

↓

↓

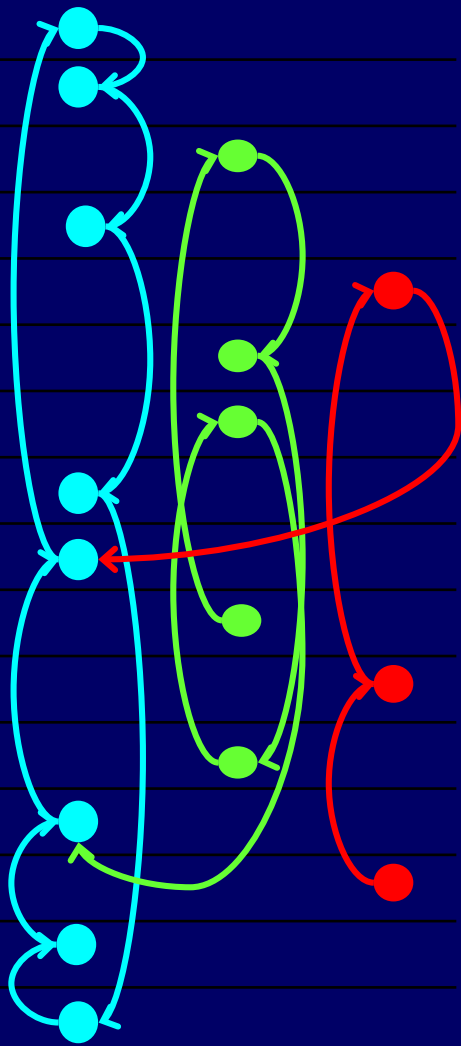
↓

↓

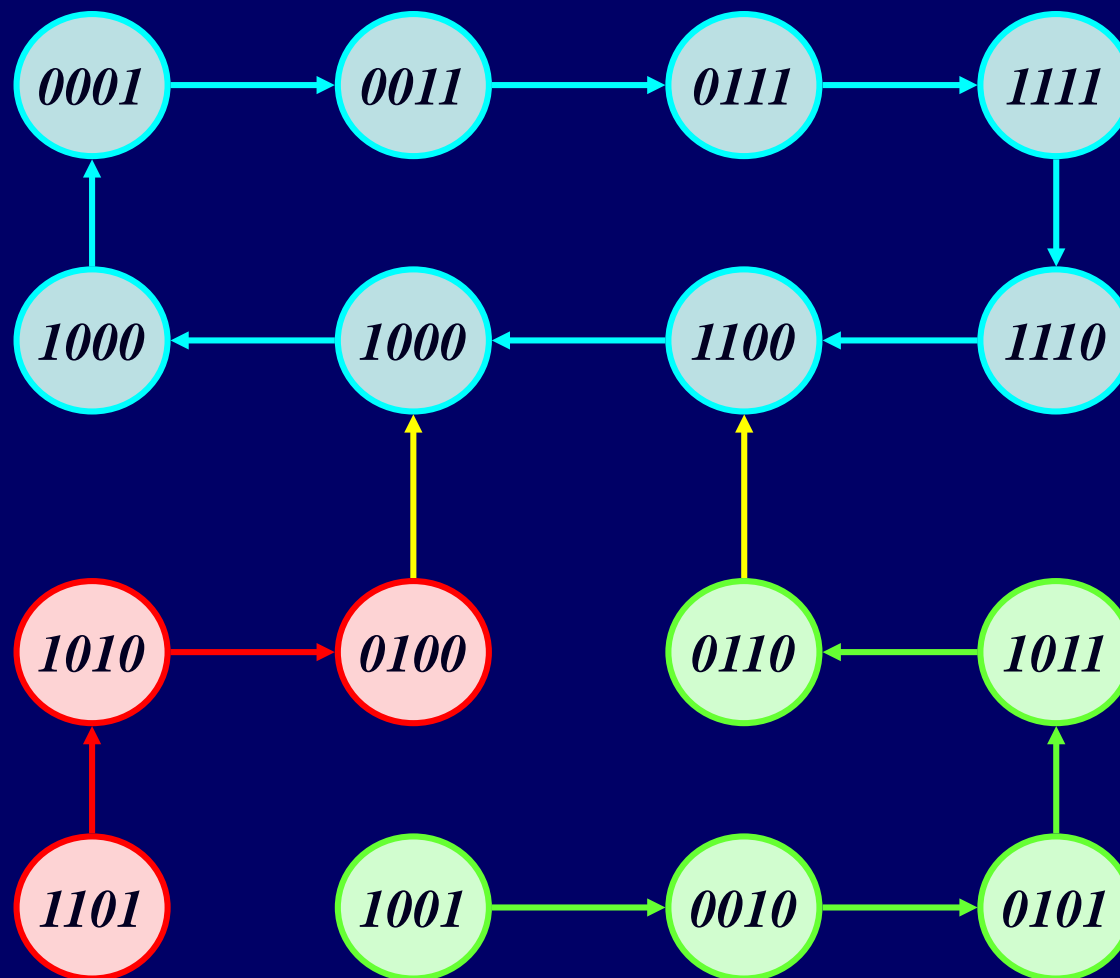
$D_{01} = \overline{Q_2 Q_0}$ $D_{00} = \overline{Q_3}$ $D_0 = D_{01} \bullet D_{00}$

Q_3	Q_2	Q_1	Q_0	D_3	D_2	D_1	D_{01}	D_{00}	$Q_{3(t+1)}$	$Q_{2(t+1)}$	$Q_{1(t+1)}$	$Q_{0(t+1)}$
0	0	0	0	0	0	0	1	1	0	0	0	1
0	0	0	1	0	0	1	1	1	0	0	1	1
0	0	1	0	0	1	0	1	1	0	1	0	1
0	0	1	1	0	1	1	1	1	0	1	1	1
0	1	0	0	1	0	0	0	1	1	0	0	0
0	1	0	1	1	0	1	1	1	1	0	1	1
0	1	1	0	1	1	0	0	1	1	1	0	0
0	1	1	1	1	1	1	1	1	1	1	1	1
1	0	0	0	0	0	0	1	0	0	0	0	0
1	0	0	1	0	0	1	1	0	0	0	1	0
1	0	1	0	0	1	0	1	0	0	1	0	0
1	0	1	1	0	1	1	1	0	0	1	1	0
1	1	0	0	1	0	0	0	0	1	0	0	0
1	1	0	1	1	0	1	1	0	1	0	1	0
1	1	1	0	1	1	0	0	0	1	1	0	0
1	1	1	1	1	1	1	1	0	1	1	1	0

3) 列状态图:



有效循环

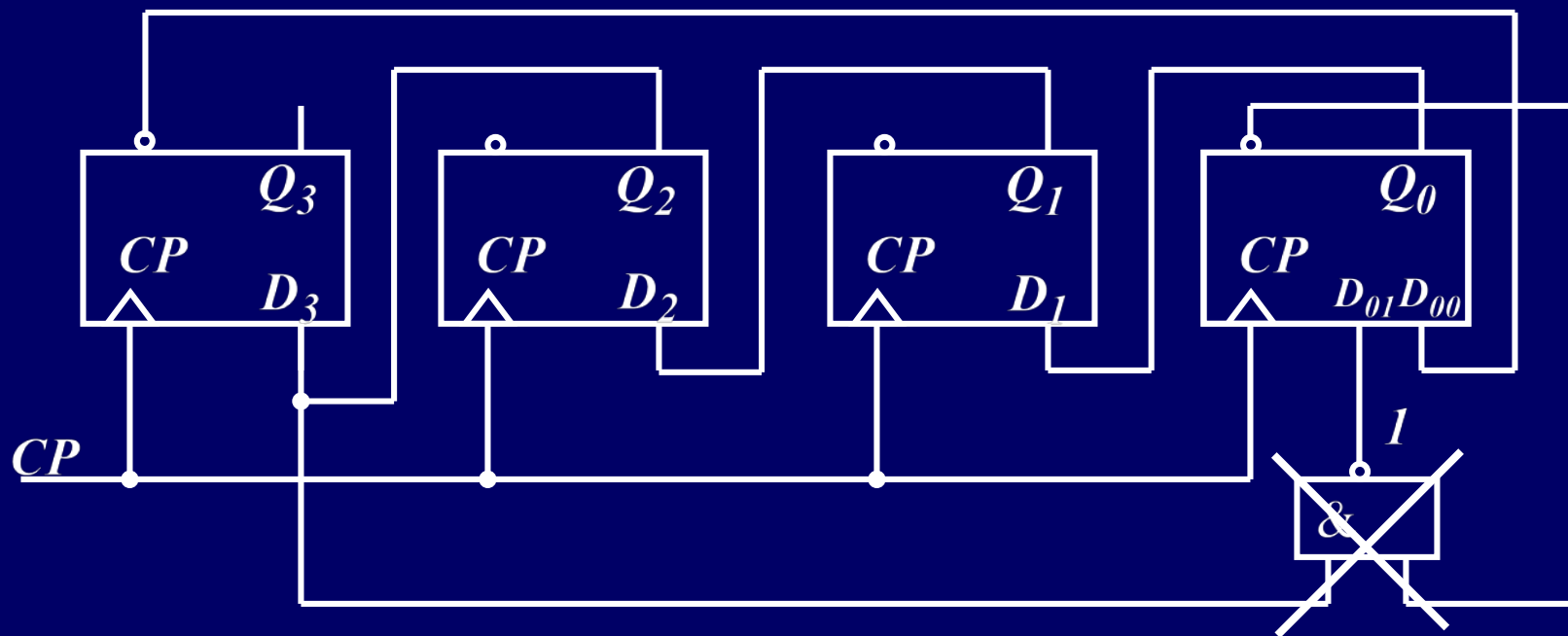


无效状态

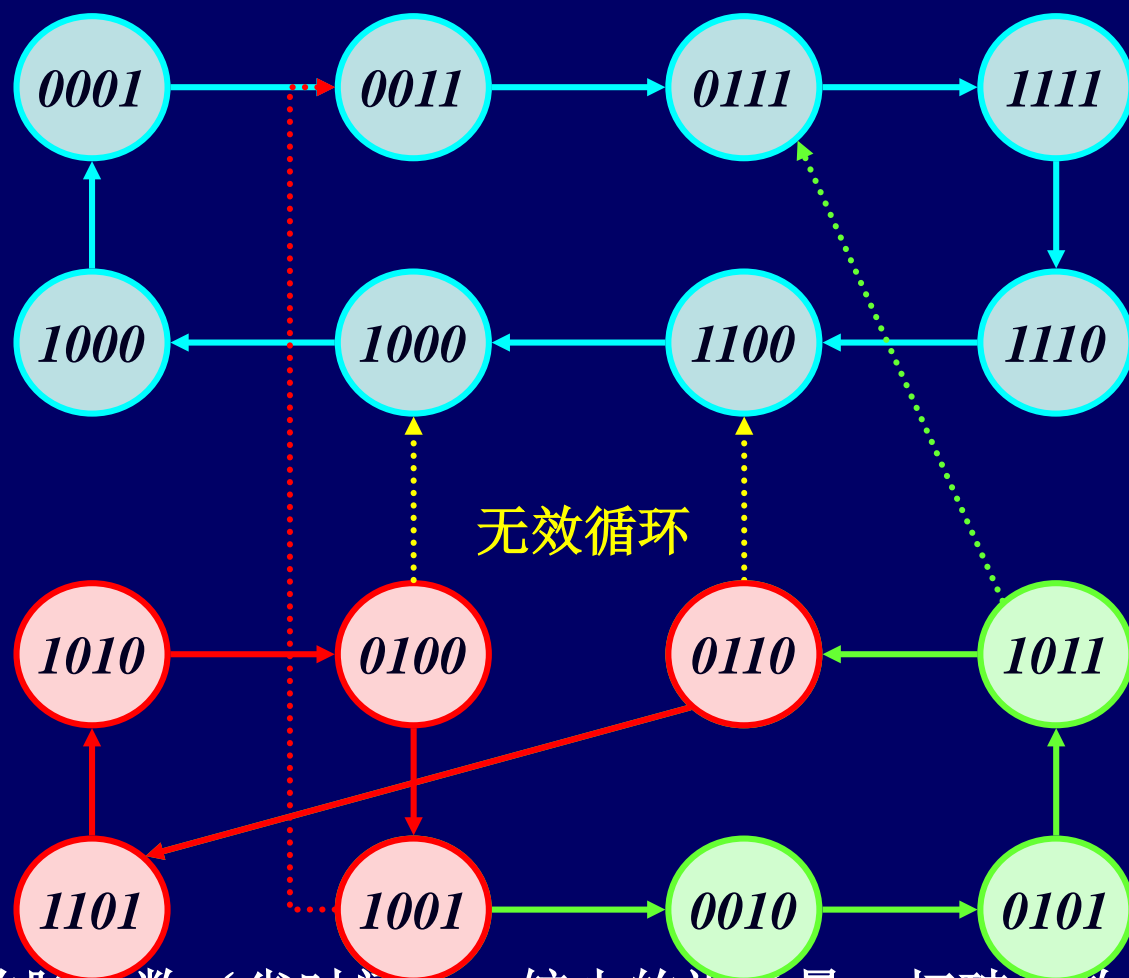
无效状态

4) 功能描述：这是一个自启动的八进制左移步进码计数器。

再分析：本题假如没有与门，会出现什么情况？



有效循环



无效循环

用较少的脉冲数（省时间），较少的设备量，打破无效循环和陷阱，保证电路自启动，即防止“挂起”，自动“解挂”，是时序电路设计中的重要任务。

解毕。

作业14:

6.1

6.2

6.5

6.8