计算机组成原理课内大作业检查点及报告要求

# Logisim平台下电路检查验收

1. 可以在Logisim平台下模拟运行。
2. 所有指令运行结果和MARS环境里结果完全相同。
3. 所有自行封装电路的逻辑符号以“学号+该电路名称”命名。
4. ALU中实现组内组间全并行的32位并行加法器 。
5. DM中实现4个存储体并行的小端序存储方式。

# 大作业报告

计算机组成原理课内大作业报告内容不少于10页，封面上要求有设计名称、班级、学号、姓名及日期，设计报告在开始处要求有目录。

1． 给出总体数据通路结构设计图。

2． 仿照下面给出的IFU模块定义，给出数据通路中所有模块（包括控制模

块）的详细描述（包括基本模块描述、模块接口和功能定义）。

【参考样例】IFU模块定义

1. 基本描述

IFU主要功能是完成取指令功能。IFU内部包括PC、IM(指令存储器)以及其他相关逻辑。IFU除了能执行顺序取指令外，还能根据BEQ指令的执行情况决定顺序取指令还是转移取指令。

1. 模块接口

|  |  |  |
| --- | --- | --- |
| 信号名 | 方向 | 描述 |
| npc\_sel | I | 当前指令是否为beq指令标志。  1：当前指令为beq  0：当前指令非beq |
| zero | I | ALU计算结果为0标志。  1：计算结果为0  0：计算结果非0 |
| clk | I | 时钟信号 |
| reset | I | 复位信号。  1：复位  0：无效 |
| ins[31:0] | O | 32位MIPS指令 |

1. 功能定义

|  |  |  |
| --- | --- | --- |
| 序号 | 功能名称 | 功能描述 |
| 1 | 复位 | 当复位信号有效时，PC被设置为0x00003000。 |
| 2 | 取指令 | 根据PC从IM中取出指令。 |
| 3 | 计算下一条指令地址 | 如果当前指令不是beq指令，则PC🡨PC+4  如果当前指令是beq指令，并且zero为0，则PC🡨PC+4  如果当前指令是beq指令，并且zero为1，则PC🡨PC+4+(sign\_ext(ins[15:0])<<2) |

3． 给出设计的所有机器指令描述（列出指令操作码助记符、操作码的机器

指令代码及指令功能的对应关系表）。

4． 给出编写的测试程序，对每条机器指令添加注释。

5. 给出与测试程序相对应的测试结果截图，并附以文字说明。

6. 给出设计过程的收获、体会及总结。