定时器设计规范

本系统采用32 位定时器/计数器TC，并支持中断。

**1.** 功能描述及内部结构

TC 的内部基本结构如图 1-1 所示。TC 由控制寄存器、初值寄存器、32 位

计数器及中断产生逻辑构成。

1) 控制寄存器决定该计数起停控制等。

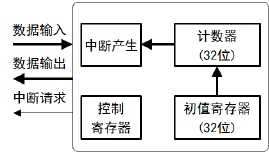
2) 初值寄存器为 32 位计数器提供初始值。

3) 根据不同的计数模式，在计数为0后，计数器或者自动装填初值并重新倒计

数，或者保持在0值直至初值寄存器再次被装载。

4) 当计数器工作在模式0并且在中断允许的前提下，当计数器计数值为0时，

中断产生逻辑产生中断请求(IRQ 为 1)。



图**1-1 Timer/Counter** 内部基本结构

**2.** 计数模式

**2.1.** 模式**0**

当计数器倒计数为 0 后，计数器停止计数。当初值寄存器再次被外部写入后，

初值寄存器值再次被加载至计数器，计数器重新启动倒计数。

模式 0 通常用于产生定时中断。例如，为操作系统的时间片调度机制提供定

时。

**2.2.** 模式**1**

当计数器倒计数为 0 后，初值寄存器值被自动加载至计数器，计数器继续倒

计数。

|  |  |  |  |  |
| --- | --- | --- | --- | --- |
| 偏移 | 寄存器 | 寄存器描述 | R/W | 复位值 |
| 0h | CTRL | 控制寄存器 | R/W | 0 |
| 4h | PRESET | 初值寄存器 | R/W | 0 |
| 8h | COUNT | 计数值寄存器 | R | 0 |

|  |  |  |  |  |
| --- | --- | --- | --- | --- |
| Bit  mnemonic | Bit  No. | Description | R/W | Value After  Reset |
| PRESET | 31:0 | 32 位计数初值 | R/W | 0 |

模式 1 通常用于产生周期性脉冲。例如，可以用模式 1 产生步进电机所需的

步进控制信号。

**3.** 寄存器

TC 包括控制寄存器、初值寄存器和计数值寄存器。每个寄存器都为 32 位，

共计占用 12B 空间。

当读取 CTRL 寄存器时，未定义位始终为 0；当写入 CTRL 寄存器时，未定

表**3-1  Timer/Counter** 寄存器

**3.1.** 控制寄存器**(CTRL)**

义位被忽略。

|  |  |  |  |  |
| --- | --- | --- | --- | --- |
| Bit  mnemonic | Bit  No. | Description | R/W | Value After  Reset |
| Reserved | 31:4 | 保留 | － | 0 |
| IM | 3 | 中断屏蔽  0：禁止中断  1：允许中断 | R/W | 0 |
| Mode | 2:1 | 模式选择  00：方式 0  01：方式 1  10：未定义  11：未定义 | R/W | 00 |
| Enable | 0 | 计数器使能  0：停止计数  1：允许计数 | R/W | 0 |

表**3-2**  控制寄存器格式

**3.2.** 初值寄存器**(PRESET)**

表**3-3**  初值寄存器格式

|  |  |  |
| --- | --- | --- |
| 信号名 | 方向 | 描述 |
| CLK\_I | I | 时钟 |
| RST\_I | I | 复位信号 |
| ADD\_I[3:2] | I | 地址输入 |
| WE\_I | I | 写使能 |
| DAT\_I[31:0] | I | 32 位数据输入 |
| DAT\_O[32:0] | O | 32 位数据输出 |
| IRQ | O | 中断请求 |

|  |  |  |  |  |
| --- | --- | --- | --- | --- |
| Bit  mnemonic | Bit  No. | Description | R/W | Value After  Reset |
| COUNT | 31:0 | 32 位计数值 | R | 0 |

**3.3.** 计数值寄存器**(COUNT)**

**4.** 模块接口信号定义

表**3-4**  计数值寄存器格式

**5.** 编程说明

表**4-1  Timer/Counter** 接口信号定义

1) 在允许计数器计数前，应首先停止计数；然后加载初值寄存器；再允许计数。

2) 无论哪种模式，如果不需要产生中断，则应屏蔽中断。