**Лабораторна робота №3**

**Синтез генератора заданої цифрової послідовності**

**1. Мета роботи**

**Метою роботи** є синтез принципової схеми і моделі генератора послідовності імпульсів з наперед заданою їх кількістю на заданому тактовими імпульсами проміжку.

**2. Теоретична частина**

В пристроях автоматики використовуються пристрої, які формують ряд імпульсів через певний проміжок часу. Проміжок часу визначається частотою тактового генератора і кількістю тактових імпульсів до моменту початку генерування пачки імпульсів. Варіанти побудови таких генераторів можуть бути різними у залежності від вибору елементної бази. На рис.5.1 наведений один із варіантів такого генератора, побудованого на двійково-деяткових лічильниках.



Рис.5.1

Імпульси від тактового генератора ТГ подаються на входи синхронізації С двійково-десяткових лічильників імпульсів СТ2/10 D1, D4 і D6. Для забезпечення модуля рахунку від 0 до 99 вхід переносу ТС D1 з’єднано з входом СЕТ D4. До виходів D1 і D4 підключені комбінаційні схеми 1 і 2, якими формуються високі рівні у випадку досягнення числа вхідних тактових імпульсів значення N, де N – число заданої кількості тактів затримки генерування пачки імпульсів. Ці рівні формують низький рівень на виході схеми D2, яким забороняється проходження тактових імпульсів на входи С лічильників D1 і D4. Коди на виходах лічильників відображають число N і вони можуть бути подані на дешифратори семисегментних десяткових індикаторів для зчитування числа записаних імпульсів. Одночасно через інвертор D3 на вхід схеми D7 подається високий рівень, який дозволяє роботу лічильника D6. Комбінаційна схема 3 формує низький рівень для значення М, де М – значення кількості імпульсів пачки. Цим рівнем блокується робота лічильника D6. Вихідний код лічильника буде відображати код числа М, який також можна подати на дешифратор семисегментного десяткового індикатора. Пачка імпульсів формується на виході логічного елемента D7. Роботу тактового генератора, лічильників імпульсів і всього генератора пачки імпульсів слід проконтролювати логічним аналізатором

**3. Порядок виконання роботи**

Записати у двійково-деятковому коді число N.

Синтезувати на логічних елементах комбінаційні схеми 1 для останніх чотирьох розрядів числа N і 2 для перших розрядів, які повинні сформувати високого рівень для заданої кодової комбінації.

Записати у двійково-деятковому коді число М.

Синтезувати на логічних елементах комбінаційну схему 3 для формування низького рівня для одержаної кодової комбінації.

Запустити програму Multisim і вивести на робочий стіл три лічильники 74LS160D з вікна TTL. Необхідні логічні елементи слід вивести з вікна Place Misc Digital, лічильники 74LS160D з вікна TTL, тактовий генератор з вікна Place Source - Signal Voltage Sources - Clock Voltage, заземлення і джерело напруги VCC з вікон Sources - PoweR Sources-Ground, VCC, семисегментні індикатори чисел DCD\_HEX – з вікна Place Indicator. Для правильної роботи лічильників з’єднати зі спільною шиною виводи 8, з шиною +5В VCC з’єднати виводи 9, 10, 1, 16 лічильників.

Входи семисегментних індикаторів чисел DCD\_HEX з’єднати з виходами QA, QB, QC, QD мікросхем D1, D4 і D6.

З’єднати виводи 15 D1 і 7 D4 для каскадування перших двох лічильників.

При подачі на виводи ENP (7) високого рівня лічильники підраховують вхідні імпульси, при низькому рівні підрахунок імпульсів припиняється, тому для зупинки лічильника на них можна подати з комбінаційних схем керуючу низьку напругу при досягненні заданої кількості імпульсів.

Запустити програму і переконатися у відповідності отриманого результату до завдання.

Вивести на робочий стіл логічний аналізатор **Logic Analyzer** і з’єднати послідовно його входи з виходом тактового генератора, виходами 15 усіх лічильників і виходом елемента D7. Переконатися у правильному функціонуванні схеми за одержаними осцилограмами.

Якщо значення одержаних чисел не відповідають завданню, необхідно переконатися у правильності синтезу комбінаційних схем і з’єднань у самій схемі.

**4. Зміст звіту**

Звіт повинен містити:

1. Назву і мету роботи.

2. Завдання і функції комбінаційних схем.

3. Реалізації комбінаційних схем.

4. Електричну схему, одержану за допомогою програми **Multisim** після запуску програми.

5. Осцилограми, одержані в результаті перевірки схеми, одержаної за допомогою програми **Multisim**.

6.Висновок за одержаними результатами.

**5. Контрольні питання**

Принцип побудови двійково-десяткових лічильників.

Управління модулем лічби лічильників за допомогою комбінаційних схем.

Каскадування лічильників для збільшення модуля лічби .

Принцип використання семисегментних індикаторів з двійково-десятковими лічильниками.

**6. Варіанти завдань**

|  |  |  |  |  |  |  |  |  |  |  |
| --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- |
| Варіант | 1 | 2 | 3 | 4 | 5 | 6 | 7 | 8 | 9 | 10 |
| N | 49 | 63 | 75 | 67 | 95 | 39 | 53 | 73 | 93 | 57 |
| М | 5 | 6 | 9 | 7 | 5 | 7 | 6 | 8 | 6 | 7 |
| Варіант | 11 | 12 | 13 | 14 | 15 | 16 | 17 | 18 | 19 | 20 |
| N | 47 | 69 | 71 | 81 | 91 | 47 | 57 | 77 | 91 | 63 |
| М | 5 | 6 | 9 | 7 | 5 | 7 | 6 | 8 | 6 | 7 |

**Список рекомендованої літератури**

1.Бабич М.П., Жуков А.І. Комп’ютерна схемотехніка: Навчальний посібник. – К.:   
«МК-Прес», 2004.

2.Цифрова техніка: Навчальний посібник / Б.Є. Рицар. - К.: НМК ВО, 1991. - 372 с.

3.Карлащук В.И. Электронная лаборатория на IBM PC. Лабораторный практикум на базе Electronics Workbench и MATLAB. − М.: «Солон−Р», 2004.

4.Короткий опис програми Electronics Workbench до лабораторних робіт з математичним моделюванням для студентів напряму 0907 “Радіотехніка”. / Укл. Проць Р.В.,   
Яковенко І.Г. Львів: НУ”ЛП”, 2003.

5. Методичні вказівки до проведення лабораторних робіт *з курсу “Цифрова схемотехніка” для студентів базового напрямку 122 «Інтернет речей» усіх* форм навчання / Укл. Р.В. Проць – Львів: НУ ЛП, 2018. 36 с.