**Лабораторна робота №5**

**Дослідження перетворювачів кодів на шифраторах і дешифраторах**

* 1. **Мета роботи**

Метою роботи єдослідження методів побудови перетворювачів двійкових кодів на дешифраторах і шифраторах і моделювання перетворювача кодів на промисловій елементній базі**.**

1. **Теоретичний вступ**

*Перетворювачем коду* називається функціональний вузол, призначений для перетворення двійкового коду з однієї форми в іншу. Перетворювачі кодів відносяться до функціональних вузлів комбінаційного типу, які характеризуються однозначною відповідністю вихідних сигналів до вхідних і не залежать від послідовності їх зміни. Для побудови перетворювача коду повинна бути задана вся множина комбінацій вхідного коду і відповідна до них множина комбінацій вихідного коду. Перетворювачі кодів будуються на основі логічних елементів, або на основі постійних запам’ятовуючих пристроїв, у які записується таблиця перетворення вхідних слів у вихідні. До комбінаційних схем, якими здійснюються перетворення кодів, відносяться шифратори і дешифратори, мультиплексори і демультиплексори, пристрої зсуву чисел, комбінаційні суматори, цифрові компаратори та ін.

Основою для побудови перетворювача коду є таблиця істинності, у яку записується множина комбінацій (слів) вхідного коду і відповідна їм множина комбінацій (слів) вихідного коду. Якщо вхідні і вихідні слова записані двійковими символами, то синтез перетворювача коду зводиться до знаходження для кожного розряду вихідного слова булевої функції, яка встановлює зв'язок даного розряду з вхідним двійковим словом. Після мінімізації функції за допомогою карт Карно одержана функція приводиться до вигляду, зручного для реалізації у заданому або вибраному базисі логічних елементів.

Окремим видом *перетворювачів кодів* є поєднання *дешифратора* і *шифратора*.

*Дешифратором* називається функціональний вузол, призначений для перетворення кожної комбінації двійкового коду у керуючий сигнал лише на одному із своїх виходів. Двійковий код, який вміщує тільки одну одиницю, а решта змінних є нулями, називається унітарним. У загальному випадку дешифратор має *п* входів і *m* = 2*n* виходів, де *п* – кількість розрядів вхідного коду, який дешифрується, а *m* – кількість розрядів вихідного унітарного коду. Часто дешифратори використовуються для виведення інформації з цифрових пристроїв на зовнішні пристрої візуалізації алфавітно-цифрової інформації або в інтерфейсах вводу/виводу комп’ютерних систем для задавання адрес елементам інтерфейсу.

*Шифратором* називається вузол, призначений для перетворення *m*-розрядного унітарного коду у вихідний *п-*розрядний двійковий код. Двійкові шифратори виконують функцію, обернену до функції дешифратора. Шифратори використовуються для перетворення десяткових цифр і символів букв у двійковий код для вводу інформації у ЕОМ або інші цифрові пристрої з клавіатури, для передачі інформації між різними пристроями при обмеженому числі ліній зв’язку.

Такі властивості дешифраторів і шифраторів дозволяють спростити побудову перетворювачів двійкових кодів. Наприклад, для реалізації перетворення комбінацій (слів) коду 1 в комбінації (слова) коду 2, заданих таблицею 1, можна використати дворозрядний дешифратор DC і трирозрядний шифратор CD. Структурна схема перетворювача кодів наведена в таблиці 1.

Таблиця 1

|  |  |  |  |  |  |  |  |
| --- | --- | --- | --- | --- | --- | --- | --- |
| Слова коду1 | Х1 | Х0 | Слова коду 2 | Y2 | Y1 | Y0 |  |
| 1 | 0 | 0 | 2 | 0 | 1 | 0 |
| 2 | 0 | 1 | 5 | 1 | 0 | 1 |
| 3 | 1 | 0 | 1 | 0 | 0 | 1 |
| 4 | 1 | 1 | 6 | 1 | 1 | 0 |

Перетворення здійснюється переходом від двійкового коду до унітарного за допомогою дешифратора DC і зворотного переходу від унітарного коду до двійкового.

**3. Порядок виконання роботи**

Лабораторна робота складається з двох частин: експериментального дослідження перетворювача двійкових кодів на лабораторних стендах та схемотехнічного моделювання перетворювача двійкових кодів за допомогою прикладної програми Multisim.

**3.1. Розрахункова частина**

Скласти таблиці істинності (таблиця 2) до експериментального дослідження і для моделювання перетворювача двійкових кодів згідно заданого варіанту до лабораторної роботи. Вхідний і вихідні коди задані десятковими еквівалентами двійкових чисел.



Рис.3.1.

При синтезі перетворювача кодів слід врахувати, що для експериментального дослідження дешифратором служить мікросхема типу К555ИД7 (зарубіжний аналог 74LS138). Схема дешифратора наведена на рис.3.1, а таблиця істинності приведена у таблиці 2. Особливістю дешифратора є те, що він має інверсні виходи, тому активний вихід має низький рівень, а всі інші – високий. Це потрібно врахувати при складанні схеми перетворювача кодів. Для зручності у таблицю 2 слід внести і вихідні коди.

Для синтезу шифратора слід використати логічні елементи І, АБО, НЕ. При моделюванні перетворювача слід використати двійково-десятковий (декадний) дешифратор К555ИД6 (74LS42) і декадний шифратор К555ИВ3 (74LS147).

**3.2. Експериментальна перевірка отриманих результатів**

Зібрати на стенді схему перетворювача кодів з дешифратором К555ИД7 і перевірити відповідність його функціонування до таблиці істинності.

Таблиця 2

|  |  |  |  |  |  |  |  |  |  |  |  |  |  |
| --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- |
| Вхідний код | | | Виходи дешифратора | | | | | | | | Вихідний код | | |
| С | В | А | Y1 | Y2 | Y3 | Y4 | Y5 | Y6 | Y7 | Y8 | 3Y | 2Y | 1Y |
| 0 | 0 | 0 | 0 | 1 | 1 | 1 | 1 | 1 | 1 | 1 |  |  |  |
| 0 | 0 | 1 | 1 | 0 | 1 | 1 | 1 | 1 | 1 | 1 |  |  |  |
| 0 | 1 | 0 | 1 | 1 | 0 | 1 | 1 | 1 | 1 | 1 |  |  |  |
| 0 | 1 | 1 | 1 | 1 | 1 | 0 | 1 | 1 | 1 | 1 |  |  |  |
| 1 | 0 | 0 | 1 | 1 | 1 | 1 | 0 | 1 | 1 | 1 |  |  |  |
| 1 | 0 | 1 | 1 | 1 | 1 | 1 | 1 | 0 | 1 | 1 |  |  |  |
| 1 | 1 | 0 | 1 | 1 | 1 | 1 | 1 | 1 | 0 | 1 |  |  |  |
| 1 | 1 | 1 | 1 | 1 | 1 | 1 | 1 | 1 | 1 | 0 |  |  |  |

Для ввімкнення дешифратора на входи С2А’ і С2В’ слід подати низький рівень, а на G – високий.. Структурна схема перетворювача кодів наведена на рис.3. 2. Для експериментальної перевірки перетворювача кодів на стенді шифратор рекомендується реалізувати у базі І-НЕ/



Рис.3.2.

Після синтезу комбінаційної схеми шифратора зібрати схему перетворювача на стенді. Генератором чисел може служити лінійка тригерів стенда. Переконатися, що результати експериментальної перевірки схеми співпадають з варіантом завдання.

Вхідні коди відображаються світлодіодами на виходах генератора чисел. Для відображення вихідних двійкових кодів виходи комбінаційної схеми слід з’єднати з індикаторами рівня на світло діодах.

**3.3. Моделювання перетворювача кодів на за допомогою програми Multisim**

Структурна схема необхідних з’єднань наведена на рис. 3.3. Порядок виконання моделювання:

Відкрити програму Multisim.

1. З вікна Place TTL вивести на робочий стіл двійково-деятковий (декадний) дешифратор 74LS42 (К555ИД6) і декадний шифратор 74LS147 (К555ИВ3). Оскільки шифратор має інверсні виходи, то для правильного відображення вихідних кодів вихідні сигнали К555ИВ3 слід додатково інвертувати. Це можна зробити за допомогою мікросхеми 74LS04 (К555ЛН1), яка знаходиться у тому ж вікні і у склад якої входять 6 інверторів.
2. З’єднати виводи мікросхем GND зі спільною шиною Ground, а на виводи VCC подати напругу +5 V з вікна Place Source.



Рис.3.3

1. Вивести на робочий стіл генератор слова Word Generator (WG), з’єднати розряди генератора слова 1, 2, 3, 4 з входами A, B, C, D дешифратора К555ИД6. Відкрити генератор і кнопкою Set відкрити вікно Setting (Установки), натиснути кнопку Dec і встановити число 10, після цього натиснути кнопку Up counter (Вверх) і кнопку Accept (Прийняти)
2. Вивести на стіл семисегментний індикатор чисел DСD\_HEX\_DIG і з’єднати його входи з входами A, B, C, D дешифратора.
3. Вивести на стіл другий семисегментний індикатор чисел DСD\_HEX\_DIG і з’єднати його входи з виходами 1Y, 2Y, 3Y, 4Y мікросхеми К555ЛН1. Входи цієї мікросхеми 1А, 2А, 3А, 4А з’єднати з виходами A, B, C, D шифратора К555ИВ3.
4. З’єднати виходи дешифратора з входами шифратора через комбінаційну схему КС, синтезовану згідно до заданого варіанту завдання.
5. Натискаючи кнопку Step генератора слова перевірити правильність функціонування перетворювача кодів за показами індикаторів чисел.
6. Вивести на стіл логічний аналізатор Logic Analyzer (LA), з’єднати його перші чотири входи з входами дешифратора, а наступні - з виходами 1Y, 2Y, 3Y, 4Y мікросхеми К555ЛН1. У режимі Step або Cykle одержати осцилограми вхідних і вихідних сигналів перетворювача кодів.
7. **Контрольні питання**
8. Призначення перетворювачів кодів.
9. Способи побудови перетворювачів кодів на логічних елементах.
10. Використання для побудови перетворювачів кодів шифраторів і дешифраторів.

**5. Зміст звіту**

Звіт повинен містити:

1. Назву і мету роботи.
2. Таблицю істинності до експериментальної перевірки перетворювача кодів на стенді і схему експериментального перетворювача кодів.
3. Висновок за порівнянням результату експериментальної перевірки схеми на стенді з таблицею істинності.
4. Електричну схему для моделювання перетворювача кодів, створену за допомогою програми Multisim.
5. Осцилограми, одержані в результаті перевірки схеми, одержаної за допомогою програми Multisim.
6. Висновок за порівнянням осцилограм з таблицею істинності.

**6. Варіанти завдань до лабораторної роботи**

|  |  |  |  |  |
| --- | --- | --- | --- | --- |
| № варіанту | Експеримент | | Моделювання | |
| Код | | Код | |
| Вхідний | Вихідний | Вхідний | Вихідний |
| 1 | 0,1,2,3,4,5,6,7 | 7,6,0,5,0,2,1,0 | 0,1,2,3,4,5,6,7,8,9 | 3,4,0,1,2,5,6,7,8,9 |
| 2 | 0,1,2,3,4,5,6,7 | 7,0,5,2,0,1,0,6 | 0,1,2,3,4,5,6,7,8,9 | 0,1,6,7,8,2,3,4,5,9 |
| 3 | 0,1,2,3,4,5,6,7 | 7,6,2,0,5,0,1,0 | 0,1,2,3,4,5,6,7,8,9 | 1,2,0,3,4,5,6,7,8,9 |
| 4 | 0,1,2,3,4,5,6,7 | 5,0,7,0,2,0,1,0 | 0,1,2,3,4,5,6,7,8,9 | 0,1,2,3,4,5,6,7,8,9 |
| 5 | 0,1,2,3,4,5,6,7 | 6,5,0,3,0,2,1,0 | 0,1,2,3,4,5,6,7,8,9 | 3,4,5,6,7,8,0,1,2,9 |
| 6 | 0,1,2,3,4,5,6,7 | 6,3,0,5,4,2,1,0 | 0,1,2,3,4,5,6,7,8,9 | 0,3,4,5,6,7,8,9,1,2 |
| 7 | 0,1,2,3,4,5,6,7 | 0,2,1,3,0,5,4,0 | 0,1,2,3,4,5,6,7,8,9 | 0,1,2,3,6,7,8,9,4,5 |
| 8 | 0,1,2,3,4,5,6,7 | 0,5,6,0,1,3,4,0 | 0,1,2,3,4,5,6,7,8,9 | 6,7,8,9,0,1,2,3,4,5 |
| 9 | 0,1,2,3,4,5,6,7 | 5,4,0,3,0,2,1,0 | 0,1,2,3,4,5,6,7,8,9 | 9,0,1,5,6,2,3,4,7,8 |
| 10 | 0,1,2,3,4,5,6,7 | 5,0,2,1,4,0,3,0 | 0,1,2,3,4,5,6,7,8,9 | 2,0,1,9,7,3,4,6,5,8 |

**Список рекомендованої літератури**

1. Бабич М.П., Жуков А.І. Комп’ютерна схемотехніка: Навчальний посібник. – К.: «МК-Прес», 2004.
2. Карлащук В.И. Электронная лаборатория на IBM PC. Лабораторный практикум на базе Electronics Workbench и MATLAB. − М.: «Солон−Р», 2004.
3. Методичні вказівки до проведення лабораторних робіт *з курсу “Цифрова схемотехніка” для студентів базового напрямку 122 «Інтернет речей» усіх* форм навчання / Укл. Р.В. Проць – Львів: НУ ЛП, 2018. 36с.