A.A. 2021-2022

Elementi di Elettronica (INF)

Introduzione

[L] Ingegneria Informatica e dell'Automazione (9 CFU)

Prof. Paolo Crippa

Dipartimento di Ingegneria dell'Informazione Q 165

Orario di ricevimento:

Martedì 15:30 - 17:30

Giovedì 10:30 - 13:30

Tel.: +39 071 2204541

E-mail: p.crippa@univpm.it

Sito MOODLE https://learn.univpm.it/

Elementi di Elettronica A.A. 2021/22

Password apertura file PDF:

2i-22+&LeeL&A

Calendario Lezioni A.A. 2021-2022

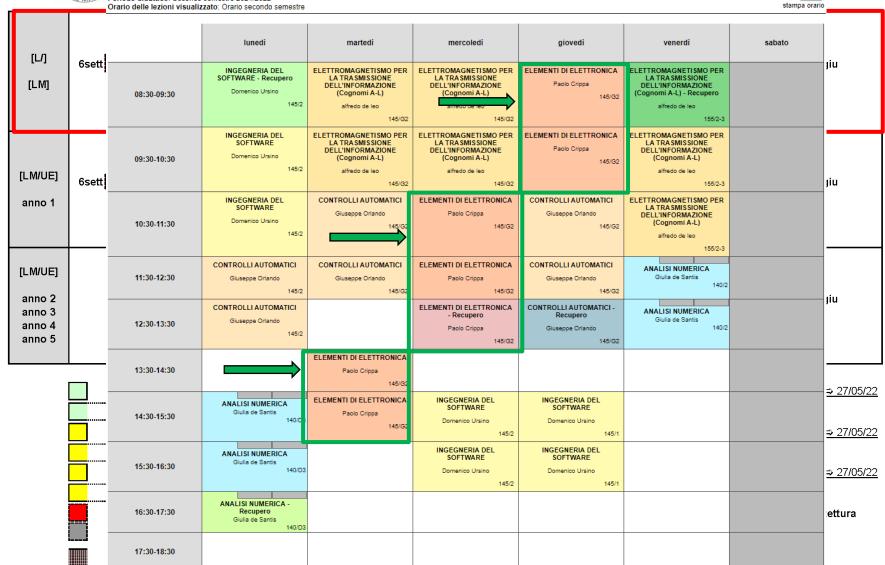
Elementi di Elettronica (INF) A.A. 2021-22

Università Politecnica delle Marche - Facoltà di Ingegneria

Corso di laurea: INGEGNERIA INFORMATICA E DELL'AUTOMAZIONE - Laurea Curriculum: CORSO GENERICO A-L - 2 anno Date di inizio/fine curriculum: lunedi 28 febbraio 2022 - venerdi 3 giugno 2022

Periodo didattico: Secondo semestre 2021/2022





- Sistemi di numerazione. Aritmetica binaria; notazione in virgola fissa e virgola mobile; codici.
- Funzioni binarie: AND, OR, NOT, NAND, NOR, XOR, XNOR; full-adder; relazioni logiche.
- Algebra Booleana.
- Reti combinatorie: analisi e sintesi di circuiti combinatori; mappe di Karnaugh; metodo di Quine-McCluskey. Implementazioni a NAND o NOR. Programmable Logic Array (PLA).
- I circuiti integrati, le famiglie logiche. Progettazione di circuiti combinatori: analisi e sintesi. Convertitori di codice. Codificatori e decodificatori. Multiplexer e demultiplexer. Sommatori. Moltiplicatori.
- Reti sequenziali. Latch SR, D. Flip-flop SR, D, JK. Macchine a stati.
 Analisi e progetto di circuiti sequenziali. Registri. Contatori.

- Richiami di elettrotecnica. Bipoli e doppi bipoli non lineari, risoluzione di circuiti non lineari; amplificatori ideali, guadagni di tensione e corrente, impedenze di ingresso e uscita; risposta in frequenza.
- L'amplificatore operazionale. L'Op-Amp. ideale, circuiti con Op-Amp.
- Cenni di elettronica dello stato solido. Giunzione p-n.
- Il diodo: caratteristiche I-V, funzionamento e modello. Circuiti con diodi.
 Logica a diodi.
- Il transistore MOS (MOSFET) a canale n e p: caratteristiche I-V, funzionamento e modello.

- Il transistore bipolare (BJT): funzionamento, modello, caratteristiche di trasferimento e d'uscita.
- Amplificatori a singolo transistore a BJT e a MOSFET: circuiti di polarizzazione, configurazioni elementari.
- Analisi di circuiti elettronici con diodi, MOSFET, BJT: linearizzazione, studio in DC e alle variazioni.
- Inverter: Inverter NMOS con carico resistivo e con carico attivo. Inverter CMOS.
- Logica random CMOS, nMOS, pseudo-nMOS. Strutture complesse.
 PLA.

Ing. Paolo Crippa	Gennaio 2022		Febbraio 2022		Marzo 2022	
Esami di Profitto A.A. 2021/22	Scritto	Orale	Scritto	Orale	Scritto	Orale
Elementi di Elettronica (INF) L/INF, 9CFU, Sede: Ancona, Ciclo II	11/1 (ore 9.00)		15/2 (ore 9.00)			



Ing. Paolo Crippa	Aprile 2022		Maggio 2022		Giugno 2022	
Esami di Profitto A.A. 2021/22	Scritto	Orale	Scritto Orale		Scritto	Orale
Elementi di Elettronica (INF) L/INF, 9CFU, Sede: Ancona, Ciclo II	5/4 (ore 9.00)				7/6 (ore 9.00)	



Ing. Paolo Crippa	Luglio 2022		Agosto 2022		Settembre 2022	
Esami di Profitto A.A. 2021/22	Scritto	Orale	Scritto	Orale	Scritto	Orale
Elementi di Elettronica (INF) L/INF, 9CFU, Sede: Ancona, Ciclo II	12/7 (ore 9.00)				13/9 (ore 9.00)	



Ing. Paolo Crippa	Ottobro	Ottobre 2022		Novembre 2022		Dicembre 2022	
Esami di Profitto A.A. 2021/22	Scritto	Orale	Scritto	Orale	Scritto	Orale	
Elementi di Elettronica (INF) L/INF, 9CFU, Sede: Ancona, Ciclo II			4/11 (ore 9.00)				



Ing. Paolo Crippa	Gennaio 2023		
Esami di Profitto A.A. 2021/22	Scritto	Orale	
Elementi di Elettronica (INF) L/INF, 9CFU, Sede: Ancona, Ciclo II	11/1* (ore 9.00)		

^{*} Sessione straordinaria (prevista solo per gli studenti che non hanno rinnovato l'iscrizione per l'A.A. 2022/23).

Testi di Riferimento

- C. Turchetti, M. Conti, "Elementi di Elettronica", Pitagora Editrice, 2004.
- A. S. Sedra, K. C. Smith, "Circuiti per la Microelettronica", EdiSES, 2006 (4° ed. 2013).
- M. M. Mano, C. R. Kime, "Reti Logiche", 4° Ed., Pearson (Prentice Hall).
- Dispense disponibili sul sito Moodle







Altri Testi

- R. C. Jaeger, T. N. Blalock, "Microelettronica: 1 elettronica analogica", McGraw-Hill (2° Ed.).
- R. C. Jaeger, T. N. Blalock, "Microelettronica: 3 elettronica digitale", McGraw-Hill (2° Ed.).
- J. Millman, A. Grabel, P. Terreni, "Elettronica di Millman", McGraw-Hill, (4° Ed.).
- P. U. Calzolari, S. Graffi, "Elementi di Elettronica", Zanichelli.
- F. Fummi, M. G. Sami, C. Silvano, "Progettazione Digitale ", McGraw-Hill.
- J. F. Wakerly, "Digital Design", Prentice Hall.
- R. S. Muller, T. I. Kamins, "Device Electronics for Integrated Circuits", 2nd Ed., John Wiley & Sons.

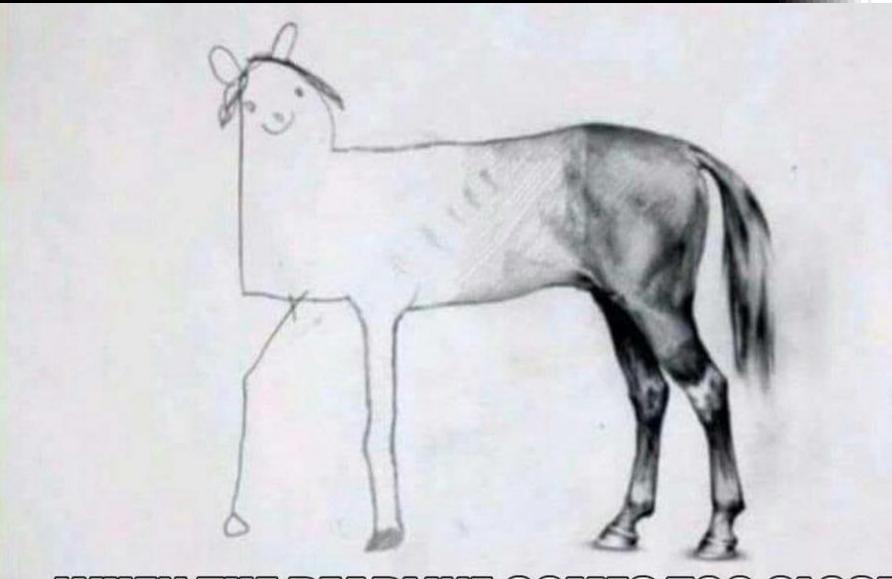
L'esame è basato su due prove:

- una prova scritta, consistente nella soluzione di esercizi inerenti ad argomenti trattati nel corso, da completare in <u>due ore</u>;
- una prova orale, consistente nella discussione di uno o più argomenti trattati nel corso; se necessario, i quesiti la cui risposta richiede anche l'esecuzione di brevi calcoli o la rappresentazione di semplici circuiti saranno svolti in forma scritta durante la prova orale.

La prova scritta è propedeutica alla prova orale, per accedere alla quale lo studente deve aver ottenuto almeno sedici trentesimi nella prova scritta.

La prova orale deve essere sostenuta nello stesso appello della prova scritta. Nel caso di esito negativo per la prova orale, lo studente deve ripetere anche la prova scritta.

Elementi di Elettronica (INF) A.A. 2021-22

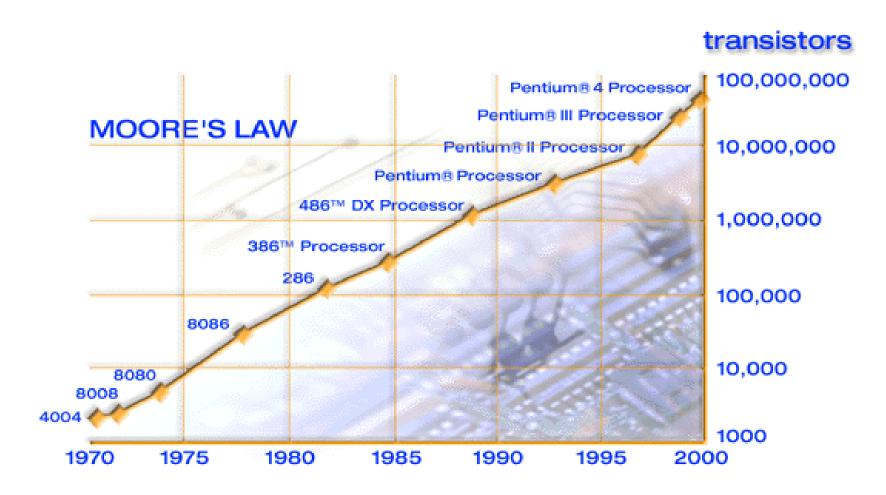


WHEN THE DEADLINE COMES TOO CLOSE

Technology Trend

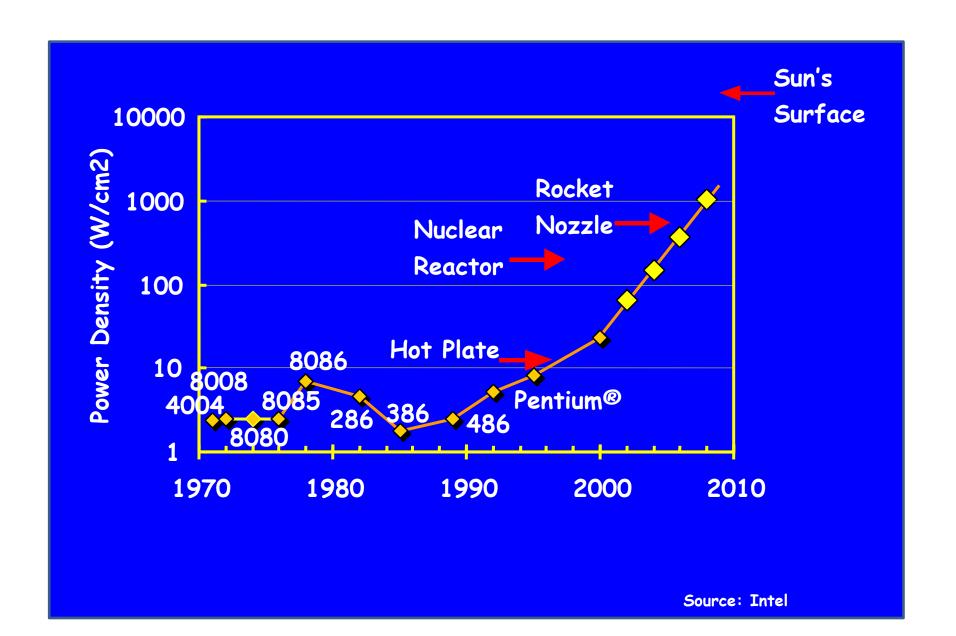
1999	2001	2005	2011
0.18	0.15	0.1	0.05
170	170	235	308
7	14	41	247
256M	521M	2G	16G
2301	3042	3042	4224
768	1024	1024	1408
1536	1536	2018	2816
1.2	1.7	3.5	10
600	727	1100	1800
480	722	1035	1540
5	10	30	200
70	120	370	2550
60	80	120	240
	0.18 170 7 256M 2301 768 1536 1.2 600 480 5	0.18 0.15 170 170 7 14 256M 521M 2301 3042 768 1024 1536 1536 1.2 1.7 600 727 480 722 5 10 70 120	0.18 0.15 0.1 170 170 235 7 14 41 256M 521M 2G 2301 3042 3042 768 1024 1024 1536 1536 2018 1.2 1.7 3.5 600 727 1100 480 722 1035 5 10 30 70 120 370

System-on-Chip Complexity

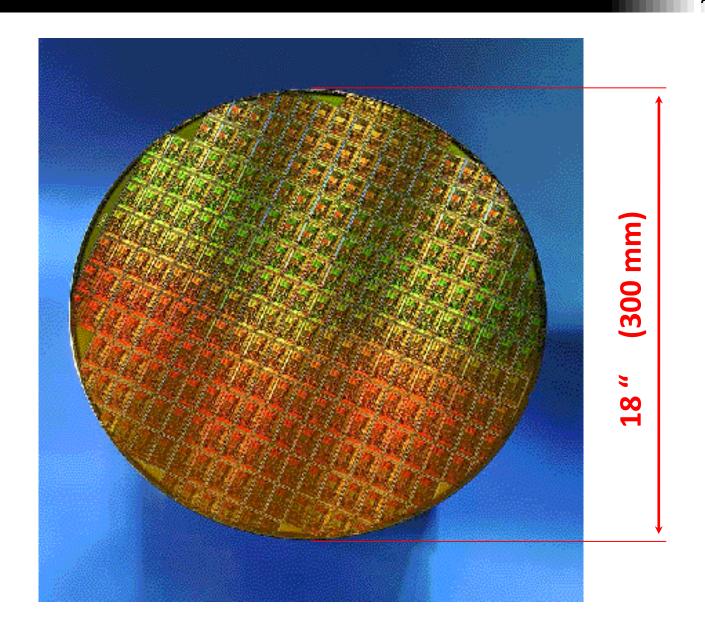


Exponentially increasing transistor counts enabled by smaller feature sizes and spurred by consumer demand for increased functionality, lower cost, and shorter time-to-market

Densità di Potenza

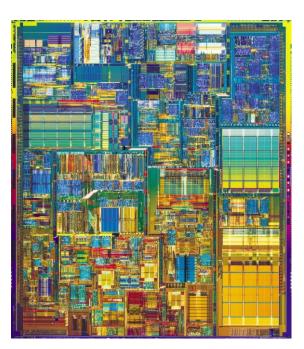


Tecnologia Planare



Processori

Elementi di Elettronica (INF) A.A. 2021-22

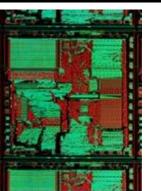






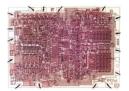
1978: Intel 8086

29.000 transistor Velocità: 5 MHz



tel® 8086 Processor

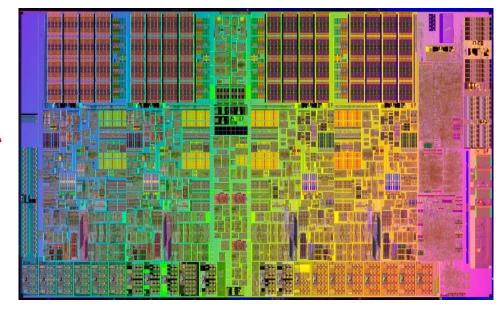




1971: Intel 4004

Velocità: 108 KHz

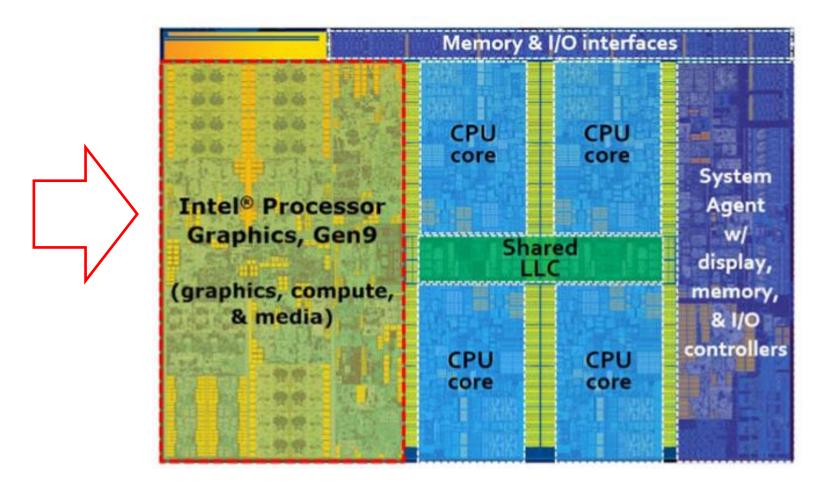




2011: Intel® Core™ i7-2960XM Processor Extreme Edition

c.a. 1 miliardo di transistor; velocità: 2.70/3.70 GHz

Processori

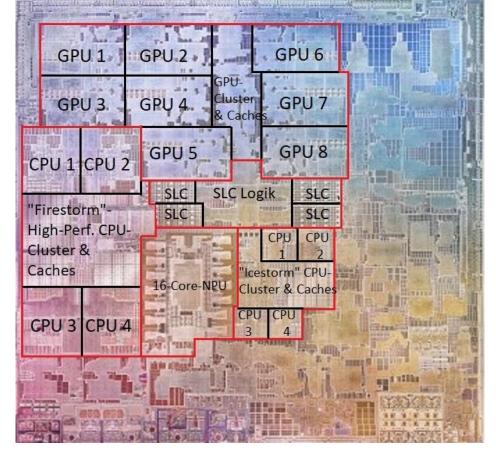


Q3 2015: Intel® Core™ i7-6700K Processor

14-nm fabrication process (Skylake) with tri-gate transistors;

velocità: 4/4.20 GHz

Processori



November 2020:

Apple M1 processor

5-nm fabrication process,

8-core ARM,

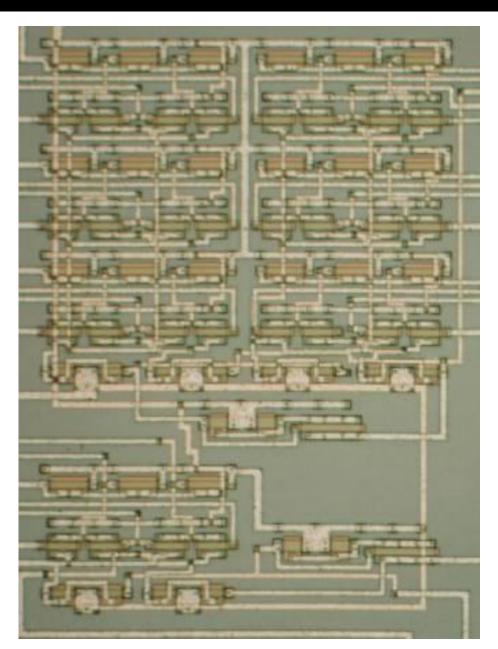
16 billion transistors



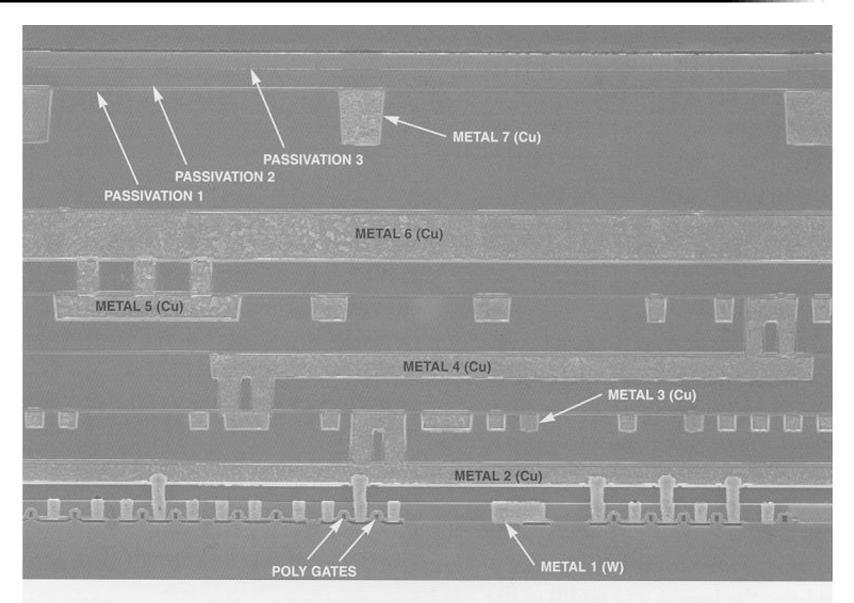
October 2021: Apple M1 Max processor, 5-nm fabrication process, 10-core ARM, 32-core GPU, 57 billion transistors

Elementi di Elettronica (INF) A.A. 2021-22

Circuito Integrato



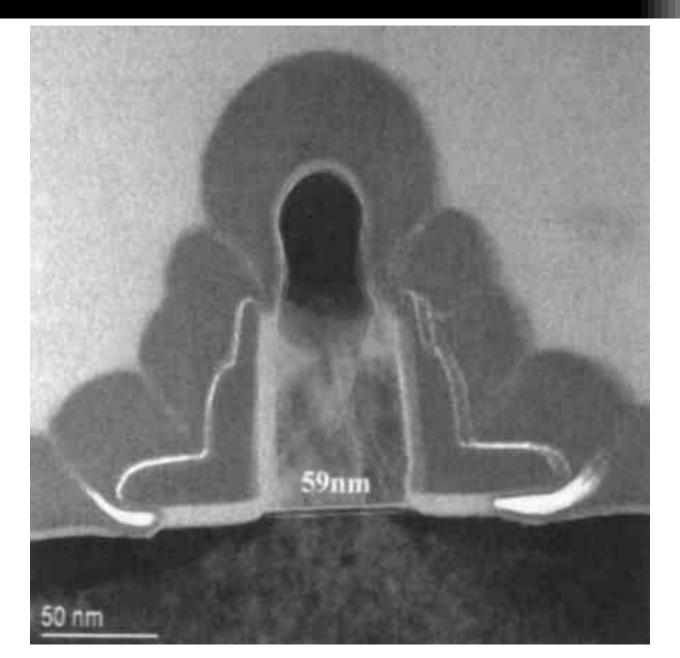
Circuito Integrato (Sezione Verticale)



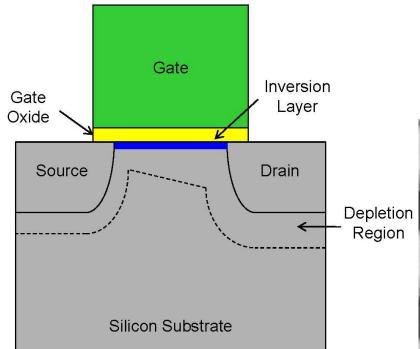
Source: ICE

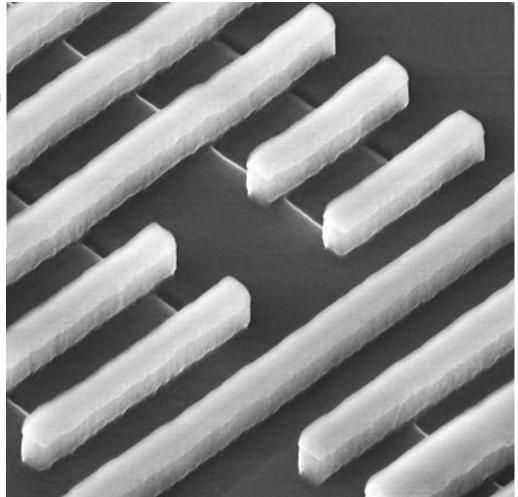
Elementi di Elettronica (INF) A.A. 2021-22

Transistore MOS (Tradizionale)



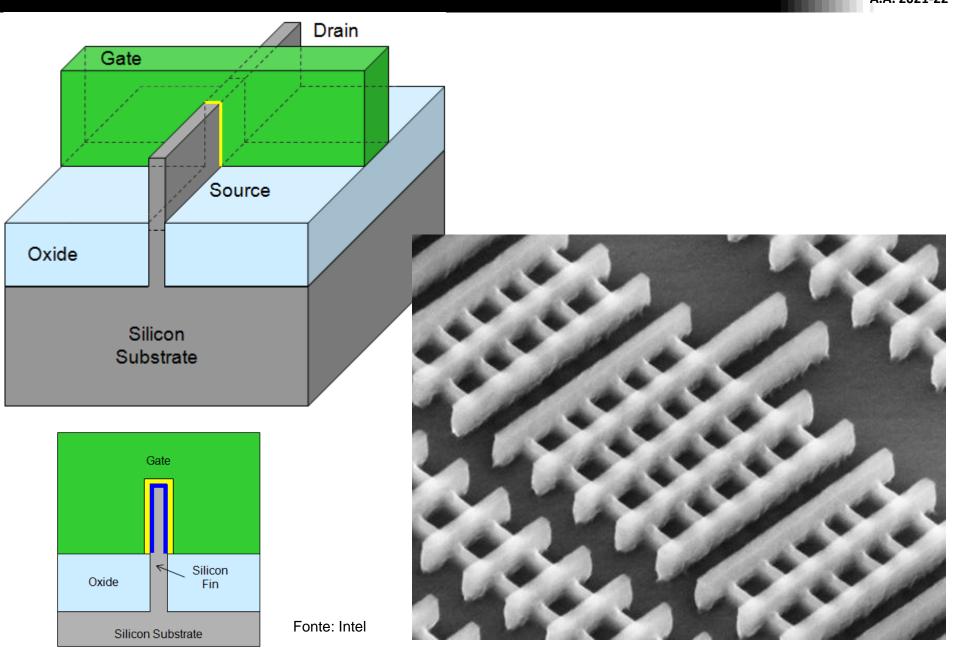
Transistore Planare (32 nm)





Fonte: Intel

Transistore 3-D Tri-Gate (22 nm)



Technology Trend – II

Table ORTC1 Summary 2013 ORTC Technology Trend Targets (click this link for the detailed table)

Year of Production	2013	2015	2017	2019	2021	2023	2025	2028
Logic Industry "Node Name" Label	"16/14"	"10"	"7"	"5"	"3.5"	"2.5"	"1.8"	
Logic ½ Pitch (nm)	40	32	25	20	16	13	10	7
Flash % Pitch [2 D] (nm)	18	15	13	11	9	8	8	8
DRAM % Pitch (nm)	28	24	20	17	14	12	10	7.7
Fin FET Fin Half-pitch (new) (nm)	30	24	19	15	12	9.5	7.5	5.3
Fin FET Fin Width (new) (nm)	7.6	7.2	6.8	6.4	6.1	5.7	5.4	5.0
6-t SRAM Cell Size(um2) [@60f2]	0.096	0.061	0.038	0.024	0.015	0.010	0.0060	0.0030
MPU/ASIC HighPerf 4t NAND Gate Size(um2)	0.248	0.157	0.099	0.062	0.039	0.025	0.018	0.009
4-input NAND Gate Density (Kgates/mm) [@l 55f2]	4.03E+03	6.37E+03	1.01E+04	1.61E+04	2.55E+04	4.05E+04	6.42E+04	1.28E+05
Flash Generations Label (bits per chip) (SLC/MLC)	64G /128G	128G /256G	256G/512G	512G/1T	512G / 1T	1T / 2T	2T / 4T	4T / 8T
Flash 3D Number of Layer targets (at relaxed Poly half pitch)	16-32	16-32	16-32	32-64	48-96	64-128	96-192	192-384
Flash 3D Layer half-pitch targets (nm)	64nm	54nm	45nm	30nm	28nm	27nm	25nm	22nm
DRAM Generations Label (bits per chip)	4G	8G	8G	16G	32G	32G	32G	32G
450mm Production High Volume Manufacturing Begins (100Kwspm)				2018				
Vdd (High Performance, high Vdd transistors)[**]	0.86	0.83	0.80	0.77	0.74	0.71	0.68	0.64
1/(CV/I) (1/psec) [**]	1.13	1.53	1.75	1.97	2.10	2.29	2.52	3.17
On-chip local clock MPU HP [at 4% CAGR]	5.50	5.95	6.44	6.96	7.53	8.14	8.8	9.9
Maximum number wiring levels [unchanged	13	13	14	14	15	15	16	17
MPU High-Performance (HP) Printed Gate Length (GLpr) (nm) [**]	28	22	18	14	11	9	7	5
MPU High-Performance Physical Gate Length (GLph) (nm) [**]	20	17	14	12	10	8	7	5
ASIC/Low Standby Power (LP) Physical Gate Length (nm) (GLph)[**]	23	19	16	13	11	9	8	6

^{*} Fonte: ITRS - International Technology Roadmap for Semiconductors

Technology Trend - III

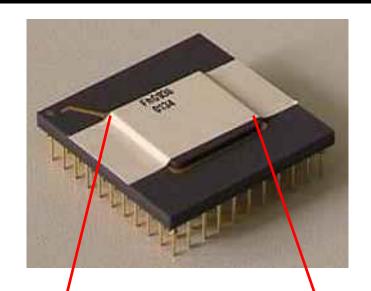
"Shrink rate" dei parametri calcolati dai dati della tabella FEP2, ITRS* 2013						
		2013	2027			
Nome commerciale [nm]	× 0.70/2 anni	14 nm	1.3 nm			
Metal half pitch [nm]	× 0.80/2 anni	40 nm	8 nm			
Lg [nm]	× 0.83/2 anni	20.2 nm	5.6 nm			
Vdd [nm]	× 0.96/2 anni	0.86 V	0.65 V			
EOT [nm]	× 0.91/2 anni	0.80 nm	0.43 nm			
TSi [nm]	× 0.84/2 anni	7.4 nm	2.0 nm			

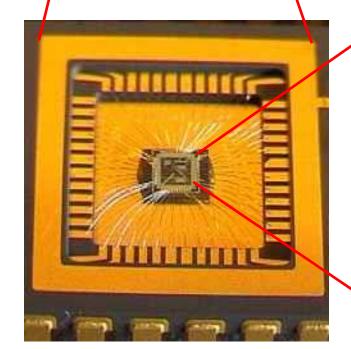
International Technology Roadmap for Semiconductors ITRS 2.0

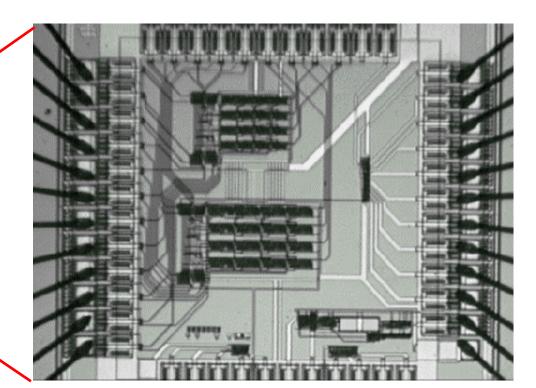
http://www.itrs2.net/

^{*} Fonte: ITRS - International Technology Roadmap for Semiconductors

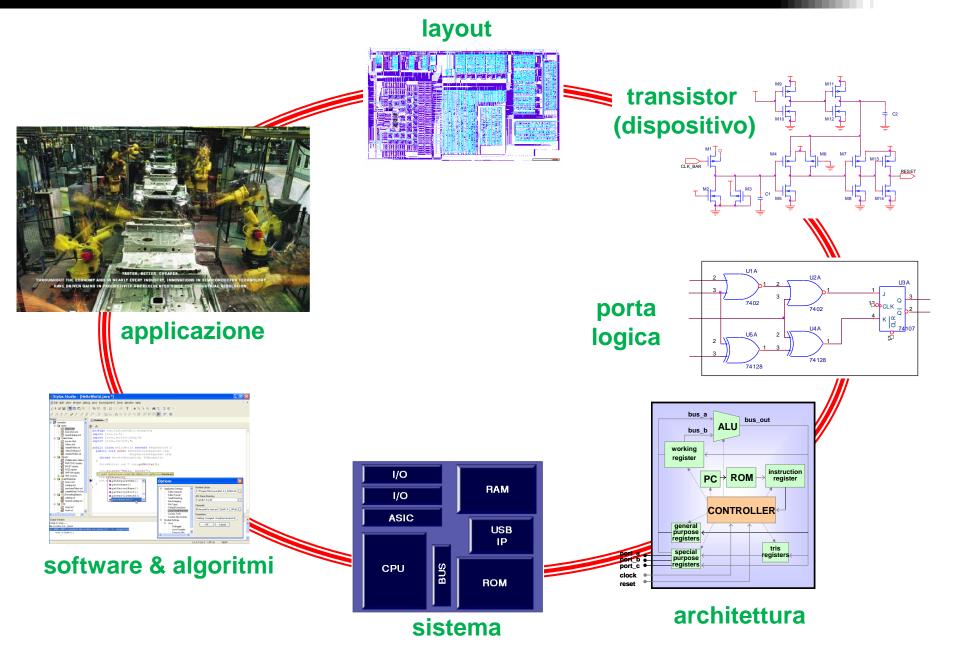
Chip



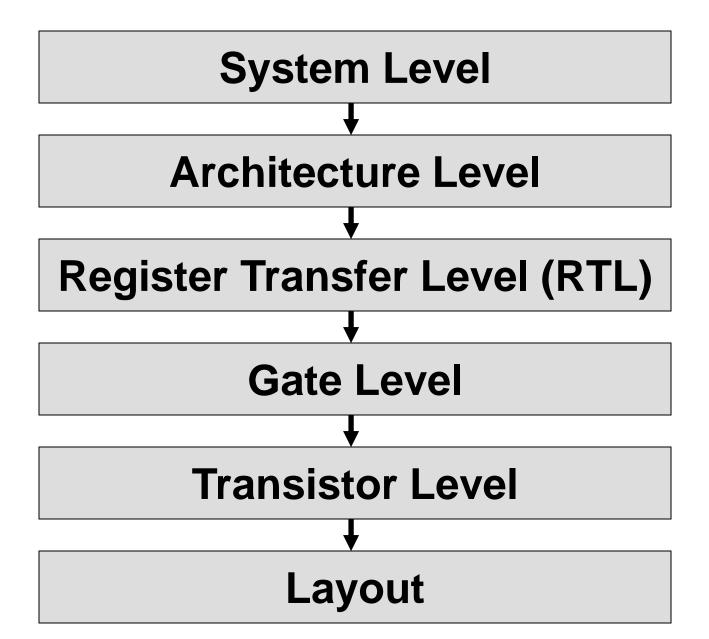




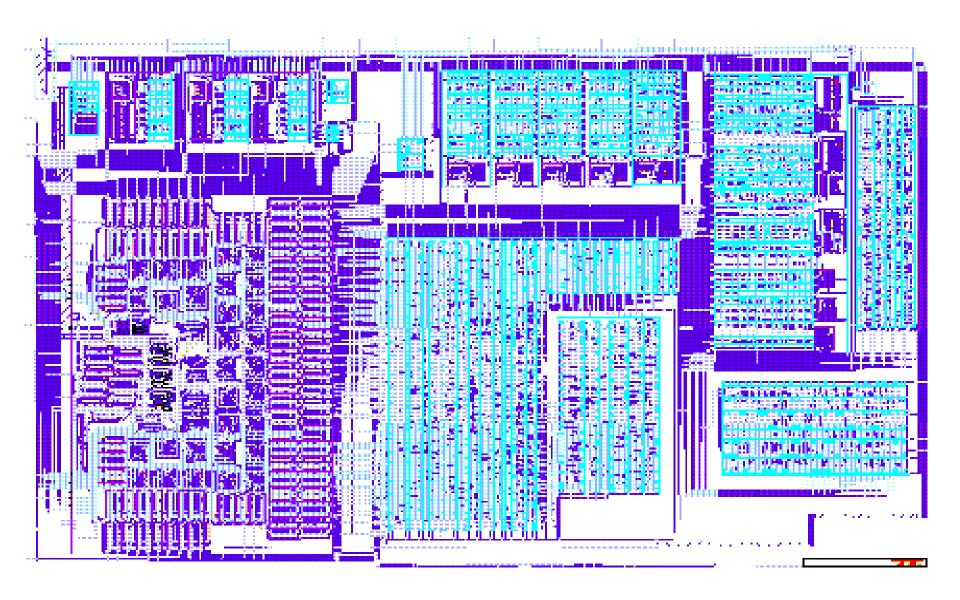
Progetto di Sistemi Elettronici



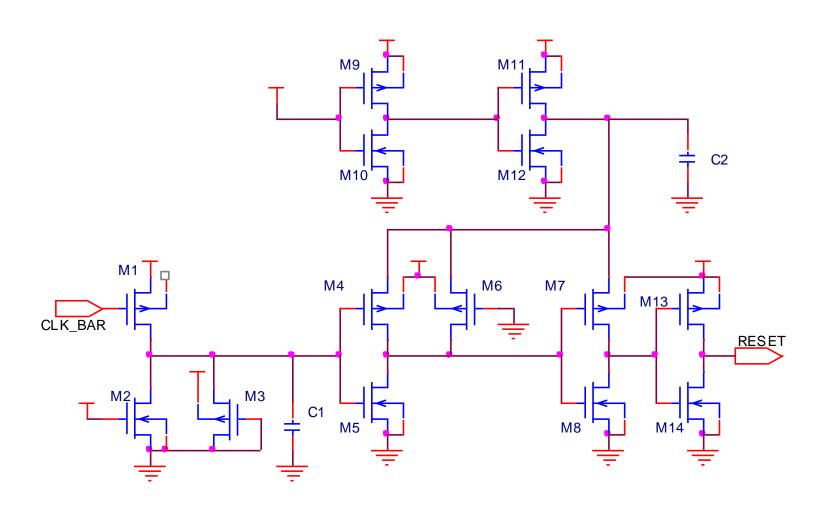
Progetto di Sistemi Elettronici



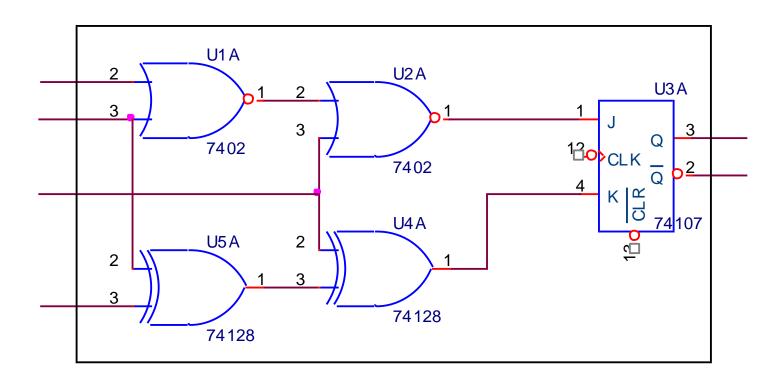
Layout



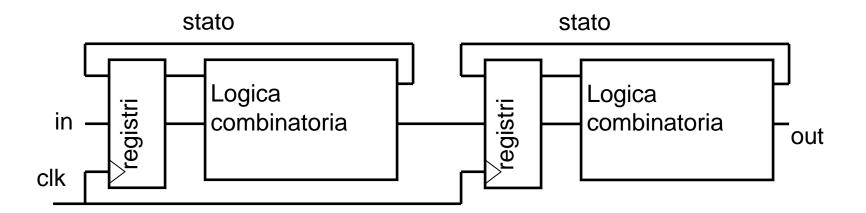
Transistor Level



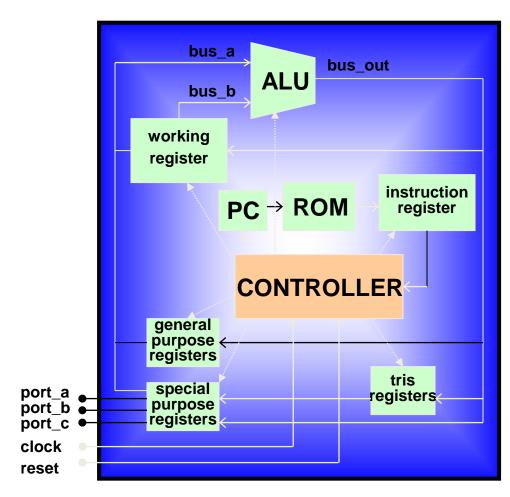
Gate Level



Register Transfer Level (RTL)

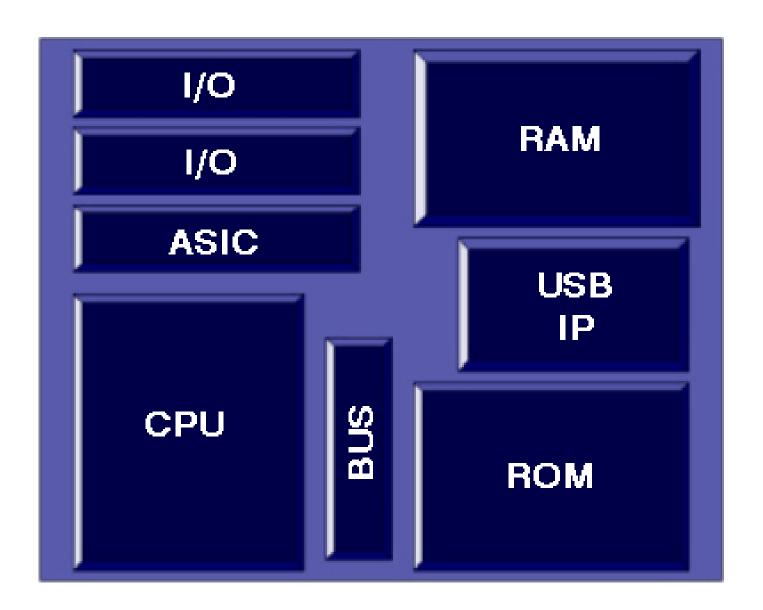


Architecture Level



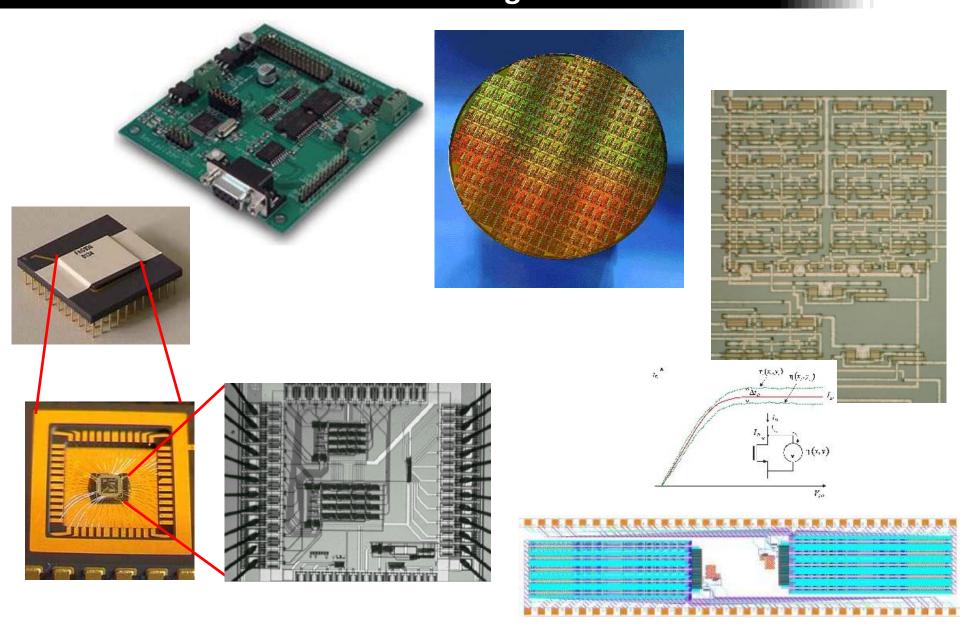
MICROPROCESSORE

System Level



Analisi e Progettazione di Dispositivi, Circuiti e Sistemi Elettronici Integrati

Elementi di Elettronica (INF) A.A. 2021-22

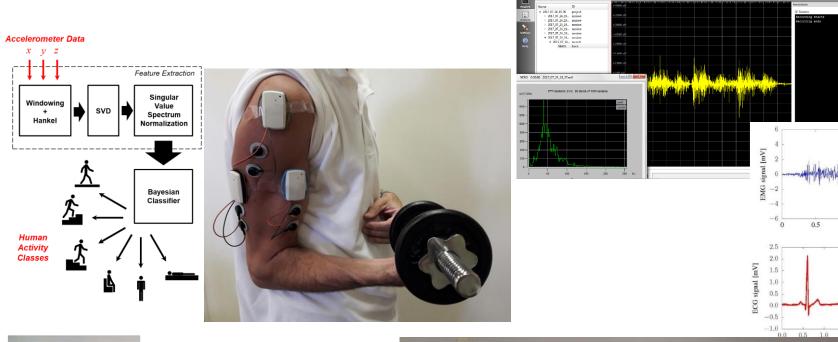


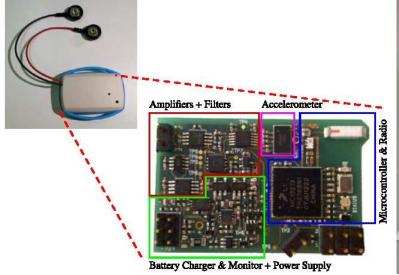
- Monitoraggio dell'ambiente
- Monitoraggio di strutture
- Sorveglianza
- Monitoraggio di catene industriali
- Monitoraggio dell'attività fisica
- Sport, wellness, salute

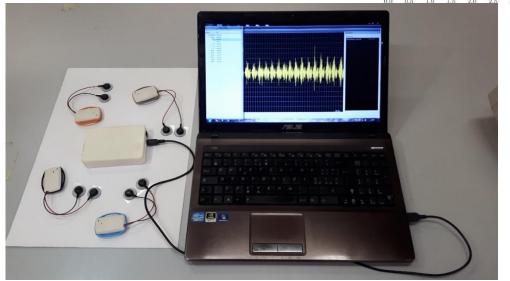


Progettazione Hardware e Software di Sistemi di Sensori (EMG, ECG, PPG, accelerometrici, temperatura, ...)

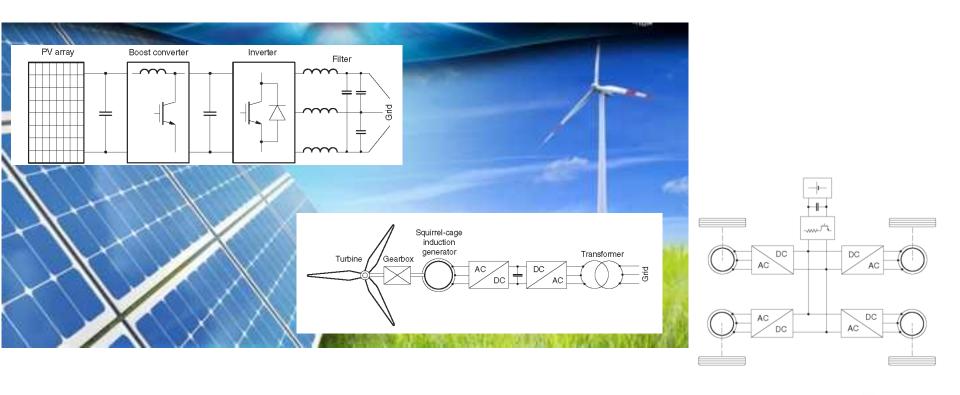
Elementi di Elettronica (INF) A.A. 2021-22



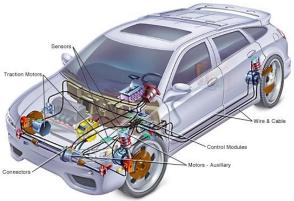




Elementi di Elettronica (INF) A.A. 2021-22







Studio di Software e Hardware per il Machine Learning

