

دانشگاه صنعتی شریف دانشکده مهندسی برق درس ساختار کامپیوتر و ریزپردازنده و آزمایشگاه (۲۵–۷۵۴)

> آزمایش شماره ۱ ضرب کنندهی سریال

نیمسال دوم ۹۴–۹۳

تهیه کنندگان: مهندس سید محمد جواد سید طالبی دکتر محمدرضا موحّدین

بنـــام خـــدا

پیادهسازی و شبیهسازی ضرب *ک*نندهی سریال $^{'}$

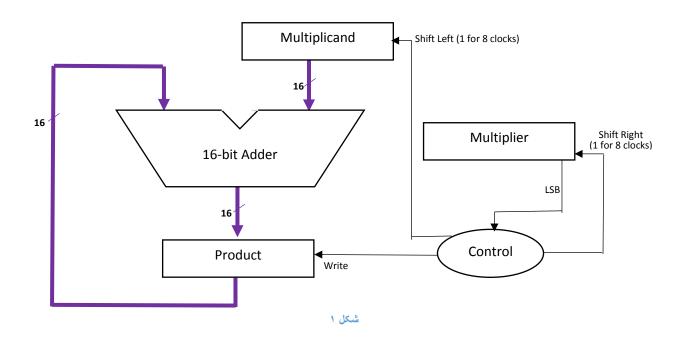
هدف از این آزمایش آشنایی با پیادهسازی سختافزاری ضرب کننده ها و پیادهسازی سختافزاری یک ضرب کننده ی سریال λ بیتی و توصیف آن توسط زبان توصیف سختافزار λ Verilog و سپس شبیه سازی آن کد برای اطمینان از صحت عملکرد سختافزار توصیف شده، می باشد.

پیش از آزمایشگاه:

الف) حتما پیش از حضور در آزمایشگاه نرم افزار ModelSim را بر روی لپتاپهای خود نصب کنید. ب) مطالب گفته شده در کلاس درس پیرامون ضرب کنندههای سریال را مرور کنید.

۱- ضرب دو عدد بدون علامت

شکل (۱) نمودار بلوکی یک ضرب کننده ی ساده برای محاسبه ی حاصل ضرب دو عدد بدون علامت ۸ بیتی را نشان می دهد.



² Hardware Description Language

¹ Serial multiplier

برای ساخت این ضربکننده یک رجیستر ٔ ۸ بیتی برای قرار دادن مضروبفیه ٔ ، یک رجیستر ۱۶ بیتی برای نگهداری مضروب^۵ (و شیفت یافتههای آن) و یک رجیستر ۱۶ بیتی برای نگهداری حاصل ضرب در نظر گرفته شده است. همچنین یک جمع کننده ی ۱۶ بیتی برای انجام عملیات جمع بکار گرفته شده است. یعنی در مجموع ۴۰ بیت رجیستر و یک جمعکننده ۱۶ بیتی برای پیادهسازی آن صرف شده

عملكرد طرح فوق به زبان ساده بدين صورت قابل بيان است:

- ۱) با آغاز عملیات که توسط ورودی start کنترل میشود، مضروبفیه را در رجیستر Multiplier و مضروب را در ۸ بیت ابتدایی رجيستر Multiplicand بارگذاري مي كنيم.
 - ۲) در هر سیکل کلاک Multiplier یک بیت به سمت راست و Multiplicand یک بیت به سمت چپ شیفت پیدا می کند.
- ۳) با توجه به کم ارزش ترین بیت Multiplier تصمیم گرفته می شود که آیا نتیجه جدید در رجیستر Product نوشته شود یا همان مقدار قبلی را حفظ کند (به معنی صفر بودن Partial Product در حال محاسبه)
 - ۴) این کار به تعداد ۸ پالس ساعت تکرار میشود.
 - توجه : در شکل (۱) مسیر کنترل ٔ با رنگ مشکی و مسیر داده ٔ با رنگ بنفش نشان داده شده است.

1-1- بررسی کد Verilog طراحی بخش ۱

کد Verilog طراحی فوق به نام (multiplier1.v) بر روی کامپیوترهای آزمایشگاه قرار داده شده است.

الف) بخشهای مختلف بلوک دیاگرام و نحوه پیادهسازی آن را در کد بررسی کنید. و آن را به دستیار آزمایشگاه توضیح دهید.

ب) توضیح دهید قسمت کنترل نشان داده شده در شکل (۱) چگونه پیادهسازی شده است؟

-1-1 بررسی صحت کد بخش 1-1 با انجام شبیه سازی

همواره برای بررسی صحت عملکرد یک سخت افزار توصیف شده با Verilog باید با کمک گرفتن از یک نرم افزار شبیهساز، ورودی های مختلفی را به طراحی بدهیم و بررسی کنیم که آیا خروجی هایی که طراحی ما تولید می کند همان خروجی های مورد انتظار هستند یا خیر. برای این منظور امکانات اضافی در زبان Verilog پیش بینی شده است تا بتوانیم کدهایی برای تست کردن سختافزارهای تولید شده بنویسیم.به این کدهای تست (test-bench) گفته می شود. آنگاه با استفاده از یک نرمافزار شبیه ساز مانند ModelSim این test-bench را اجرا کرده و عملکرد مدار خود را شبیهسازی کنیم.

کد test-bench برای تست کد بخش ۱-۱ با نام (multiplier1__tb.v) بر روی کامپیوترهای آزمایشگاه قرار داده شده است.

الف) به کمک دستیار آزمایشگاه بخش های مختلف این کد را بررسی کنید.

ب) به کمک دستیار آزمایشگاه این test bench را به وسیله نرم افزار ModelSim اجرا کرده و از صحت عملکرد ضرب کننده اطمينان حاصل كنيد.

³ Register

⁴ Multiplier

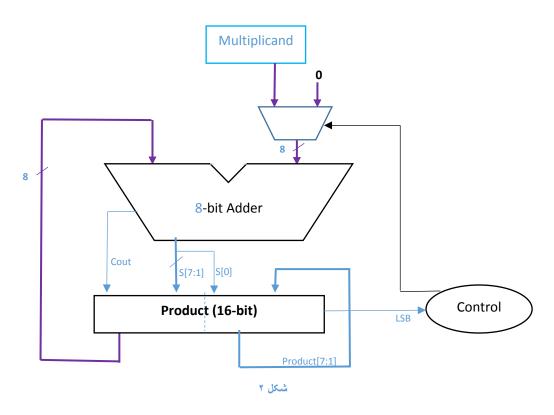
⁵ Multiplicand

⁶ Control path

⁷ Data path

1-7- بهبود ضرب کننده بخش 1

در اختیار گرفتن ۴۰ بیت رجیستر و جمع کننده ۱۶ بیتی برای ضرب اعداد بدون علامت ۸ بیتی، اسراف منابع میباشد. طرح بهینه شده ضرب کننده در شکل (۲) نمایش داده شده است.



الف) یک کد وریلاگ جدید به نام (multiplier2.v) ایجاد کنید و کد قبلی را تغییر داده و ساختار شکل (۲) را پیادهسازی کنید.

ب) با تغییر کد test bench قسمت قبل کد (multiplier2__tb.v) را برای بررسی صحت کد خود ایجاد کنید و آن را در نرمافزار ModelSim اجرا کنید.

۲- ضرب اعداد علامت دار

الف) طراحی شکل (۲) را به نحوی تغیر دهید که اگر Multiplier و Multiplicand اعداد علامتدار مکمل دو باشند، عملیات ضرب دو عدد به صورت علامتدار محاسبه گردد. کد وریلاگ آن را در فایل (multiplier3.v) قرار دهید.

ب) با تغییر کد test bench قسمت قبل کد (multiplier3_tb.v) را برای بررسی صحت کد خود ایجاد کنید و آنرا در نرمافزار ModelSim اجرا کنید.

۳ - عمومی سازی تعداد بیت های ضرب کننده علامت دار (در صورت عدم تکمیل در زمان آزمایشگاه، بعداً تحویل گردد)

ضربکننده اعداد علامتدار قسمت پیش را به شکلی تغییر دهید که تعداد بیت ورودیهای آن را بتوان با پارامتر <u>nb</u> مشخص نمود.

موفق باشيــــد