

Amplificadores Multietapa

R. Carrillo, J.I. Huircan

Abstract—Los amplificadores multietapa son circuitos electrónicos formados por varios transistores (BJT o FET), que pueden ser acoplados en forma directa o mediante capacitores. Las configuraciones clásicas son el par Darlington (alta impedancia de entrada e incremento de la ganancia de corriente), el par diferencial (Relación de rechazo en modo común elevada), el amplificador cascode (alta impedancia de salida). Todas estas etapas amplificadoras pueden ser integradas y encapsuladas en un chip semiconductor llamado Circuito Integrado (CI). En el CI la polarización de las etapas se hace usando fuentes de corriente, debido a la mayor facilidad de construcción (a través de transistores). La combinación de distintas tecnologías permitirá mejorar la prestación de los sistemas diseñados.

Index Terms—Amplificadores, Multietapas, BiCmos

I. INTRODUCTION

Un amplificador se describe un circuito capaz de procesar las señales de acuerdo a la naturaleza de su aplicación. El amplificador sabrá extraer la información de toda señal, de tal manera que permita mantener o mejorar la prestación del sistema que genera la señal (sensor o transductor usado para la aplicación).

Se llama amplificador multietapa a los circuitos o sistemas que tienen múltiples transistores y además pueden ser conectadas entre sí para mejorar sus respuestas tanto en ganancia, Z_{in} , Z_{out} o ancho de banda. Las aplicaciones pueden ser tanto de cc como de ca.

II. TIPOS DE ACOPLAMIENTO

El acoplamiento establece la forma en la cual se conectan las distintas etapas amplificadoras, dependiendo de la naturaleza de la aplicación y las características de respuesta que se desean. Existen distintos tipos de acoplamiento: Acoplamiento directo, capacitivo y por transformador.

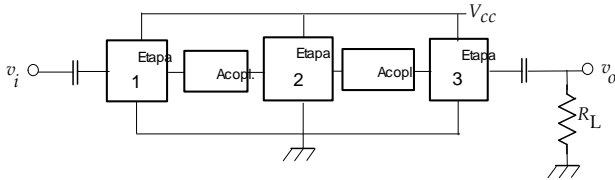


Fig. 1. Acoplamiento.

A. Acoplamiento directo

Las etapas se conectan en forma directa, es permite una amplificación tanto de la componente de señal como de la componente continua del circuito. Se dice que los circuitos de cc se acoplan directamente. La Fig. 2 muestra una aplicación de acoplamiento directo.

En corriente continua se tiene

UFRO. DIE. Material preparado para la asignatura de Circuitos Electrónicos I. Ver 3.5.

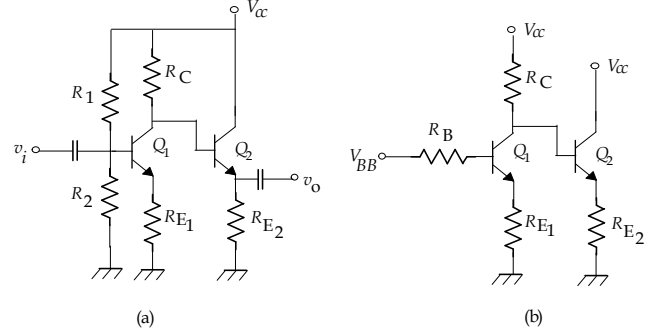


Fig. 2. Transistores acoplados directamente.

$$R_C (I_{B_2} + I_{C_1}) + V_{BE_2} + I_{E_2} R_{E_2} = V_{CC} \quad (1)$$

$$I_{E_2} = I_{B_2} (\beta + 1) \quad (2)$$

Así

$$I_{B_2} = \frac{V_{CC} - V_{BE_2} - I_{C_1} R_C}{(\beta + 1) R_{E_2}} = \frac{I_{C_2}}{\beta} \quad (3)$$

Dado que la malla de entrada será

$$V_{BB} = I_{B_1} R_B + V_{BE_1} + I_{C_1} \left(\frac{\beta + 1}{\beta} \right) R_{E_1} \quad (4)$$

Entonces

$$I_{C_1} = \frac{V_{BB}}{\left(\frac{R_B}{\beta} + V_{BE_1} + \left(\frac{\beta + 1}{\beta} \right) R_{E_1} \right)} \quad (5)$$

De esta forma se determinan V_{CEQ1} y V_{CEQ2} . Note que al hacer análisis en cc, los efectos de la polarización de una etapa afectan a la otra.

Por otro lado, realizando el análisis en ca se tiene

$$v_o = (1 + h_{fe}) i_{b2} R_{E_2} \quad (6)$$

$$-(h_{fe} i_{b1} + i_{b2}) R_C = i_{b2} h_{ie} + v_o \quad (7)$$

$$v_i = i_{b1} (h_{ie} + (1 + h_{fe}) R_{E_1}) \quad (8)$$

De esta forma despejando i_{b2} de (7) y reemplazando en (6)

$$v_o = (1 + h_{fe}) \left(\frac{-h_{fe} i_{b1} R_C - v_o}{(h_{ie} + R_C)} \right) R_{E_2}$$

$$\frac{v_o}{v_i} = \frac{-h_{fe} R_C R_{E_2} (1 + h_{fe})}{(h_{ie} + R_C) \left(1 + \frac{(1 + h_{fe})}{(h_{ie} + R_C)} R_{E_2} \right) (h_{ie} + (1 + h_{fe}) R_{E_1})}$$

El efecto de los elementos de la primera y segunda etapa están presentes en la ganancia del sistema.

B. Acoplamiento capacitivo

El acoplamiento capacitivo o por condensador se usa para interconectar distintas etapas, en las cuales sólo se desea amplificar señal. La presencia del capacitor anula las componentes de cc, permitiendo sólo la amplificación de señales en ca. Los amplificadores de ca usan acoplamiento capacitivo. Permite mayor libertad en el diseño, pues la polarización de una etapa no afectará a la otra.

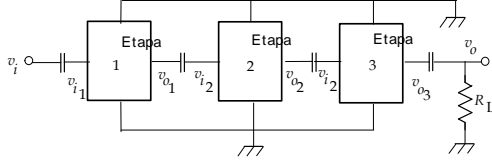


Fig. 3. Acoplamiento Capacitivo.

Extendiendo el sistema de la Fig. 3 a n -etapas, considerando la relación de ganancia de cada una de ellas se tiene que la ganancia del sistema será

$$A_v = \frac{v_o}{v_i} = \left(\frac{v_{on}}{v_{in}} \right) \dots \left(\frac{v_{o1}}{v_{i1}} \right) \left(\frac{v_{i1}}{v_i} \right) \quad (9)$$

Considere amplificador emisor común (sin C_E), de dos etapas de la Fig. 4, donde $R_1 = 3 [K\Omega]$, $R_2 = 1 [K\Omega]$, $R_E = 820 [\Omega]$, $R_C = 2 [K\Omega]$, $V_{CC} = 10 [V]$. Por otro lado, $h_{fe} = 100$, h_{ie} pequeño.

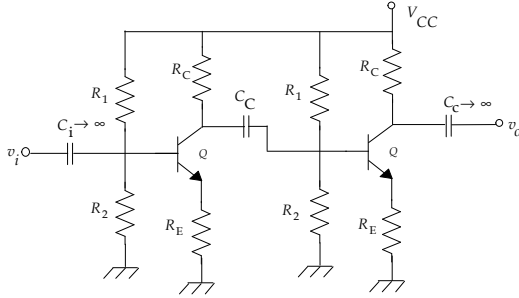


Fig. 4. Amplificador con etapas en cascada.

Note que en cc ambas etapas quedan separadas, formarán un circuito de polarización universal, de esta forma el punto de operación para cada etapa será

$$V_{TH} = V_{CC} \frac{R_2}{R_1 + R_2} = 10 [V] \frac{1 [K\Omega]}{3 [K\Omega] + 1 [K\Omega]} = 2.5 [V]$$

$$R_{TH} = R_1 || R_2 = 3 [K\Omega] || 1 [K\Omega] = 750 [\Omega]$$

$$i_C = \frac{V_{TH} - V_{BE}}{\frac{R_{TH}}{\beta} + \frac{\beta+1}{\beta} R_E} = \frac{2.5 [V] - 0.7 [V]}{7.5 \Omega + 1.01 \cdot 820 \Omega} = 2.15 [mA]$$

$$v_{CE} = V_{CC} - i_C \left(R_C + \frac{\beta+1}{\beta} R_E \right) = 10 - (200 + 1.01 \cdot 820) (2.15 [mA]) = 7.78 [V]$$

En ca alterna analizando cada etapa por separado se tiene, para la etapa 1 se determina la ganancia de voltaje. Planteando las ecuaciones en el circuito de la Fig. 5.

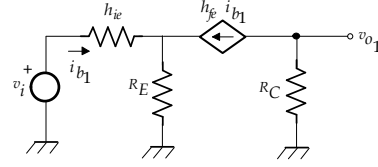


Fig. 5. Etapa emisor común en ca.

$$v_{o1} = -h_{fe} i_{b1} R_C$$

$$v_i = \frac{i_{b1}}{h_{ie} + R_E (1 + h_{fe})}$$

Luego se tiene que

$$A_{v1} = \frac{v_{o1}}{v_i} = - \frac{h_{fe} R_C}{h_{ie} + R_E (1 + h_{fe})} = -2.415$$

La cual será la misma de la etapa 2, $A_{v2} = \frac{v_o}{v_{o1}} = -2.4$, de acuerdo a (9) se tiene que la ganancia total del sistema será

$$A_{vT} = A_{v1} A_{v2} = 5.83$$

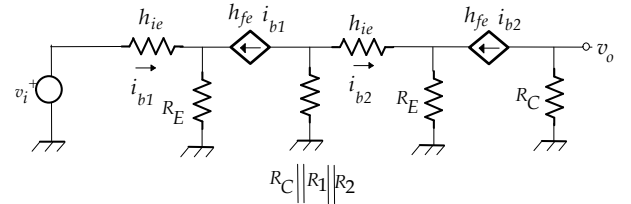


Fig. 6. Amplificador en ca.

Sin embargo, si se toma el amplificador completo de acuerdo a la Fig. 6, se tiene

$$v_o = -R_C \cdot h_{fe} i_{b2}$$

$$i_{b2} = -h_{fe} i_{b1} \frac{1}{\frac{h_{ie} + R_E (1 + h_{fe})}{h_{ie} + R_E (1 + h_{fe})} + \frac{1}{R_1 || R_2 || R_C}}$$

$$i_{b1} = \frac{v_i}{h_{ie} + R_E (1 + h_{fe})}$$

De esta forma se tiene

$$A_v = \frac{v_o}{v_i} = R_C \cdot h_{fe} h_{fe} \left(\frac{1}{1 + \frac{h_{ie} + R_E (1 + h_{fe})}{R_1 || R_2 || R_C}} \right)$$

Considerando los datos, con $h_{ie} \rightarrow 0$

$$A_v = 1.58$$

¿Por qué difieren los dos cálculos realizados?

Esto ocurre por el efecto de carga que representa la segunda etapa al ser conectada a la primera. Desde el punto de vista de señal, la primera etapa tiene una impedancia de salida $R_{sal} = R_C$, dado que su ganancia será -2.4 , el amplificador visto desde la salida es una fuente de voltaje controlado por voltaje. Por otro lado, la segunda etapa desde el punto de vista de la entrada, tiene una $R_{in} = R_1 || R_2 || (h_{ie} + (1 + h_{fe}) R_E)$.

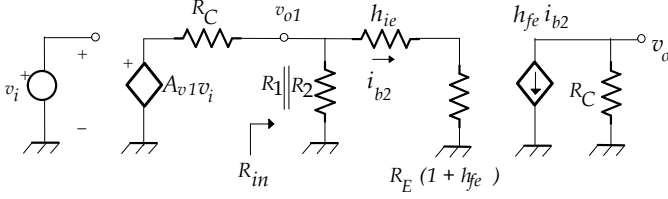


Fig. 7. Amplificador completo en ca.

Note que sin conectar la segunda etapa, la salida de la primera será $v_{o1} = A_{v1} v_i$. Al conectar la segunda etapa al amplificador, se produce un divisor de voltaje

$$\begin{aligned} v_{o1} &= A_{v1} \cdot \frac{R_1 || R_2 || (h_{ie} + (1 + h_{fe}) R_E)}{R_1 || R_2 || (h_{ie} + (1 + h_{fe}) R_E) + R_C} v_i \\ &= -2.4 \frac{750 [\Omega] || (101 \cdot 820 [\Omega])}{750 [\Omega] || (101 \cdot 820 [\Omega]) + 2 [K\Omega]} v_i \\ &= -2.415 \frac{743 [\Omega]}{743 [\Omega] + 2 [K\Omega]} = (-2.415) 0.271 v_i \end{aligned}$$

Así, la ganancia de la primera etapa considerando el efecto de carga será $A_{v1} = \frac{v_{o1}}{v_i} = (-2.415) 0.271$. Luego la ganancia total del sistema

$$\begin{aligned} \frac{v_o}{v_i} &= A_{v1} A_{v2} \\ &= \frac{v_{o1}}{v_i} \frac{v_o}{v_{o1}} \\ &= (-2.415) 0.27 \cdot (-2.415) \\ &= 1.58 \end{aligned}$$

Por lo tanto, se debe considerar el efecto de carga que representa la segunda etapa respecto de la primera.

C. Acoplamiento por transformador

Este acoplamiento es muy popular en el dominio de la radio frecuencia (RF). El transformador como carga permitirá aislar las señales y además, dependiendo de la razón de transformación incrementar el voltaje y corriente.

En el circuito de la Fig. 8, la carga es alimentada a través de un transformador, la relación de voltajes estará dada por $\frac{v_2}{v_1} = \frac{N_2}{N_1}$, donde el segundo término es la relación de inversa de transformación. Los transformadores permiten aislar eléctricamente las distintas etapas.

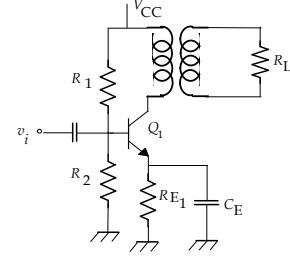


Fig. 8. Amplificador con carga acoplada por transformador.

III. CONFIGURACION DARLINGTON

Esta configuración corresponde a dos etapas seguidoras de emisor, tiene una alta impedancia de entrada y además produce un efecto multiplicativo sobre la corriente, se conoce además como *par Darlington*.

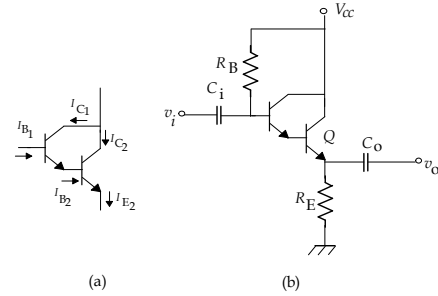


Fig. 9. (a) Configuración Darlington. (b) Seguidor de emisor.

A. Análisis en cc

Sea el circuito de la Fig. 10, en cc.

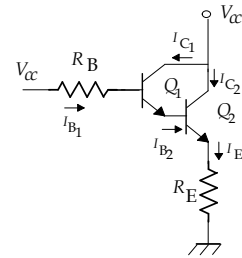


Fig. 10. Par Darlington en cc.

Planteando la ecuación en la malla de entrada

$$V_{CC} = I_{B1} R_B + V_{BE1} + V_{BE2} + I_{E2} R_E \quad (10)$$

Pero

$$I_{B1} + I_{C1} = I_{B2} = (\beta_1 + 1) I_{B1} \quad (11)$$

Además, dado que $I_{E2} = (\beta_2 + 1) I_{B2}$ y considerando $V_{BE1} = V_{BE2} = V_{BE}$

$$I_{B1} = \frac{V_{CC} - 2V_{BE}}{R_B + (\beta_1 + 1)(\beta_2 + 1) R_E} \quad (12)$$

Calculando la corriente de colector total, I_{C2} , se tiene

$$\begin{aligned} I_{E2} &= (\beta_2 + 1)(\beta_1 + 1)I_{B1} \\ I_{C2} \frac{(\beta_2 + 1)}{\beta_2} &= (\beta_2 + 1)(\beta_1 + 1)I_{B1} \end{aligned} \quad (13)$$

Así

$$I_{C2} = \beta_2(\beta_1 + 1)I_{B1} \quad (14)$$

Lo que determina el efecto multiplicativo en la corriente.

B. Análisis en ca

El circuito en ca de la Fig. 11a, se usará para determinar las ganancias A_v , A_i y la impedancia de entrada.

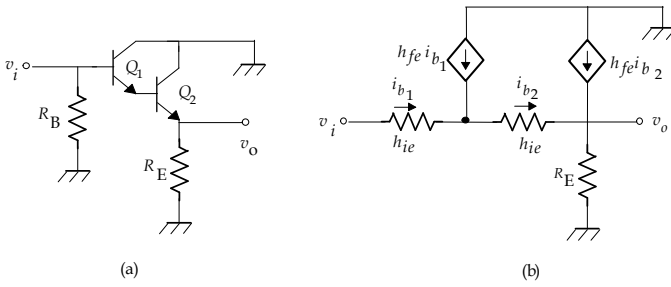


Fig. 11. Amplificador Darlington en ca.

• Determinación de A_v .

Usando el equivalente a pequeña señal de la Fig. 11b, se plantean las ecuaciones de Kircchoff

$$v_i = i_{b1}h_{ie1} + i_{b2}h_{ie2} + v_o \quad (15)$$

$$v_o = i_{b2}(1 + h_{fe2})R_E \quad (16)$$

Pero $i_{b2} = (h_{fe1} + 1)i_{b1}$

$$v_i = i_{b1}h_{ie1} + i_{b1}(h_{fe1} + 1)h_{ie2} + v_o \quad (17)$$

$$v_o = i_{b1}(h_{fe1} + 1)(1 + h_{fe2})R_E \quad (18)$$

Luego

$$v_o = \left(\frac{v_i - v_o}{h_{ie1} + (h_{fe1} + 1)h_{ie2}} \right) (h_{fe1} + 1)(1 + h_{fe2})R_E$$

$$\frac{v_o}{v_i} = \frac{(h_{fe1} + 1)(1 + h_{fe2})R_E}{h_{ie1} + (h_{fe1} + 1)h_{ie2} + (h_{fe1} + 1)(1 + h_{fe2})R_E} \quad (19)$$

Si $h_{fe1}, h_{fe2} \gg 1$, se comporta como seguidor de emisor.

$$\frac{v_o}{v_i} = \frac{R_E}{\frac{h_{ie1} + (h_{fe1} + 1)h_{ie2}}{(h_{fe1} + 1)(1 + h_{fe2})} + R_E} \cong 1 \quad (20)$$

• Cálculo de Z_{in} .

$$v_i = i_{b1}h_{ie1} + i_{b1}(h_{fe1} + 1)h_{ie2} + v_o \quad (21)$$

$$v_o = i_{b1}(h_{fe1} + 1)(1 + h_{fe2})R_E \quad (22)$$

Luego

$$v_i = i_{b1} \{ h_{ie1} + (h_{fe1} + 1)h_{ie2} + (h_{fe1} + 1)(1 + h_{fe2})R_E \} \quad (23)$$

Finalmente como $Z_{in} = \frac{v_i}{i_{b1}}$

$$Z_{in} = h_{ie1} + (h_{fe1} + 1)(h_{ie2} + (1 + h_{fe2})R_E) \quad (24)$$

Resulta ser un valor bastante grande si $h_{fe1}, h_{fe2} \gg 1$.

• Cálculo de A_i .

Dado que $i_o = i_{b2}(1 + h_{fe2})$ e $i_{b2} = i_{b1}(1 + h_{fe1})$

$$\begin{aligned} A_i &= \frac{i_o}{i_i} = \frac{i_{b2}(1 + h_{fe2})}{i_{b1}} \\ &= \frac{i_{b1}(1 + h_{fe1})(1 + h_{fe2})}{i_{b1}} \\ &= (1 + h_{fe1})(1 + h_{fe2}) \end{aligned} \quad (25)$$

Donde (20) es factor multiplicativo de la señal de corriente.

IV. CIRCUITOS CASCODE

Consiste en un amplificador en emisor común acoplado directamente con una configuración en base común. Dicho circuito posee una impedancia de salida mayor y un ancho de banda más grande. El análisis en ca, se realiza usando el circuito equivalente de la Fig. 13.

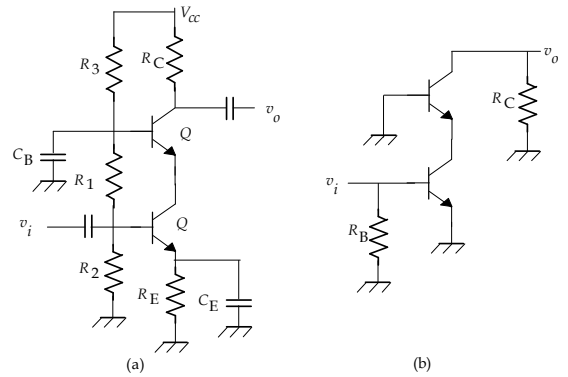


Fig. 12. (a) Amplificador Cascode. (b) Equivalente en ca.

Planteando la LVK en la salida

$$v_o = -R_C(i_b h_{fe}) \quad (26)$$

$$h_{fe}i_{b1} = i_b(1 + h_{fe}) \quad (27)$$

$$v_i = i_{b1}h_{ie} \quad (28)$$

Finalmente se tiene

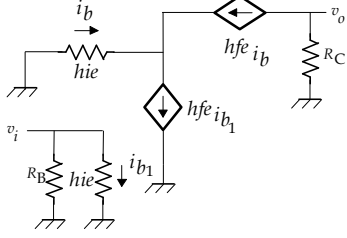


Fig. 13. Modelo a pequeña señal.

$$\frac{v_o}{v_i} = -\frac{R_C h_{fe}^2}{(h_{fe} + 1) h_{ie}} \quad (29)$$

La resistencia de salida R_{out} , estará dada por R_C .

V. AMPLIFICADOR DIFERENCIAL

Se define así al sistema indicado en la Fig. 14, el cual es una configuración cuya señal de salida corresponde a la diferencia entre dos señales de entrada.

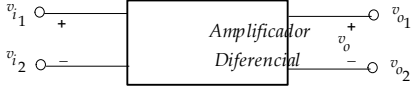


Fig. 14. Amplificador diferencial.

En un amplificador ideal se debe cumplir que

$$v_{o1} = A_d (v_{i1} - v_{i2}) \quad (30)$$

$$v_{o2} = -A_d (v_{i1} - v_{i2}) \quad (31)$$

Si la salida se considera como $v_o = v_{o1} - v_{o2}$, se dice que corresponde a la salida balanceada, en cambio si $v_o = v_{o1}$ (ó $v_o = v_{o2}$), ésta será la salida *asimétrica*. En un amplificador diferencial real se tiene

$$v_{o1} = A_d (v_{i2} - v_{i1}) + A_c \left(\frac{v_{i2} + v_{i1}}{2} \right) \quad (32)$$

Donde A_d es la *ganancia diferencial* y A_c es la *ganancia en modo común*.

El amplificador sólo responderá a la entrada diferencial si $A_d \gg A_c$. Se define así la relación de rechazo en modo común (RRMC ó CMRR- *Common Mode Reject Rate*) dada por el cociente

$$CMRR = \frac{A_d}{A_c} \quad (33)$$

Esta relación mide la calidad del amplificador diferencial, debido a que permite saber en que factor se atenúa la señal en modo común, respecto de la señal diferencial.

A. Configuración del Amplificador Diferencial

El circuito de la Fig. 15 es un amplificador diferencial transistorizado, también llamado *par diferencial*, donde la variable v_o es la salida y los terminales v_{i1} y v_{i2} son la entrada. Considerando que los parámetros de circuito y los transistores son idénticos, el voltaje aplicado a cada uno de los terminales de entrada es el mismo, v_o será nulo. Esto se conoce como circuito balanceado.

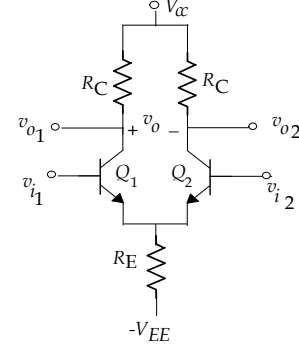


Fig. 15. Amplificador diferencial con transistores.

A.1 Análisis en corriente continua

Planteando la LVK en la malla de entrada

$$\begin{aligned} V_{BE1} + I_E R_E - V_{EE} &= 0 \\ V_{BE1} + (I_{E1} + I_{E2}) R_E - V_{EE} &= 0 \end{aligned} \quad (34)$$

Como ambos transistores son iguales se tiene que

$$V_{BE1} + 2I_{E1} R_E = V_{EE} \quad (35)$$

Pero como $I_{B1} + I_{C1} = I_{E1} = (\beta + 1) I_{B1}$, se tiene que

$$I_{B1} = \frac{V_{EE} - V_{BE1}}{2R_E (\beta + 1)} \quad (36)$$

En la práctica I_E debe ser independiente de los transistores y de valor constante, también se deseará que R_E sea lo más grande posible, de esta forma el RRMC tendrá un valor alto y el amplificador tendrá una respuesta más próxima a la ideal.

A.2 Análisis en corriente alterna

- Determinación de la ganancia diferencial

Sea la salida v_{o2} , de acuerdo a la Fig. 16b, así

$$v_{o2} = -h_{fe} i_{b2} R_C$$

Pero en la entrada

$$v_{i1} = i_{b1} h_{ie} + i_E R_E \quad (37)$$

$$v_{i2} = i_{b2} h_{ie} + i_E R_E \quad (38)$$

Por otro lado

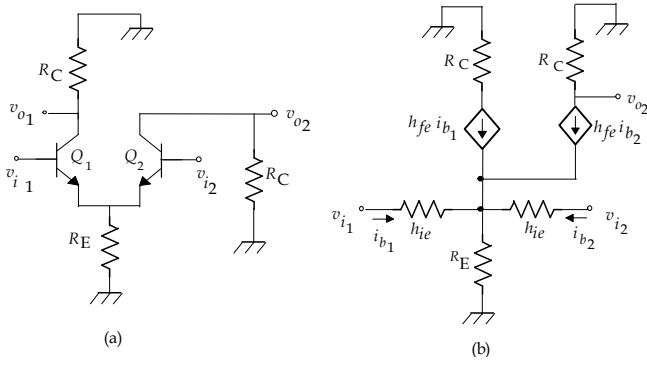


Fig. 16. (a) Amp. diferencial en ca. (a) Equivalente a pequeña señal.

$$i_{b1} + h_{fe}i_{b1} + i_{b2} + h_{fe}i_{b2} = i_E$$

$$i_{b1} = -i_{b2} + \frac{i_E}{(1 + h_{fe})} \quad (39)$$

Sea $h_{fe} \gg 1$, se despeja i_{b2} en función de i_{b1} , se tiene

$$i_{b2} = -i_{b1} \quad (40)$$

Donde $v_i = v_{i2} - v_{i1}$, entonces

$$v_i = (i_{b2} - i_{b1})h_{ie}$$

$$= 2i_{b2}h_{ie} \quad (41)$$

Finalmente, la ganancia diferencial A_d será

$$A_d = \frac{v_{o2}}{v_i} = -\frac{h_{fe}R_C}{2h_{ie}} \quad (42)$$

• Ganancia en modo común

Considerando el circuito de la Fig. 17b.

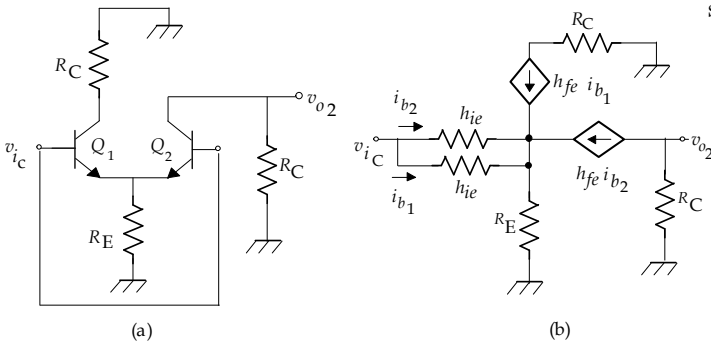


Fig. 17. (a) Amplificador en modo común. (b) Circuito equivalente.

Sea $v_i = v_{i1} = v_{i2}$, luego se tiene que $A_c = \frac{v_{o2}}{v_i}$

Dado que $v_{o2} = -h_{fe}i_{b2}R_C$, planteando la LVK en la entrada

$$v_i = i_{b1}h_{ie} + i_ER_E \quad (43)$$

$$i_{b1} + h_{fe}i_{b1} + i_{b2} + h_{fe}i_{b2} = i_E \quad (44)$$

$$(h_{fe} + 1)(i_{b1} + i_{b2}) = i_E$$

Considerando que $i_{b1} = i_{b2} = i_b$, entonces

$$v_i = i_b h_{ie} + i_E R_E$$

$$(h_{fe} + 1) 2i_b = i_E R_E \quad (45)$$

Finalmente

$$A_c = \frac{v_{o2}}{v_i} = -\frac{h_{fe}R_C}{h_{ie} + 2R_E(h_{fe} + 1)} \quad (46)$$

• Determinación de la RRM

$$RRM = \frac{A_d}{A_c} = \frac{h_{ie} + 2R_E(h_{fe} + 1)}{2h_{ie}} \quad (47)$$

Se observa que si $R_E \rightarrow \infty$, el CMRR se hace muy grande por lo tanto la componente en modo común se atenúa, haciendo su comportamiento ideal.

VI. AMPLIFICADOR DIFERENCIAL CON FUENTES DE CORRIENTE

Considerando que los transistores Q_1 y Q_2 del circuito de la Fig. 10 deben estar polarizados en cc, el valor de R_E debe ser limitado. Si R_E se incrementa, el valor de $-V_{EE}$, también debe ser incrementado, para mantener la misma corriente de polarización en los dos transistores.

Esto implica que el incremento de R_E no es posible sin un incremento en la tensión de polarización ($-V_{EE}$), luego, el circuito descrito se modifica usando una fuente de corriente constante ideal. Esto proveerá una corriente de polarización constante para Q_1 y Q_2 y una resistencia infinita entre los dos emisores y tierra.

En términos prácticos, la implementación típica de la fuente de corriente puede ser en base a un transistor como se indica en la Fig. 18a.

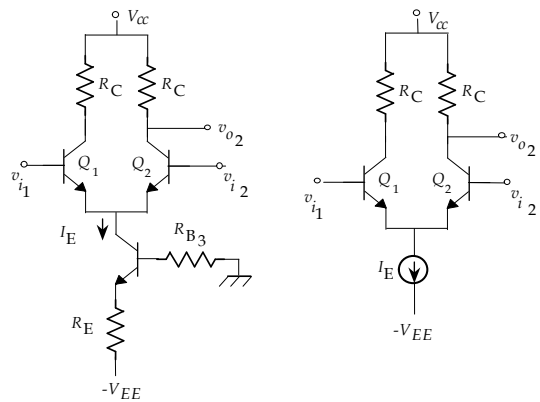


Fig. 18. (a) Fuente de corriente práctica. (b) Esquema.

Dado que $I_E = I_{C3}$, se tiene que

$$R_{B_3}I_{B_3} + V_{BE_3} + I_{E_3}R_E = V_{EE} \quad (48)$$

Como $I_{E_3} = (\beta + 1)I_{B_3}$ se tiene

$$I_{B_3} = \frac{V_{EE} - V_{BE_3}}{R_{B_3} + (\beta + 1)R_E} \quad (49)$$

Por lo tanto

$$I_{E_3} = (\beta + 1) \frac{V_{EE} - V_{BE_3}}{R_{B_3} + (\beta + 1)R_E} \quad (50)$$

Seleccionando un R_{B_3} adecuado se tiene que

$$I_{E_3} = \frac{V_{EE} - V_{BE_3}}{R_E} \quad (51)$$

Note que I_E es constante y R_E no necesariamente es elevada.

VII. CIRCUITOS DESPLAZADORES DE NIVEL

Como los amplificadores producen tensiones de cc en la salida, aún si la entrada tiene valor medio cero, la salida tiene una tensión distinta de cero, debido a efectos de polarización (son desplazamientos indeseados).

Los trasladores de nivel son amplificadores que suman o restan de la entrada una tensión desconocida, para compensar la tensión de desplazamiento en la entrada. Este circuito funciona como ganancia unitaria para ca y a la vez proporciona una salida ajustable para cc.

La Fig. 19a, muestra un circuito desplazador de nivel el cual se encuentra polarizado por fuente de corriente.

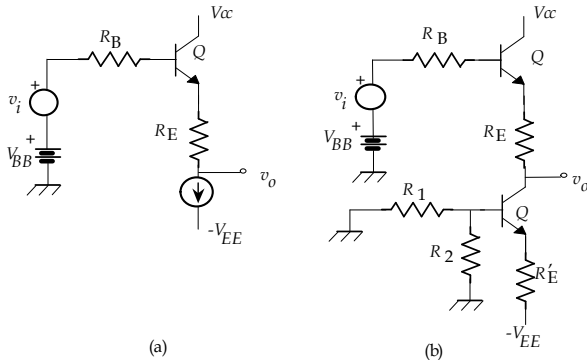


Fig. 19. (a) Desplazador de nivel. (b) Implementación.

En corriente continua se tiene

$$V_{BB} = I_B R_B + V_{BE} + I_E R_E + V_o \quad (52)$$

Luego

$$V_o = V_{BB} - \frac{R_B I_C}{\beta} - I_C R_E - V_{BE} \quad (53)$$

Seleccionando R_E , V_o se puede colocar en cualquier nivel de cc menor que $V_{BB} - V_{BE}$.

Si se desea desplazamiento positivo, se puede usar un circuito similar con un transistor npn.

Analizando en ca, el circuito en pequeña señal queda, luego, se puede determinar la relación v_o/v_i .

$$v_i = i_b (R_B + h_{ie1}) + i_b (1 + h_{fe1}) R_E + v_o \quad (54)$$

$$i_{c1} = i_{b2} h_{fe2} \quad (55)$$

$$i_{b2} = i_{b2} h_{fe2} \left(R_1 || R_2 + R'_E \right) \quad (56)$$

Luego $i_{b2} = 0$, así $i_{c1} = 0$, $i_b = 0$, entonces

$$v_o = v_i \quad (57)$$

Dando el comportamiento como seguidor de emisor.

VIII. AMPLIFICADORES DIFERENCIALES INTEGRADOS

A. Fuentes de corriente en la polarización de circuitos integrados

Los circuitos de polarización analizados con 4 resistores, son adecuados para los circuitos discretos. Sin embargo, en los circuitos integrados los resistores consumen un área excesiva del chip, por lo que se deben usar otros métodos para la polarización.

Usando transistores y pocos resistores es posible implementar fuentes de corriente para polarizar los amplificadores integrados.

Example 1: Sea el circuito de la Fig. 20, considerando Q_1 y Q_2 idénticos (no ocurre así para circuitos discretos)

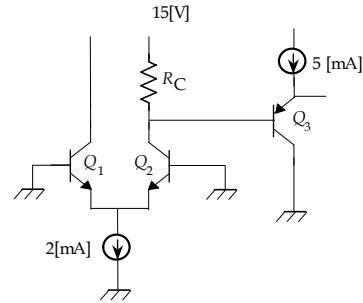


Fig. 20. Amplificador diferencial polarizado por fuente de corriente.

$$I_{E1} + I_{E2} = 2 [mA]$$

$$I_{E1} = I_{E2} = 1 [mA]$$

Luego

$$I_{B1} = I_{B2} = \frac{I_{E2}}{\beta + 1} = 9.9 [\mu A]$$

$$I_{C1} = I_{C2} = 0.99 [mA]$$

Si

$$I_{E3} = 5 [mA]$$

$$I_{B3} = \frac{I_{E3}}{\beta + 1} = 49.5 [\mu A]$$

Así la corriente por el resistor de $5 [K\Omega]$ será

$$I = I_{C2} - I_{B3}$$

$$= 0.99 [mA] - 49.5 [\mu A] = 0.94 [mA]$$

Planteando la ecuación en la salida

$$\begin{aligned} 15[V] + V_{BE_2} &= V_{CE_1} + I \cdot 5 [K\Omega] \\ V_{CE_1} &= 10.99 [V] \end{aligned}$$

Por otro lado para Q_3 se tiene

$$\begin{aligned} I \cdot 5 [K\Omega] - 0.7 [V] &= 15 [V] - V_{E_3} \\ V_{E_3} &= 10.99 [V] \end{aligned}$$

Note que los transistores están en zona activa.

B. Espejos de Corriente

Una forma simple de implementar fuentes de corriente para los circuitos integrados son los *espejos de corriente*, los cuales permiten a partir de una corriente de referencia (I_{ref}), generar múltiples fuentes de corriente.

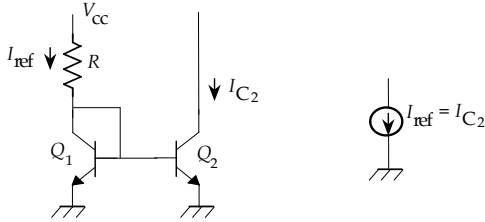


Fig. 21. Espejo de corriente.

El circuito básico se muestra en la Fig. 21. Considerando los transistores iguales, por ende las tensiones V_{BE} iguales, se tiene que $I_{B_1} = I_{B_2}$, luego

$$I_{C_1} = I_{C_2} = \beta I_{B_1} \quad (58)$$

Como

$$\begin{aligned} I_{ref} &= I_{C_1} + I_{B_1} + I_{B_2} = I_{C_1} + \frac{I_{C_1}}{\beta} + \frac{I_{C_2}}{\beta} \\ &= I_{C_1} + I_{C_1} \frac{2}{\beta} = I_{C_1} \left(1 + \frac{2}{\beta} \right) \end{aligned}$$

Finalmente

$$I_{C_1} = I_{C_2} = \frac{I_{ref}}{\left(1 + \frac{2}{\beta} \right)} \quad (59)$$

Para $\beta \gg 1$, se tiene que $I_{C_1} = I_{C_2} \cong I_{ref}$.

Debido que $I_{C_1} = I_{C_2}$ el circuito se llama *espejo de corriente* e I_{ref} es la corriente de referencia. Luego

$$I_{ref} = \frac{V_{cc} - V_{BE}}{R} \quad (60)$$

Esta fuente de corriente posee un margen de trabajo, el cual está delimitado de acuerdo a la curva del transistor que se muestra en la Fig. 22. Se observa que la pendiente de la curva está dada por el inverso r_o (resistencia de salida del transistor). En condiciones ideales $r_o \rightarrow \infty$.

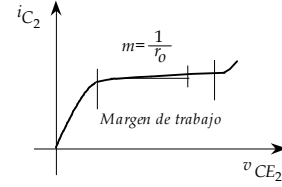


Fig. 22. Margen de trabajo.

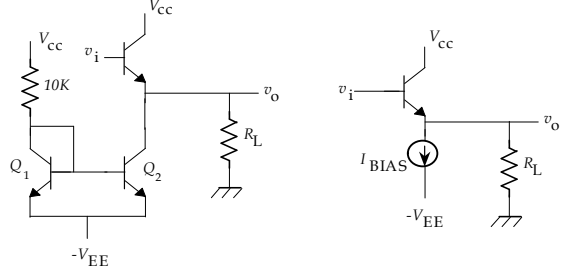


Fig. 23. Seguidor de emisor polarizado por corriente.

Example 2: Un circuito seguidor de emisor polarizado por una fuente de corriente se muestra en la Fig. 23.

Para cc se tiene que

$$I_{BIAS} = I_{C_2} = \frac{V_{CC} - V_{BE} + V_{EE}}{10 [K\Omega]} \quad (61)$$

Para ca se tendrá que $v_i \cong v_o$, sin embargo, debido a que está acoplado directamente, puede considerarse la caída de voltaje de 0.7 [V].

Como para el voltaje de entrada cero, la salida $v_o = -0.7 [V]$, se plantea la opción de la Fig. 24.

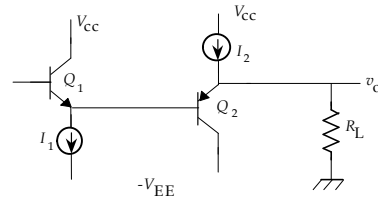


Fig. 24. Modificación de la polarización del seguidor de emisor.

En cc se tiene que

$$V_{BE_1} = V_{BE_2} + V_{E_2} \quad (62)$$

Por lo tanto $v_o = V_{E_2} = V_{BE_1} - V_{BE_2} = 0$

En ca

$$v_o = -(1 + h_{fe2}) i_{b2} R_L \quad (63)$$

$$-i_{b2} = i_{b1} (1 + h_{fe1}) \quad (64)$$

$$v_i = i_{b1} (h_{ie1} + h_{ie2}) + v_o \quad (65)$$

Así

$$\begin{aligned}
 v_o &= (1 + h_{fe2})(1 + h_{fe1})R_L \frac{v_i - v_o}{(h_{ie1} + h_{ie2})} \\
 &= \left(\frac{\frac{(1+h_{fe2})(1+h_{fe1})R_L}{(h_{ie1}+h_{ie2})}}{1 + \frac{(1+h_{fe2})(1+h_{fe1})R_L}{(h_{ie1}+h_{ie2})}} \right) v_i \\
 &= \left(\frac{1}{\frac{1}{(1+h_{fe2})(1+h_{fe1})R_L} + 1} \right) v_i \\
 &\cong v_i
 \end{aligned} \tag{66}$$

B.1 Espejo de corriente de Wilson

El circuito de la Fig. 25 se conoce como fuente de corriente *Wilson*.

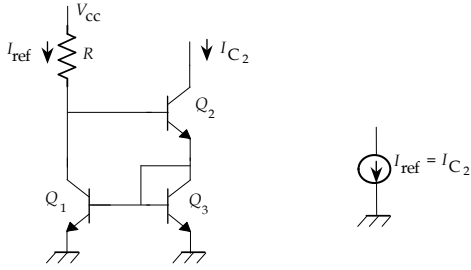


Fig. 25. Espejo de corriente de Wilson.

Para esta fuente de corriente se tiene que

$$I_{C2} = \left(1 - \frac{2}{\beta^2 + 2\beta + 2} \right) I_{ref} \tag{67}$$

Considerando $\beta \gg 1$, entonces, $I_{C2} \cong I_{ref}$, donde

$$I_{ref} = \frac{V_{cc} - V_{BE2} - V_{BE3}}{R} \tag{68}$$

B.2 Espejo de corriente de Widlar

El circuito de la Fig. 26 se conoce como espejo de corriente de *Widlar*.

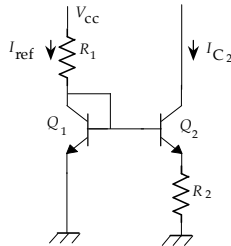


Fig. 26. Espejo de corriente de Widlar.

Planteando la LVK, se tiene

$$V_{BE1} = V_{BE2} + I_E R_2 \tag{69}$$

Como

$$V_{BE} = V_T \ln \left(\frac{I_C}{I_S} \right) \tag{70}$$

Entonces de (69) y (70), se tiene $V_T \ln \left(\frac{I_{C1}}{I_{C2}} \right) = I_{E2} R_2$, luego

$$R_2 \cong \frac{V_T}{I_E} \ln \left(\frac{I_{C1}}{I_{C2}} \right) \tag{71}$$

$$I_{ref} = \frac{V_{cc} - V_{BE1}}{R_1} \cong I_{C1} \tag{72}$$

C. Polarización de Amplificadores mediante múltiples fuentes de corriente

Cuando se requiere polarizar varias etapas en un circuito integrado, se puede reproducir el efecto de la corriente de referencia conectando un tercer transistor en el espejo de corriente, en la base de Q_2 , lo cual se podría extender a un número limitado de transistores.

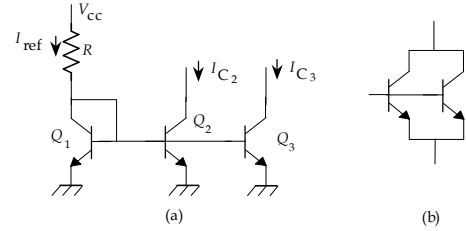


Fig. 27. (a) Incremento de fuentes de corriente. (b) Duplicador de corriente de referencia.

También es posible generar una corriente cuyo valor sea el doble o el triple de la corriente de referencia, lo cual se logra duplicando (o triplicando) el área de la juntura de transistor y resulta equivalente a tener dos (o tres) transistores conectados en paralelo. El circuito de la Fig. 28, indica un esquema de polarización para múltiples etapas.

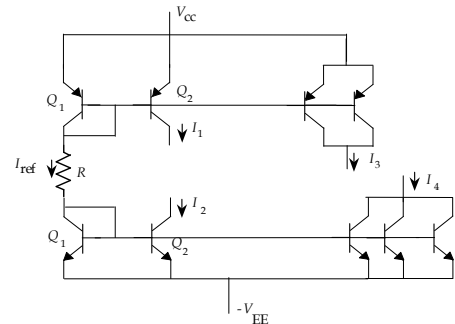


Fig. 28. Polarización para múltiples etapas.

Para esto se tiene

$$I_{ref} = \frac{V_{CC} - V_{EE} - V_{BE1} - V_{BE2}}{R}$$

Para esta situación se tiene que $I_1 = I_2 = I_{ref}$, $I_3 = 2I_{ref}$, $I_4 = 3I_{ref}$.

D. Amplificadores diferenciales con carga activa

Cuando se requiere una mejora en la ganancia del amplificador diferencial, se sustituyen las resistencias de colector por una carga activa, como se muestra en la Fig. 29.

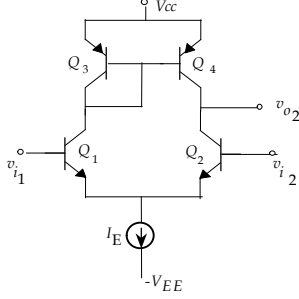


Fig. 29. Amplificador diferencial con carga Activa.

Considerando que la ganancia diferencial dada por (42) depende de R_C , un incremento en dicha resistencia (como sería sustituir R_C por $\frac{1}{h_{oe}}$) incrementaría la ganancia.

- Análisis en ca

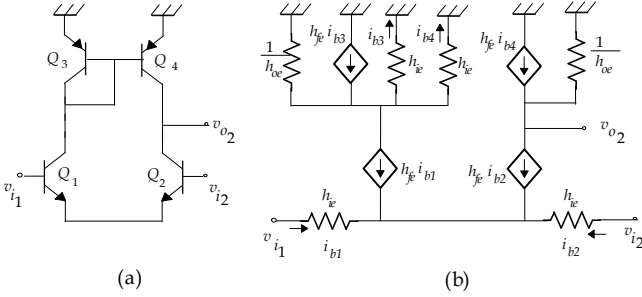


Fig. 30. (a) En ca. (b) Circuito equivalente.

Reemplazando los modelos de los transistores de acuerdo a la Fig. 30b, sea la resistencia de salida $\frac{1}{h_{oe}}$, $Q_1 = Q_2$ y $Q_3 = Q_4$, se tiene que

$$v_{o2} = (h_{fe}i_{b4} - h_{fe}i_{b2}) \frac{1}{h_{oe}} \quad (73)$$

Por LCK se tiene, $i_{b4} + h_{fe}i_{b3} + i_{b3} + i_{b3}h_{ie}h_{oe} = h_{fe}i_{b1}$. Como $i_{b4}h_{ie} = i_{b3}h_{ie}$, entonces, $i_{b4} = i_{b3}$. Dado que $(1 + h_{fe})i_{b1} + (1 + h_{fe})i_{b2} = 0$, entonces, $i_{b1} = -i_{b2}$. Planteando la LVK en la malla de entrada se tiene

$$v_{i1} = i_{b1}h_{ie} - i_{b2}h_{ie} + v_{i2} \quad (74)$$

$$i_{b2} = -\frac{v_{i1} - v_{i2}}{2h_{ie}} = \frac{v_{i2} - v_{i1}}{2h_{ie}} \quad (75)$$

Pero se tiene que $i_{b4} = -i_{b2} \frac{h_{fe}}{2 + h_{fe} + h_{ie}h_{oe}}$, así, reemplazando la corriente en (73)

$$\begin{aligned} v_{o2} &= \left(-h_{fe} \frac{h_{fe}}{2 + h_{fe} + h_{ie}h_{oe}} - h_{fe} \right) \frac{i_{b2}}{h_{oe}} \\ &= - \left(\frac{2 + 2h_{fe} + h_{ie}h_{oe}}{2 + h_{fe} + h_{ie}h_{oe}} \right) \frac{h_{fe}i_{b2}}{h_{oe}} \simeq h_{fe} \frac{1}{h_{oe}} \left(\frac{v_{i1} - v_{i2}}{2h_{ie}} \right) \end{aligned}$$

Finalmente

$$A_d = \frac{1}{h_{oe}} \left(\frac{h_{fe}}{2h_{ie}} \right)$$

Esto implica que si la resistencia de salida del transistor Q_4 es grande, se incrementa la ganancia.

IX. AMPLIFICADOR DIFERENCIAL CON FET

El amplificador diferencial puede ser implementado con FET, en el circuito de la Fig.31, se han usado MOSFET canal n (nMOS).

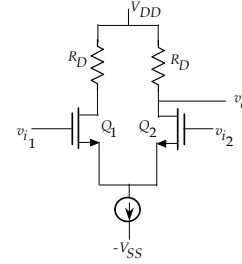


Fig. 31. Amplificador diferencial nMOS.

Esta configuración mejora la impedancia de entrada, esto debido a la resistencia de entrada del transistor nMOS.

- Análisis en ca

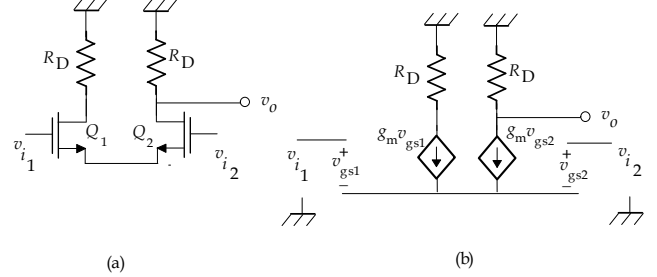


Fig. 32. (a) Diferencial en ca. (b) Equivalente.

De la Fig. 32a, se tiene

$$v_o = -R_D g_m v_{gs2}$$

Planteando una LVK en la entrada

$$v_{i1} = v_{gs1} - v_{gs2} + v_{i2}$$

Luego por LCK se tiene que $g_m v_{gs1} + g_m v_{gs2} = 0$, lo que implica que $v_{gs1} = -v_{gs2}$, así, $v_{i1} - v_{i2} = v_{gs1} - v_{gs2} = -2v_{gs2}$. Definiendo $v_i = v_{i2} - v_{i1}$, se tiene

$$\frac{v_o}{v_i} = -\frac{R_D g_m}{2}$$

A. Espejos de corriente con transistores nMOS

Estos circuitos permiten polarizar las distintas etapas amplificadoras. Como se muestra en la Fig. 33a, se tiene que para cada transistor nMOS

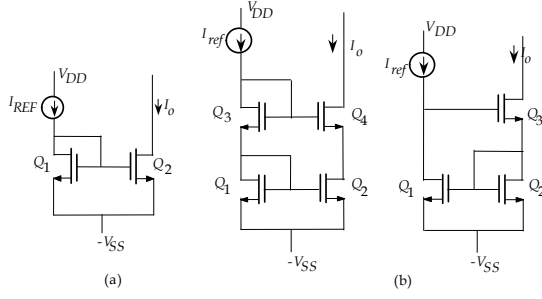


Fig. 33. (a) Espejo de corriente nMOS. (b) Espejos alternativos.

$$\begin{aligned} i_D &= K (v_{GS} - V_T)^2 \\ &= \frac{1}{2} k' \frac{W}{L} (v_{GS} - V_T)^2 \end{aligned} \quad (76)$$

Para el circuito mostrado

$$I_{D1} = I_{ref} = \frac{V_{DD} - V_{GS}}{R} \quad (77)$$

De acuerdo a la ecuación (76), se determinan I_o e I_{D1} .

$$I_{D1} = \frac{1}{2} k' \left(\frac{W}{L} \right)_1 (v_{GS} - V_T)^2 \quad (78)$$

$$I_o = \frac{1}{2} k' \left(\frac{W}{L} \right)_2 (v_{GS} - V_T)^2 \quad (79)$$

Para finalmente tener

$$I_o = I_{ref} \frac{\left(\frac{W}{L} \right)_1}{\left(\frac{W}{L} \right)_2}$$

La Fig. ??b, muestra distintas implementaciones de espejos de corriente con transistores nMOS, las cuales permitirán polarizar el amplificador diferencial.

X. CIRCUITOS BiCMOS

Debido a que el BJT tiene mejor transconductancia que el MOSFET, para los mismos valores de corriente de polarización en cc, tendrán mejor ganancia. Por otro lado, el MOSFET tienen mejor impedancia de entrada, lo que lo hace ideal para circuitos con entrada de voltaje. La combinación de ambas tecnologías con el fin de mejorar las prestaciones de amplificadores multietapas permite el nacimiento de los circuitos BiCMOS, los cuales tiene mejoras sustanciales en los circuitos para aplicación digital y analógica.

A. BiCMOS Darlington

Este amplificador se muestra en la Fig. 34a, posee una alta impedancia de entrada y una gran capacidad de corriente. Para la aplicación tipo seguidor de emisor de la Fig. 34b, se determina la ganancia de voltaje, así

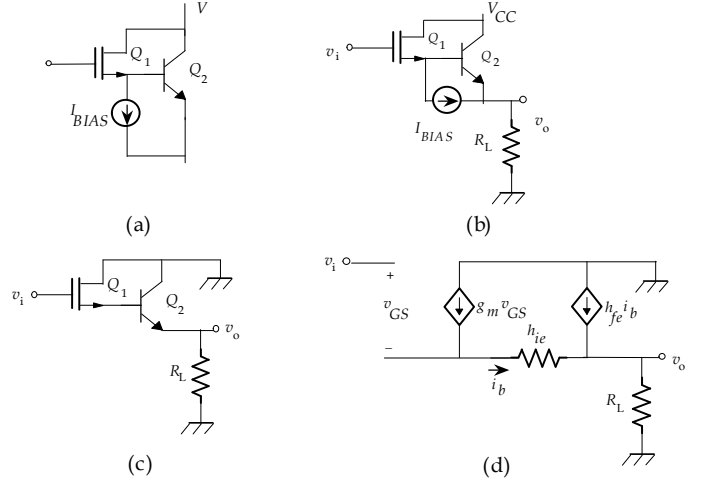


Fig. 34. (a) Amplificador Darlington BiCMOS. (b) Aplicación. (c) En ca. (d) A pequeña señal.

$$v_o = R_L (1 + h_{fe}) i_b \quad (80)$$

$$g_m v_{gs} = i_b \quad (81)$$

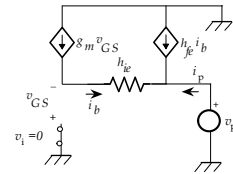
$$v_i = v_{gs} + i_b h_{ie} + v_o \quad (82)$$

Reemplazando (81) en (82) se tiene que $v_i = v_{gs} + g_m v_{gs} h_{ie} + v_o$, entonces $v_{gs} = \frac{v_i - v_o}{1 + g_m h_{ie}}$, por lo tanto, reemplazando la corriente en (80) y luego v_{gs} , se tiene

$$v_o = R_L (1 + h_{fe}) g_m v_{gs} = R_L (1 + h_{fe}) g_m \frac{v_i - v_o}{1 + g_m h_{ie}}$$

$$\frac{v_o}{v_i} = \frac{(R_L (1 + h_{fe}) g_m)}{\left(1 + \frac{R_L (1 + h_{fe}) g_m}{1 + g_m h_{ie}} \right) (1 + g_m h_{ie})}$$

Para determinar R_{in} se tiene que $i_i \rightarrow 0$, luego $R_{in} = \infty$. Para calcular R_{out} , se anula la excitación de acuerdo a la Fig. 35, luego se plantean las ecuaciones.

Fig. 35. Cálculo de R_{out} .

$$i_p = -i_b (1 + h_{fe})$$

$$v_p = -i_b h_{ie} - v_{gs}$$

$$g_m v_{gs} = i_b$$

$$\text{Asi resolviendo se tiene } R_{out} = \frac{v_p}{i_p} = \frac{h_{ie} + \frac{1}{g_m}}{(1 + h_{fe})}.$$

B. BiCMOS Diferencial

El circuito de la Fig. 36 es un amplificador diferencial con nMOS con carga activa. Este será un circuito con muy alta impedancia de entrada y muy alta ganancia de voltaje.

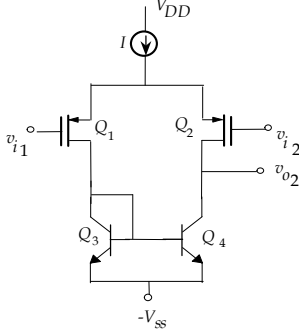


Fig. 36. Amplificador Diferencial BiCMOS.

- Analizando en en ca

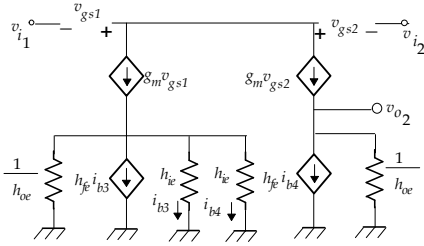


Fig. 37. Diferencial BiCMOS en ca.

$$v_{o2} = (g_m v_{gs2} - h_{fe} i_{b4}) \frac{1}{h_{oe}} \quad (83)$$

Considerando que $Q_3 = Q_4$, $h_{ie3} = h_{ie4} = h_{ie}$, $\frac{1}{h_{oe3}} = \frac{1}{h_{oe4}} = \frac{1}{h_{oe}}$, se tiene que $i_{b4} = i_{b3}$, entonces, $2i_{b4} + h_{fe} i_{b4} + i_{b4} h_{ie} h_{oe} = g_m v_{gs1}$. Despejando la corriente $i_{b4} = \frac{g_m v_{gs1}}{2 + h_{fe} + h_{ie} h_{oe}}$.

Dado que $v_{gs1} = -v_{gs2}$, y por la malla de entrada se tiene que $v_{i1} - v_{i2} = v_{gs2} - v_{gs1} = -2v_{gs2}$

$$\begin{aligned} v_{o2} &= \left(g_m v_{gs2} - h_{fe} \frac{g_m v_{gs1}}{2 + h_{fe} + h_{ie} h_{oe}} \right) \frac{1}{h_{oe}} \\ &= v_{gs2} g_m \left(\frac{2 + 2h_{fe} + h_{ie} h_{oe}}{2 + h_{fe} + h_{ie} h_{oe}} \right) \frac{1}{h_{oe}} \end{aligned} \quad (84)$$

Si $h_{fe} \gg 1$, se puede aproximar a

$$v_{o2} \simeq v_{gs2} g_m 2 \frac{1}{h_{oe}} = -\frac{g_m}{h_{oe}} v_i \quad (85)$$

C. BiCMOS Cascode

El circuito de la Fig. 38 es un amplificador cascode BiCMOS, para este caso se tiene una etapa en fuente común

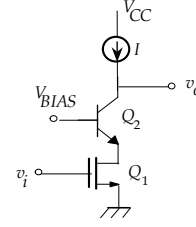


Fig. 38. Amplificador Cascode BiCMOS.

conectada con otra etapa en base común. Note que la base es un terminal de polarización. Circuito de alta impedancia de entrada y alta impedancia de salida.

- Análisis en ca

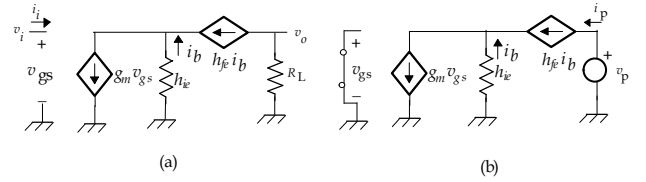


Fig. 39. (a) Cascode con carga R_L . (b) Determinación de R_{out} .

De acuerdo al equivalente de la Fig. 39a, se tiene que $i_i = 0$, luego $R_{in} = \frac{v_i}{i_i} \rightarrow \infty$. Por otro lado, usando un generador de prueba en la salida se tiene que $i_p = h_{fe} i_b$, pero como $v_i = 0$, esto implica que $g_m v_{gs} = 0$, así $i_b + h_{fe} i_b = 0$, luego, $i_b = 0$, por lo tanto, $R_{out} = \frac{v_p}{i_p} \rightarrow \infty$.

La ganancia de voltaje se determina de (86).

$$v_o = -h_{fe} i_b R_L = -h_{fe} \frac{g_m v_i}{(1 + h_{fe})} R_L \quad (86)$$

XI. CONCLUSIONES

Los circuitos multietapa son sistemas construidos a partir de varios transistores, estos pueden estar acoplados entre sí, ya sea en forma directa o a través de un capacitor. Cuando las etapas son acopladas por capacitor se habla de circuitos de ca, si son acopladas en forma directa se habla de circuitos en cc y ca. Las configuraciones multietapa clásicas, el par darlington, el amplificador diferencial y el cascode, presentan características propias, alta impedancia de entrada e incremento de la corriente, alto RRMC y alta impedancia de salida respectivamente, las cuales pueden ser mejoradas combinando dichos circuitos con otros elementos, ya sea para su polarización (fuentes de corriente activas) o como carga. La tecnología BiCMOS aprovecha lo mejor de ambas familias de transistores, de tal forma de incrementar las prestaciones, en R_{in} , A_v y R_{out} .

REFERENCES

- [1] Savant, C. Roden, M. Carpenter, G. 1992. *Diseño electrónico*. Addison Wesley Iberoamericana.
- [2] Sedra, A. Smith, K. 1998. *Microelectronics Circuits*. Oxford Press.