Universidad Escuela Colombiana de Ingeniería Julio Garavito Arquitectura Computacional y Sistemas Operativos

Laboratorio 5a
Nombre del archivo fuente: compare3.hdl Tiempo limite: 1

Implementar un circuito en HDL que dada dos palabras de tres (bits), determine si la primera palabra (A) es menor/mayor/igual que la segunda palabra (B). Las entradas se denominan A2, A1, A0, B2, B1, B0 y las salidas se denominan S1 y S0.

Si A < B entonces S1=0 y S0 =0, si A = B entonces S1=0 y S0=1 y si A > B entonces S1=1 y S0 = 0

Universidad Escuela Colombiana de Ingeniería Julio Garavito Arquitectura Computacional y Sistemas Operativos

Laboratorio 5bNombre del archivo fuente: sum3.hdl
Tiempo limite: 1

Implementar un circuito en HDL que dada dos palabras de tres (3) bits, realice la suma de las dos palabras indicando el carry. Las entradas se denominan A2, A1, A0, B2, B1, B0 y las salidas se denominan C, S2, S1, S0

Universidad Escuela Colombiana de Ingeniería Julio Garavito Arquitectura Computacional y Sistemas Operativos

Laboratorio 5c Nombre del archivo fuente: complement1.hdl Tiempo limite: 1

Implementar un circuito en HDL que realice el complemento a 1 de una palabra de 6 bits. Utilice en la entrada dos vectores de 3 bits (ah y al) y en la salida dos vectores de 3 bits (bh y bl)