

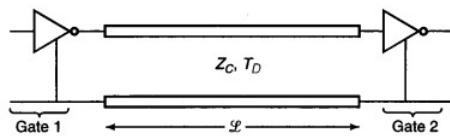


|   |   |  |
|---|---|--|
| <p>TRƯỜNG ĐẠI HỌC BÁCH KHOA HÀ NỘI</p> <p><b>TRƯỜNG ĐIỆN – ĐIỆN TỬ</b></p> <p>Đề số: 01      Tổng số trang: 1</p> |   | <p><b>ĐỀ THI CUỐI KỲ 2021.1</b></p> <p>Học phần: EE4232 – TƯƠNG THÍCH ĐIỆN TỬ</p> <p>Ngày thi: 09/02/2022</p> <p>Thời gian làm bài: 60 phút</p> <p>(Được sử dụng tài liệu)</p> |
| Ký duyệt  | <p>Trưởng nhóm/Giảng viên phụ trách HP:</p>  | <p>Khoa phụ trách HP:</p>    |

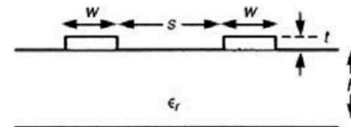
**Câu 1** (5 điểm)

Xét mạch in gồm 2 vi mạch CMOS nối với nhau (hình 1) truyền tín hiệu qua đường truyền mạch in thiết kế (hình 2) với thông số như sau:  $s = 20\text{mils}$ ,  $w = 12\text{mils}$ ,  $h = 62\text{mils}$ ,  $\epsilon_R = 4.7$ , chiều dài đường truyền mạch in  $\ell = 20\text{cm}$ . Vi mạch CMOS Gate 1 được mô hình hóa theo sơ đồ Thevenin gồm nguồn  $v_S(t) = V_0 = 5\text{V}$  (một chiều),  $R_S = 10\Omega$ . Vi mạch CMOS Gate 2 được mô hình hóa bằng một điện trở tải  $R_L = 500\Omega$  (hình 3).

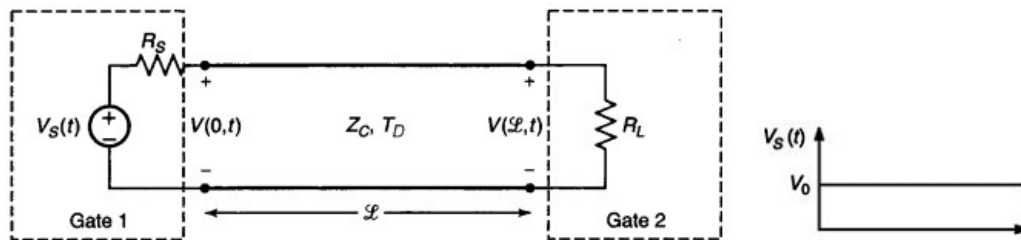
- Coi đường truyền mạch in là đường truyền vi dài không tiêu tán. Tính các thông số của đường truyền ( $Z_C$ ,  $L$ ,  $C$ ,  $v$ ,  $T_D$ ).
- Tính và vẽ tín hiệu điện áp trên tải trong khoảng thời gian  $10.T_D$  và nhận xét về dáng điệu điện áp trên tải.



Hình 1



Hình 2



Hình 3

**Câu 2** (4 điểm)

Em hãy trình bày những hiểu biết của mình về màn chắn điện từ trường (khái niệm, cơ sở lý thuyết, hiệu quả chống nhiễu). Hãy nêu và phân tích một ví dụ thực tế mà em biết về việc sử dụng kỹ thuật màn chắn điện từ trường trong việc chống nhiễu.

Trình bày: 1 điểm

Hết